

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

MARCOS PAULO HIRTH

CONVERSOR CA-CC MONOFÁSICO DE ESTÁGIO ÚNICO
EMPREGANDO O CONVERSOR SEPIC COM INTERRUPTORES DO
LADO CA

DISSERTAÇÃO

PONTA GROSSA

2015

MARCOS PAULO HIRTH

**CONVERSOR CA-CC MONOFÁSICO DE ESTÁGIO ÚNICO
EMPREGANDO O CONVERSOR SEPIC COM INTERRUPTORES DO
LADO CA**

Dissertação apresentada ao Programa de Pós Graduação em Engenharia Elétrica da Universidade Tecnológica Federal do Paraná – Ponta Grossa, como parte dos requisitos para obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Carlos Henrique Illa Font

PONTA GROSSA

2015

Ficha catalográfica elaborada pelo Departamento de Biblioteca
da Universidade Tecnológica Federal do Paraná, Campus Ponta Grossa
n.16/15

H671 Hirth, Marcos Paulo

Conversor CA-CC monofásico de estágio único empregando o conversor SEPIC com interruptores do lado CA. / Marcos Paulo Hirth. -- Ponta Grossa, 2015.

118 f. : il. ; 30 cm.

Orientador: Prof. Dr. Carlos Henrique Illa Font

Dissertação (Mestrado em Engenharia Elétrica) - Programa de Pós-Graduação em Engenharia Elétrica. Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2015.

1. Eletrônica de potência. 2. Conversores de corrente elétrica. 3. Circuitos elétricos. I. Illa Font, Carlos Henrique. II. Universidade Tecnológica Federal do Paraná. III. Título.

CDD 621.38



TERMO DE APROVAÇÃO

CONVERSOR CA-CC MONOFÁSICO DE ESTÁGIO ÚNICO EMPREGANDO O CONVERSOR SEPIC COM INTERRUPTORES DO LADO CA

por

MARCOS PAULO HIRTH

Esta Dissertação foi apresentada em 10 de Fevereiro de 2015 como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica. O candidato foi arguido pela Banca Examinadora composta pelos professores abaixo assinados. Após deliberação, a Banca Examinadora considerou o trabalho aprovado.

Prof. Dr. Carlos Henrique Illa Font
Prof. Orientador

Prof. Dr. Marcelo Lobo Heldwein
Membro titular

Prof. Dr. Claudinor Bitencourt Nascimento
Membro titular

- O Termo de Aprovação assinado encontra-se na Coordenação do Curso -

Dedico este trabalho aos meus pais.

AGRADECIMENTOS

O que seríamos sem os pais? Em uma breve resposta, nem aqui estaríamos! Agradeço imensamente aos meus pais, que desde o início me apoiaram e me apoiam das mais diversas formas para essa conquista, deixo aqui a minha eterna gratidão.

Agradeço ao meu orientador Prof. Dr. Carlos Henrique Illa Font, pelo conhecimento e a sabedoria com que me auxiliou durante essa trajetória.

Aos demais professores e colaboradores da UTFPR.

Aos meus colegas de mestrado, pela convivência e companheirismo, transformando em uma grande amizade. Em especial gostaria de destacar o colega Paulo Junior Silva Costa, o qual muito me auxiliou no projeto e implementação do protótipo.

Gostaria de deixar registrado também, o meu reconhecimento à minha família, pois muito contribuíram para vencer essa etapa.

De uma forma geral, agradeço a todos que contribuíram para que chegasse nessa etapa.

A verdadeira viagem de descobrimento
não consiste em procurar novas
paisagens, mas em ter novos olhos.
(Marcel Proust)

RESUMO

HIRTH, Marcos Paulo. **Conversor CA-CC monofásico de estágio único empregando o conversor SEPIC com interruptores do lado CA.** Ano de 2015. 118 f. Dissertação – Programa de Pós Graduação em Engenharia Elétrica – Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2015.

Este trabalho apresenta a análise de uma fonte de alimentação monofásica, de estágio único, baseada no conversor SEPIC isolado com interruptores no lado CA. O conversor SEPIC com interruptores no lado CA traz algumas vantagens em relação à topologia convencional, por haver um número menor de semicondutores no caminho da corrente em um período de comutação. Logo, espera-se um acréscimo no rendimento geral. A corrente de entrada é aproximadamente senoidal sem o uso de uma malha de controle de corrente, pelo fato de este conversor operar no Modo de condução descontínuo. Como desvantagens, destaca-se uma restrição na escolha da relação de transformação, a qual implica em valores máximos de corrente no secundário elevados quando o conversor opera como abaixador de tensão. A análise teórica, a metodologia de projeto e os resultados experimentais são apresentados para um conversor de 300W. O conversor foi projetado para uma tensão de entrada de 127V, uma tensão de saída de 200V e a frequência de comutação de 50kHz.

Palavras-chave: Conversor SEPIC isolado. Monofásico. Estágio Único. Chaves no lado CA.

ABSTRACT

HIRTH, Marcos Paulo. **Single-Phase Single-Stage AC/DC Converter Based on SEPIC Converter With AC-Side Switches**. Year of 2015. 118 p. Dissertation – Programa de Pós Graduação em Engenharia Elétrica – Universidade Tecnológica Federal do Paraná. Ponta Grossa, 2015.

This work presents the analysis of a single-phase single-stage switched-mode power supply based on a SEPIC converter with AC-side switches. The SEPIC converter with AC-side switches has the benefit of having fewer semiconductors in conduction during a switching period when compared with the traditional topology. Thus, the overall efficiency is expected to increase. The input current is nearly sinusoidal without the use of a current loop control since the converter is operating in discontinuous conduction mode. A system disadvantage is related to the constraint in the choice of transformer turns, which leads to high current values in the secondary-side for lower output voltage specifications. The theoretical analysis, a design methodology and experimental results from a 300 W converter are presented. The converter was designed for a 127 V of input voltage, 200 V output voltage and switching frequency 50 kHz.

Keywords: SEPIC Converter. Single-Phase. Single-Stage. AC-side switches.

LISTA DE ILUSTRAÇÕES

Figura 1 – Topologia da fonte de alimentação Boost + Forward	13
Figura 2 – Topologia da fonte de alimentação Boost + Meia Ponte	14
Figura 3 – Topologia do conversor CA-CC de estágio integrado proposto por POSTIGLIONE	15
Figura 4 – Fonte de alimentação baseada no conversor SEPIC.....	16
Figura 5 – Topologia básica do conversor CC-CC SEPIC	20
Figura 6 – Topologia básica do conversor CC-CC SEPIC com a convenção das polaridades das tensões e dos sentidos das correntes.....	21
Figura 7 – Circuito equivalente da primeira etapa de operação – CC-CC.....	22
Figura 8 – Circuito equivalente da segunda etapa de operação – CC-CC.....	23
Figura 9 – Circuito equivalente da terceira etapa de operação – CC-CC.....	24
Figura 10 – Formas de ondas das tensões e correntes em MCD – CC-CC.....	25
Figura 11 – Forma de onda da corrente no capacitor C1	27
Figura 12 – Topologia baseada no conversor SEPIC	39
Figura 13 – Representação do modelo estático do conversor	39
Figura 14 – Topologia baseada no conversor SEPIC com a convenção das polaridades das tensões e dos sentidos das correntes.....	40
Figura 15 – Circuito equivalente da primeira etapa de operação – CA-CC.....	41
Figura 16 – Circuito equivalente da segunda etapa de operação – CA-CC.....	42
Figura 17 – Circuito equivalente da terceira etapa de operação – CA-CC.....	43
Figura 18 – Formas de ondas das tensões e correntes em MCD – CA-CC.....	44
Figura 19 – Detalhe em alta frequência da tensão e corrente de entrada.....	45
Figura 20 – Topologia de grampeador convencional X Topologia de grampeador proposto	58
Figura 21 – Simplificação do modelo para obtenção da planta de tensão	60
Figura 22 – Tensão de saída X Tensão do modelo ($\Delta v_{c1}=30\%$)	63
Figura 23 – Tensão de saída X Tensão do modelo ($\Delta v_{c1}=1\%$)	64
Figura 24 – Estrutura de um controlador PI com filtro	65
Figura 25 – Esquema do sensor de tensão.....	66
Figura 26 – Diagrama de blocos do sistema de controle	66
Figura 27 – Formas de ondas das tensões e correntes sobre as indutâncias L1 e L2	76
Figura 28 – Formas de ondas da tensão e da corrente sobre o interruptor S1	76
Figura 29 – Formas de ondas da tensão e da corrente sobre o diodo D1	77
Figura 30 – Formas de ondas da tensão sobre os diodos D1 e D2 – baixa frequência	78
Figura 31 – Forma de ondas da tensão e corrente de entrada V_a e i_a	78
Figura 32 – Forma de ondas da tensão e corrente de entrada V_a e i_a (detalhe).....	79
Figura 33 – Forma de onda da tensão e da corrente de saída.....	79

Figura 34 – Detalhe da forma de onda da tensão de saída	80
Figura 35 – Formas de ondas da tensão de entrada V_a e da tensão sobre o capacitor C_1	80
Figura 36 – Resposta ao degrau de incremento de carga	81
Figura 37 – Resposta ao degrau de decremento de carga	81
Figura 38 – Tensão sobre o interruptor S1 sem a utilização do circuito de grampeamento	82
Figura 39 – Tensão sobre o interruptor S1 com a utilização do circuito de grampeamento	83
Figura 40 – Tensão sobre os interruptores S1 e S2 e tensão no capacitor C_{gramp} .	83
Figura 41 – Foto da fonte de alimentação com estágio único	87
Figura 42 – Tensão de corrente de entrada	88
Figura 43 – Detalhe da corrente de entrada i_a	89
Figura 44 - Espectro harmônico da corrente de entrada	89
Figura 45 – Tensão e corrente de saída	90
Figura 46 – Tensão sobre os interruptores S1 e S2 e capacitor de grampeamento .	90
Figura 47 – Tensão sobre os interruptores S1 e S2.....	91
Figura 48 – Detalhe da tensão no instante da comutação sobre o interruptor S1.....	91
Figura 49 – Detalhe da tensão no instante da comutação sobre o interruptor S2.....	92
Figura 50 – Tensão sobre os diodos D1 e D2.....	92
Figura 51 – Detalhe da tensão no instante da comutação sobre o diodo D1	93
Figura 52 – Detalhe da tensão no instante da comutação sobre o diodo D2	93
Figura 53 – Tensão de entrada e tensão sobre o capacitor C_1	94
Figura 54 – Rendimento da fonte de alimentação.....	94
Figura 55 – Rendimento da fonte de alimentação e normas 80 PLUS.....	95
Figura 56 – THD da tensão e da corrente de entrada	95
Figura 57 – Resposta ao degrau de incremento de carga	96
Figura 58 – Resposta ao degrau de decremento de carga	97

LISTA DE TABELAS

Tabela 1 – Especificações de projeto.....	72
Tabela 2 – Valores obtidos com o projeto	72
Tabela 3 – Comparação (Análise matemática vs Simulação numérica)	84
Tabela 4 – Valores dos componentes utilizados no protótipo	86

LISTA DE SIGLAS

CA	Corrente Alternada
CC	Corrente Contínua
IEC	<i>International Electrotechnical Commission</i>
MCC	Modo de Condução Contínuo
MCD	Modo de Condução Descontínuo
PFC	<i>Power Factor Correction</i>
SEPIC	<i>Single-Ended Primary Inductance Converter</i>

SUMÁRIO

1 INTRODUÇÃO	13
2 CONVERSOR SEPIC CC-CC	19
2.1 INTRODUÇÃO.....	19
2.2 MODO DE CONDUÇÃO DESCONTÍNUA – MCD.....	21
2.2.1 Etapas de Operação	21
2.2.1.1 Primeira etapa de operação	22
2.2.1.2 Segunda Etapa de Operação	23
2.2.1.3 Terceira Etapa de Operação	23
2.2.2 Formas de Ondas	24
2.2.3 Análise Matemática.....	25
2.2.3.1 Valores máximo e mínimo de corrente	26
2.2.3.2 Ondulação de corrente nos indutores L_1 e L_2	29
2.2.3.3 Ondulação de tensão no capacitor C_1	29
2.2.3.4 Ondulação de tensão no capacitor C_2	30
2.2.3.5 Valores de corrente no indutor L_1	31
2.2.3.6 Valores de corrente no indutor L_2	32
2.2.3.7 Valores de corrente no capacitor C_1	33
2.2.3.8 Valores de tensão e corrente no interruptor S	34
2.2.3.9 Valores de tensão e corrente no diodo D	35
2.2.3.10 Razão cíclica e demais parâmetros.....	36
2.3 CONCLUSÃO	38
3 TOPOLOGIA DO CONVERSOR CA-CC DE ESTÁGIO ÚNICO	39
3.1 INTRODUÇÃO.....	39
3.2 MODO DE CONDUÇÃO DESCONTÍNUO – MCD	40
3.2.1 Etapas de Operação	41
3.2.1.1 Primeira etapa de operação	41
3.2.1.2 Segunda etapa de operação	42
3.2.1.3 Terceira etapa de operação.....	42
3.2.2 Formas de Ondas	43
3.2.3 Análise Matemática.....	45
3.2.3.1 Ondulação de corrente nos indutores L_1 e L_2	45
3.2.3.2 Ondulação de tensão no capacitor C_1	46
3.2.3.3 Obtenção do capacitor C_2	46
3.2.3.4 Valores de correntes no indutor L_1	47
3.2.3.5 Valores de corrente no indutor L_2	48

3.2.3.6	Valores de corrente no capacitor C_1	50
3.2.3.7	Valores de tensão e correntes nos interruptores S_1 e S_2	51
3.2.3.8	Valores de tensão e de correntes nos diodos D_1 e D_2	52
3.2.3.9	Intervalos de tempo	53
3.2.3.10	Indutância equivalente do conversor L_{eq}	55
3.2.3.11	Sobre a operação em MCD.....	56
3.2.3.12	Restrição de operação	57
3.2.3.13	Circuito de Grampeamento	58
3.3	MODELAGEM PARA O CONTROLE DO CONVERSOR.....	59
3.3.1	Validação do Modelo da Planta	62
3.3.2	Definições do Controlador	64
3.4	CONCLUSÃO	66
4	METODOLOGIA ADOTADA E PROJETO DO CONVERSOR.....	68
4.1	INTRODUÇÃO.....	68
4.2	DEFINIÇÃO DA METODOLOGIA DE PROJETO.....	68
4.3	DEFINIÇÕES DOS PARÂMETROS	71
4.4	PROJETO DO CONVERSOR.....	71
4.5	PROJETO DO CONTROLADOR.....	73
4.6	CONCLUSÃO	74
5	SIMULAÇÃO NUMÉRICA.....	75
5.1	INTRODUÇÃO.....	75
5.2	RESULTADOS OBTIDOS A PARTIR DE SIMULAÇÃO	75
5.2.1	Tensão Sobre o Interruptor S_1 Considerando a Indutância de Dispersão	81
5.3	ANÁLISE COMPARATIVA DAS EQUAÇÕES DE PROJETO	83
5.4	CONCLUSÃO	84
6	RESULTADOS EXPERIMENTAIS.....	86
6.1	INTRODUÇÃO.....	86
6.2	RESULTADOS OBTIDOS NA IMPLEMENTAÇÃO PRÁTICA	87
6.2.1	Malha Aberta.....	88
6.2.2	Malha Fechada	96
6.3	CONCLUSÃO	97
7	CONCLUSÃO GERAL	98
	REFERÊNCIAS.....	100
	APÊNDICE A - Esquemático Implementado	103
	APÊNDICE B - Planilha de Cálculo	105
	APÊNDICE C - Artigo publicado no INDUSCON 2014	109

1 INTRODUÇÃO

O aumento da demanda mundial por fontes de alimentação vem crescendo ano após ano. Segundo BINDRA (2014), o crescimento desse setor no ano de 2013 foi de aproximadamente 2,4% , incluindo fontes CA-CC e CC-CC. Já para 2014, ainda segundo BINDRA (2014), espera-se do mercado um crescimento em torno de 5% para fontes CA-CC e de 1% para fontes CC-CC. Esta análise ainda prevê que, para os próximos dois anos, o crescimento anual das vendas mundiais de fontes de alimentação fique em torno de 4% .

Esta expectativa de crescimento do mercado de fontes de alimentação já é uma grande justificativa para a pesquisa nesta área. Ainda também, deve-se levar em consideração o crescente desenvolvimento de semicondutores de potência e as diversas topologias de fontes de alimentação que vêm sendo estudadas em diversos lugares do mundo.

Entre diversas topologias de fontes de alimentação de pequeno porte, sendo o caso aqui estudado, pode-se citar duas topologias clássicas, onde as mesmas estão apresentadas na Figura 1 e na Figura 2. A topologia mostrada na Figura 1 é composta por um conversor CA-CC Boost e um conversor CC-CC Forward, sendo assim, uma fonte de alimentação monofásica de 2 estágios. Já a topologia mostrada na Figura 2 é composta por um conversor CA-CC Boost e um conversor CC-CC Meia Ponte, sendo assim, também uma fonte de alimentação monofásica de 2 estágios.

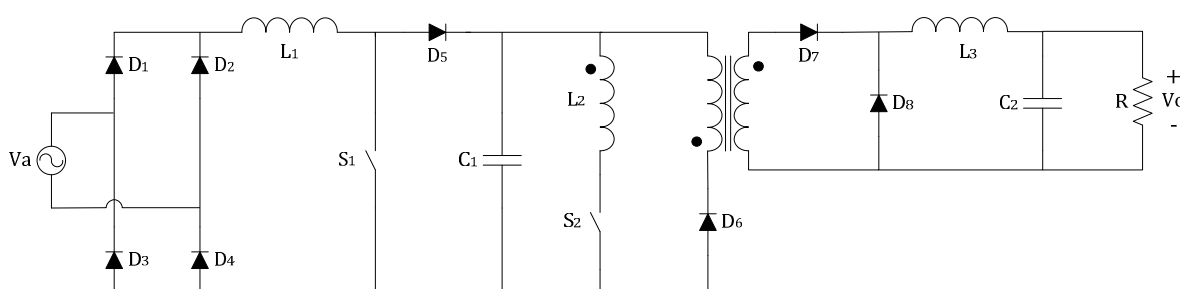


Figura 1 – Topologia da fonte de alimentação Boost + Forward
Fonte: Autoria Própria

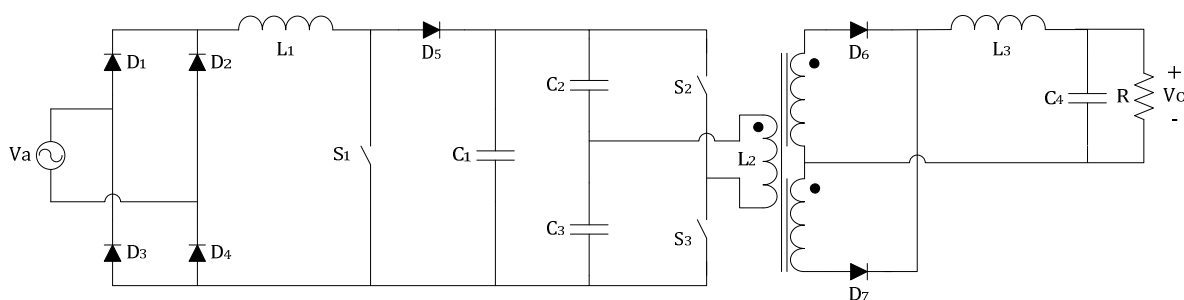


Figura 2 – Topologia da fonte de alimentação Boost + Meia Ponte
Fonte: Autoria Própria

Em ambas as topologias apresentadas acima existem isolação galvânica em alta frequência entre a fonte CA e a carga, e também, pode-se corrigir fator de potência (PFC). Tais características são muito relevantes quando se trata de uma fonte de alimentação.

Inicialmente, faz-se uma breve análise da fonte apresentada na Figura 1. A mesma possui um total de 15 componentes, entre semicondutores de potência e elementos armazenadores de energia, sendo esses: 4 diodos operando em baixa frequência; 4 diodos operando em alta frequência; 2 interruptores; 2 indutores; 2 capacitores eletrolíticos e 1 transformador de três enrolamentos.

Para que essa fonte tenha as características de correção de fator de potência, faz-se necessário a implementação de uma malha de controle da corrente de entrada, fazendo com que a mesma siga uma senoide retificada, ou que o conversor opere em MCD.

Ainda são necessárias mais duas malhas de controle. Uma malha de controle da tensão do barramento CC, ou seja, tensão sobre o capacitor C_1 e ainda o controle da tensão de saída, capacitor C_2 , garantindo assim, uma tensão de saída constante. Com isso, faz-se necessário a utilização de quatro sensores, (já considerando um para a leitura da tensão de entrada CA) e conseqüentemente, três controladores.

Quando se trata de rendimento de fontes de alimentação de dois estágios, como a em questão, tem-se que: se cada estágio operar com um rendimento de 90% , o rendimento global da fonte é de 81% . Logo, se cada estágio operar com um rendimento de 95% , o rendimento global da fonte será de 90% .

Já a fonte de alimentação apresentada na Figura 2 possui um total de 17 componentes, sendo esses: 4 diodos operando em baixa frequência; 3 diodos operando em alta frequência; 3 interruptores; 2 indutores; 4 capacitores, sendo 2 deles eletrolíticos e 1 transformador de três enrolamentos. Todos os fatores comentados da Figura 1 sobre as malhas e controle e o rendimento são válidos também para esse conversor. Essas duas topologias de fontes de alimentação clássicas requerem um considerável esforço de projeto, implementação e controle.

Como exemplo de proposta de uma fonte de alimentação pode-se citar os conversores integrados apresentados por (POSTIGLIONE, 2013) e um deles é mostrado na Figura 3. Nessas topologias, tem-se a conversão CA-CC também em estágio único através de conversores integrados. As estruturas apresentadas por (POSTIGLIONE, 2013) empregam, em média, um total de 15 componentes.

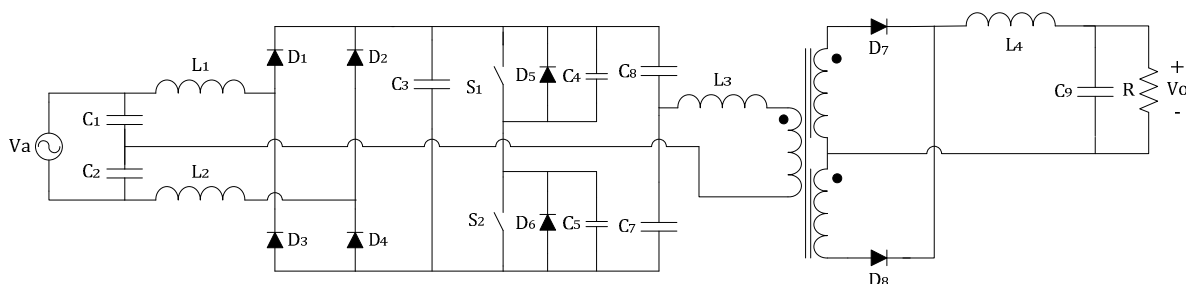


Figura 3 – Topologia do conversor CA-CC de estágio integrado proposto por POSTIGLIONE
Fonte: Autoria Própria

Pode-se destacar também o conversor proposto por (JAUCH, 2012). Neste, tem-se um conversor CA-CC bidirecional. Já a topologia apresentada por (DUARTE, 2010), também pode ser uma opção de uma fonte de alimentação. Ambos conversores possuem características parecidas, destacando-se a conversão CA-CC em estágio único, a isolação galvânica e a correção de fator de potência.

Outras topologias para fontes de alimentação de pequeno porte são aquelas derivadas do conversor SEPIC (Single-Ended Primary-Inductor Converter) e que se apresentam como soluções atrativas, quando comparadas com outras topologias (CANESIN, 1991, SIMONETTI, 1992 e SIMONETTI, 1997).

Estes retificadores podem apresentar características semelhantes às das fontes de alimentação apresentadas na Figura 1, Figura 2 e na Figura 3 e as demais topologias comentadas. Como a operação em estruturas abaixadoras e elevadoras de tensão, a possibilidade de isolação galvânica em alta frequência e a inexistência

de transitórios de partida com elevados picos de corrente na entrada do conversor. Operando com correção de fator de potência, destacam-se outras características como: a possibilidade de se obter elevado fator de potência, com correntes de entrada em fase com a tensão de alimentação, e reduzidas taxas de distorção harmônica. Se essas topologias derivadas do conversor SEPIC operarem no modo de condução contínua, faz-se necessário o controle da corrente de entrada, bem como o controle da tensão de saída, para obter-se, correção de fator de potência e uma tensão constante na saída. Porém, quando essas topologias operarem no modo de condução descontínua, as mesmas têm a corrente de entrada seguindo naturalmente a tensão da fonte de alimentação, de forma a emular uma resistência. Isso dispensa a utilização de sensores de corrente para obter a característica de elevado fator de potência, simplificando assim, o sistema de controle da fonte (SIMONETTI, 1997 e HOU, 2011).

A topologia da fonte de alimentação abordada neste trabalho está apresentada na Figura 4. Como pode-se observar, a mesma possui um total de 8 componentes, entre semicondutores de potência e elementos armazenadores de energia, sendo: 2 diodos operando em alta frequência; 2 interruptores; 1 indutor; 2 capacitores, sendo apenas 1 eletrolítico e 1 transformador de três enrolamentos. Em uma rápida análise, pode-se notar um menor número de componentes se compararmos com a fonte Boost + Forward por exemplo.

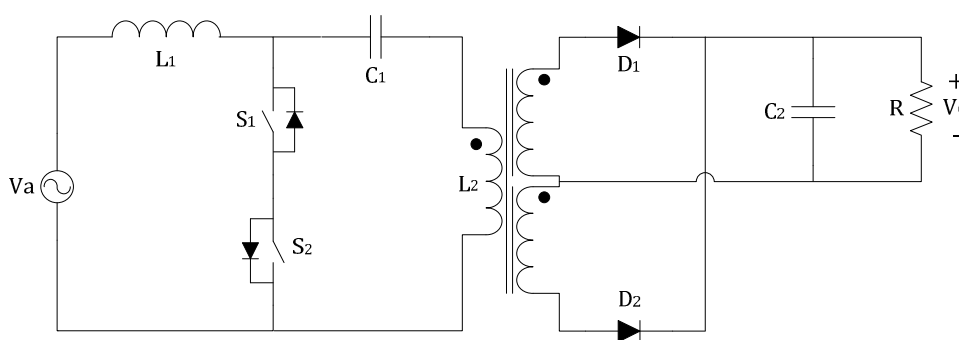


Figura 4 – Fonte de alimentação baseada no conversor SEPIC
Fonte: Autoria Própria

No caso da fonte de alimentação apresentada na Figura 4, a mesma não utiliza uma ponte retificadora na entrada, pois os interruptores estão no lado CA, também é necessário apenas um único pulso comando para o disparo dos dois interruptores, S_1 e S_2 , o que não é possível no caso da fonte Boost + Forward. A

retificação é feita através de um retificador com ponto médio, utilizando dois diodos ao invés de quatro no caso de utilizar um retificador convencional. Isso pode contribuir para o aumento do rendimento da estrutura, já que nos casos em que ela é empregada, a ponte retificadora torna-se responsável por um percentual significativo das perdas dos conversores. Além disso, deve-se levar em consideração a simplicidade e a robustez da fonte estudada, pelo fato de possuir um número menor de componentes e a necessidade de um único circuito de comando e controle, pois, como a mesma irá operar no modo de condução descontínua, não sendo necessário o controle da corrente de entrada.

Esses fatores já justificam o estudo e a implementação desta topologia, deve-se também levar em consideração, que ambas as topologias podem processar a potência que aqui foi estipulada em 300 W, logo são equivalentes.

Outro fator que também é bastante relevante quando se trata de fontes de alimentação é o rendimento da estrutura, ou seja, a razão entre a potência de saída pela potência de entrada. Em outras palavras, o rendimento é diretamente proporcional à potência que é dissipada na estrutura para que a mesma processe determinada potência.

Desta forma, pode-se destacar a certificação *80 PLUS Certified Power Supplies and Manufacturers*, a qual certifica e categoriza fontes de alimentação com rendimento igual ou superior a 80%. Embora seja uma certificação adotada pela indústria, na qual incluem-se os principais fabricantes de fontes de alimentação do mundo, pode-se adotar em estudos científicos, auxiliando a categorizar o rendimento da fonte de alimentação aqui apresentada.

Dentre as categorias da certificação têm-se: 80 Plus, 80 Plus Bronze, 80 Plus Silver, 80 Plus Gold, 80 Plus Platinum e a 80 Plus Titanium, sendo que cada uma das categorias, normaliza o rendimento considerando a porcentagem de carga da fonte de alimentação (SOLUTIONS, 2014).

Em relação ao fator de potência não, deve-se ter problemas, pois a corrente drenada pela fonte de alimentação é em fase com a tensão de alimentação e a mesma deve apresentar uma pequena taxa de distorção harmônica. Desta forma, pretende-se alcançar com a proposta do conversor CA-CC monofásico de estágio único empregando o conversor SEPIC com interruptores do lado CA (corrente

alternada), valores de rendimento que atendam a certificação *80 PLUS*, seja qualquer uma de suas classes.

Esta topologia foi apresentada inicialmente por (HOU, 2011), porém, o artigo limitou-se a apresentar resultados de simulação. Logo, pelas características do conversor, apresentam-se neste trabalho todas as equações de projeto dos componentes de potência, apresenta-se uma metodologia de projeto detalhada, além de se apresentarem resultados de simulação numérica e também resultados experimentais, comprovando o funcionamento da estrutura.

Recentemente, outras topologias de conversores SEPIC têm sido propostas com o objetivo de reduzir perdas por condução e por comutação. Entretanto, estes artigos discutem apenas topologias não isoladas (ISMAIL, 2009, SABZALI, 2011 e MAHDAVI, 2011).

Neste trabalho, é apresentada a topologia da fonte de alimentação monofásica de estágio único empregando o conversor SEPIC. São descritas as etapas de operação do conversor e suas principais formas de onda. Na sequência, é realizada a análise matemática para a garantia de operação no modo de condução descontínua e para o projeto do conversor de potência.

Nos últimos capítulos deste trabalho, são apresentados os resultados obtidos com o projeto, com a simulação numérica, resultados experimentais e conclusões.

2 CONVERTOR SEPIC CC-CC

Pelo fato da topologia proposta ser baseada no conversor SEPIC, tem-se a necessidade de realizar o estudo deste conversor.

Nesse capítulo, apresenta-se uma breve introdução mostrando suas principais características (vantagens e desvantagens), descrição das etapas de operação e o seu equacionamento, para o caso CC-CC, dando ênfase ao modo de condução descontínua o qual é abordado nesse trabalho.

No final desse capítulo, apresenta-se uma análise de parâmetros para garantir o modo de condução descontínuo, os quais servirão como base para a análise posterior da estrutura CA-CC de estágio único estudada.

2.1 INTRODUÇÃO

O conversor CC-CC SEPIC foi inicialmente proposto por Massey no ano de 1977 (MASSEY, 1977). Segundo Barbi e Martins (2000, p. 171) e Tibola e Barbi (2013, p. 21), as principais características da topologia são:

- Possibilidade de operar como elevador ou abaixador de tensão;
- Característica de entrada como fonte de corrente;
- Característica de saída como fonte de tensão;
- Interruptor único.
- Possibilidade de isolamento galvânica com indutores acoplados;
- Dificuldade de controle, devido ao conversor ser de 4ª ordem;
- Maiores níveis de tensão e corrente nos semicondutores de potência, quando comparadas às estrutura Buck e Boost;

Na Figura 5 apresenta-se a topologia básica do conversor CC-CC SEPIC.

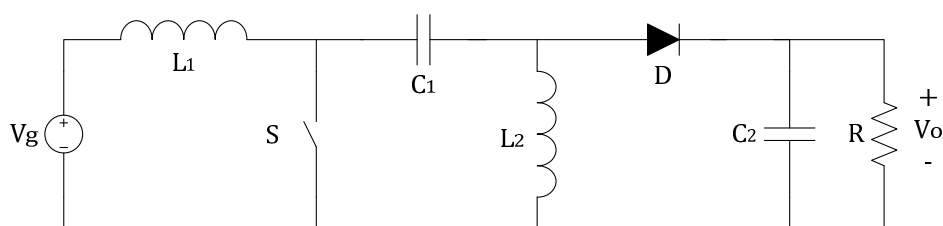


Figura 5 – Topologia básica do conversor CC-CC SEPIC
Fonte: Autoria Própria

Assim como a maioria dos conversores CC-CC, o conversor SEPIC também possui três modos de condução, o modo de condução contínua (MCC), o modo de condução crítica (MCCr) e o modo de condução descontínua (MCD).

Nas topologias clássicas como o Buck, Boost, Buck-Boost, entre outros, basta-se observar a corrente que circula pelo indutor para verificar com clareza o modo de condução em que o conversor está operando. Em regime permanente, se a corrente no indutor nunca se anula em um período de comutação o conversor opera em MCC, caso contrário, o conversor opera em MCD.

No caso do SEPIC, para verificar o modo de condução deve-se observar a corrente no diodo D . Se a mesma não se anula ao final da segunda etapa de operação, o conversor está operando em MCC. Caso contrário, se a corrente se anular, dá-se início a terceira etapa de operação, logo o conversor está operando em MCD.

Também é possível observar a operação no modo de condução descontínua observando as correntes dos indutores, pode-se levar em consideração tanto a corrente em L_1 , quanto a corrente em L_2 . Para esta análise, deve-se observar se no final da segunda etapa têm-se um instante de tempo em que a corrente permanece constante, ou seja, nem cresce como na primeira etapa e nem decresce como na segunda etapa.

Para que a corrente no diodo D se anule, a corrente dos indutores L_1 e L_2 devem assumir o mesmo valor ao final da segunda etapa de operação, porém com sinal oposto. Sendo assim, é interrompida a transferência de energia para o capacitor C_2 e para a carga R dando início à terceira etapa de operação.

O MCC não é interessante nesta análise, a qual tem como objetivo de auxiliar na análise que será abordada para o conversor CA-CC de estágio único.

Logo, opta-se aqui em somente discutir a topologia no MCD, sendo que para o MCC, a mesma já é bem difundida na literatura.

Conhecendo a topologia e algumas de suas principais características, apresenta-se o funcionamento do conversor CC-CC SEPIC operando em MCD.

2.2 MODO DE CONDUÇÃO DESCONTÍNUA – MCD

O conversor CC-CC SEPIC, apresentado na Figura 5 operando no MCD possui três etapas de operação. Na primeira etapa, o interruptor S conduz e o diodo D permanece bloqueado. Já na segunda etapa, o interruptor S é comandado a bloquear e o diodo D entra em condução. Na terceira etapa, nem o interruptor S nem o diodo D conduzem.

Caracteriza-se o MCD quando ao final da segunda etapa de operação, a corrente que circula pelo diodo D se anula.

Na Figura 6 apresenta-se novamente a topologia do conversor CC-CC SEPIC, porém com as polaridades das tensões e sentidos das correntes.

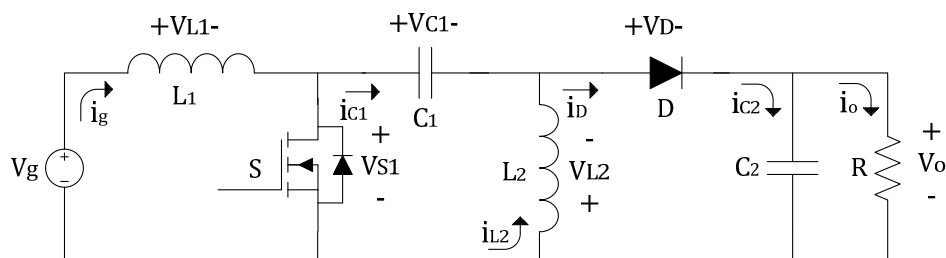


Figura 6 – Topologia básica do conversor CC-CC SEPIC com a convenção das polaridades das tensões e dos sentidos das correntes

Fonte: Autoria Própria

A partir das convenções adotadas, apresenta-se abaixo as etapas de operação e o equacionamento do conversor SEPIC CC-CC.

2.2.1 Etapas de Operação

Apresentam-se neste item as três etapas de operação do conversor SEPIC CC-CC.

2.2.1.1 Primeira etapa de operação

Durante a primeira etapa de operação, assim como mencionado anteriormente, o interruptor S é comandado a conduzir e o diodo D permanece bloqueado, logo o circuito equivalente para essa etapa está apresentado na Figura 7.

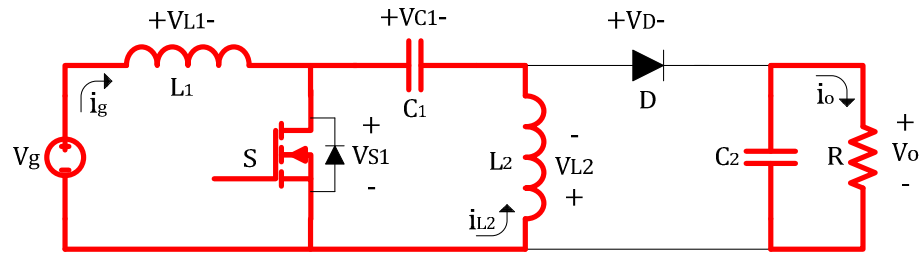


Figura 7 – Circuito equivalente da primeira etapa de operação – CC-CC
Fonte: Autoria Própria

Durante essa etapa, o indutor L_1 armazena energia da fonte de alimentação V_g e a sua corrente cresce linearmente seguindo a Equação (2.1). Já o indutor L_2 também armazena energia durante essa etapa, porém a tensão em que ele está submetido é igual à tensão do capacitor C_1 .

Desprezando-se a ondulação de tensão do capacitor C_1 , sabe-se que a sua tensão é igual à própria tensão da fonte de alimentação V_g . Logo a relação em que a corrente do indutor L_2 cresce linearmente é expressa pela Equação (2.2)

$$i_{L1}(t) = \frac{V_g}{L_1}t + I_{L1\text{mín}} \quad (2.1)$$

$$i_{L2}(t) = \frac{V_g}{L_2}t + I_{L2\text{mín}} \quad (2.2)$$

Nesta etapa de operação é possível verificar que a corrente que circula pelo interruptor S é a soma das correntes que circulam pelos indutores L_1 e L_2 .

2.2.1.2 Segunda Etapa de Operação

A segunda etapa de operação tem início quando o interruptor S é comanda a bloquear e, conseqüentemente, o diodo D entra em condução. O circuito equivalente do conversor para essa etapa é mostrado na Figura 8.

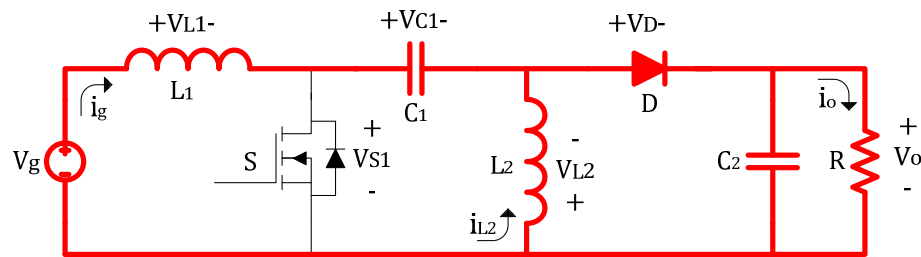


Figura 8 – Circuito equivalente da segunda etapa de operação – CC-CC
Fonte: Autoria Própria

Como assumido anteriormente, despreza-se a ondulação de tensão do capacitor C_1 , logo a tensão em que os indutores L_1 e L_2 estão submetidos é igual à própria tensão de saída V_o .

Conseqüentemente, a corrente do indutor L_1 decresce seguindo a Equação (2.3) e a corrente do indutor L_2 , que também decresce, seguindo a Equação (2.4).

$$i_{L1}(t) = -\frac{V_o}{L_1}t + I_{L1mín} \quad (2.3)$$

$$i_{L2}(t) = -\frac{V_o}{L_2}t + I_{L2mín} \quad (2.4)$$

Nessa etapa de operação é possível verificar que a corrente que circula pelo diodo D é a soma das correntes dos indutores L_1 e L_2 .

2.2.1.3 Terceira Etapa de Operação

Como visto anteriormente, a corrente que passa pelo diodo D é a soma das correntes dos indutores L_1 e L_2 , na segunda etapa de operação. Essas correntes decrescem linearmente e no instante em que a corrente do indutor L_1 atinge o seu valor mínimo ($I_{L1mín}$), a corrente do indutor L_2 , que também decresce, chega ao

mesmo valor de $I_{L1\text{mín}}$, porém com sinal oposto. Isso ocasiona a interrupção da corrente que circula pelo diodo D fazendo com que o mesmo bloqueie, dando assim o início à terceira etapa de operação. A corrente nos indutores L_1 e L_2 permanecerá constante até o instante em que o interruptor S for comandado a conduzir novamente.

Essa etapa faz com que o conversor apresente mais um circuito equivalente e o mesmo pode ser observado na Figura 9.

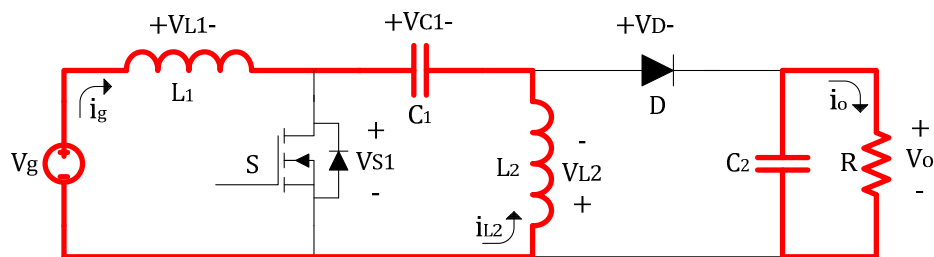


Figura 9 – Circuito equivalente da terceira etapa de operação – CC-CC
Fonte: Autoria Própria

Durante essa etapa somente o capacitor C_2 entrega energia para a carga e tanto o interruptor S quanto o diodo D não conduzem.

2.2.2 Formas de Ondas

A análise das formas de ondas é de grande importância para o equacionamento do conversor. Pode-se observar na Figura 10, as principais formas de ondas relacionadas aos componentes do conversor, sendo elas:

- ✓ Tensão e corrente nos indutores L_1 e L_2 ;
- ✓ Tensão e corrente no interruptor S ;
- ✓ Tensão e corrente no diodo D ;
- ✓ Tensão e corrente nos capacitores C_1 e C_2 .

Pode-se notar o formato de tensão e da corrente em cada um dos componentes do conversor, em cada uma das três etapas de operação, sendo que, as mesmas irão auxiliar na análise matemática a seguir.

Como pode-se observar, uma desvantagem da topologia SEPIC é que a máxima tensão sobre o interruptor S é igual a soma da tensão de entrada com a tensão de saída.

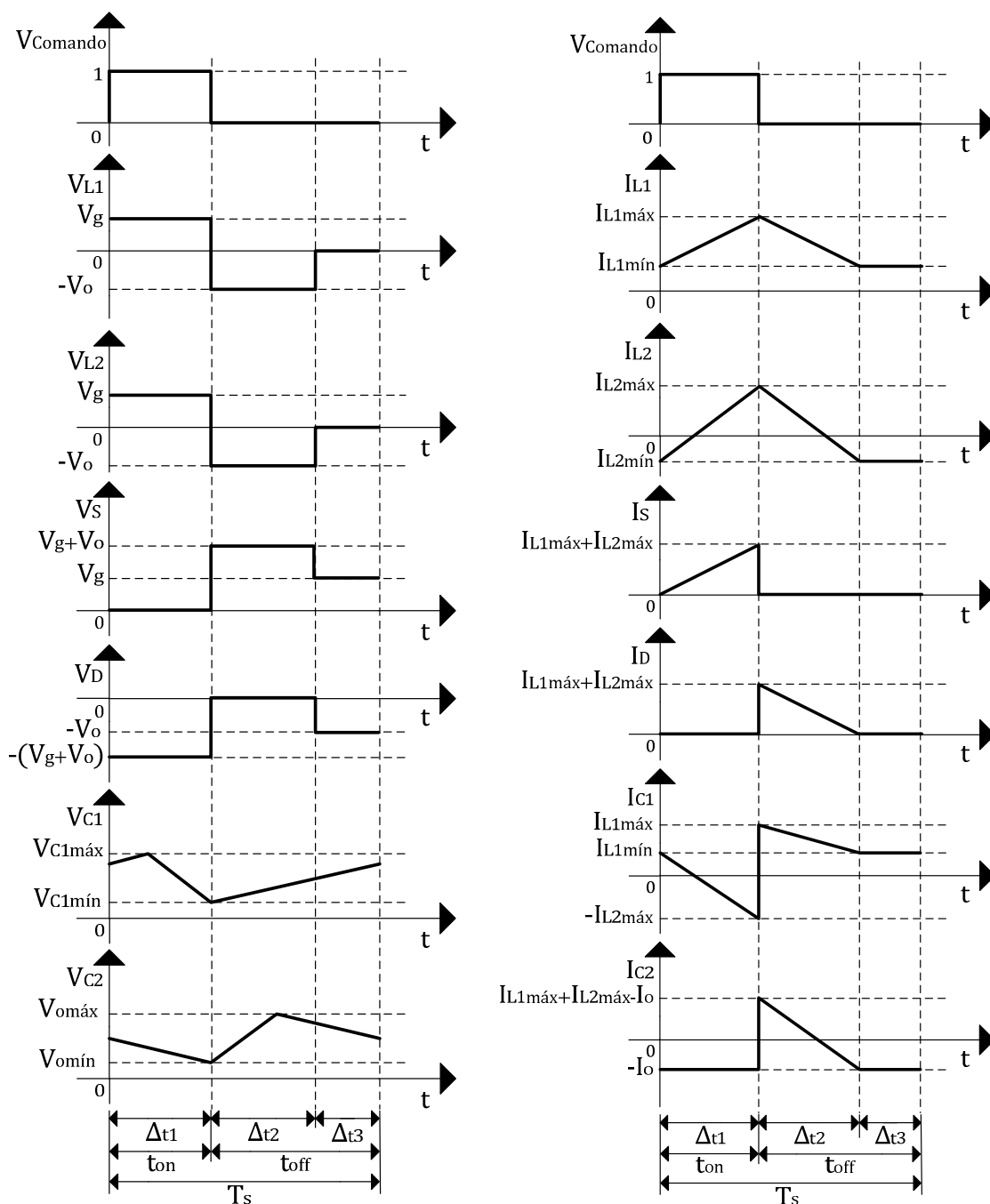


Figura 10 – Formas de ondas das tensões e correntes em MCD – CC-CC
Fonte: Autoria própria

2.2.3 Análise Matemática

Nos itens abaixo mostra-se a análise matemática do conversor SEPIC para o caso CC-CC. Para essa análise, considera-se o modelo de todos os componentes do conversor ideais.

2.2.3.1 Valores máximo e mínimo de corrente

Para o equacionamento do conversor CC-CC SEPIC, um parâmetro importante que deve-se considerar é a corrente nos indutores L_1 e L_2 . Essas correntes já foram apresentadas na Figura 10 e os valores máximos de ambas ocorrem no final da primeira etapa (Δ_{t1}), sendo definidos respectivamente por $I_{L1máx}$ e $I_{L2máx}$.

No final da segunda etapa, a corrente de L_1 e L_2 possuem o mesmo valor, porém com sinal oposto. Logo define-se que, $I_{L1mín} = -I_{L2mín}$, dando assim início a terceira etapa de operação. Certo disso e já conhecendo as tensões sobre os indutores, obtêm-se para a primeira etapa a expressão (2.5) e para a segunda etapa, a expressão (2.6).

$$I_{L1máx} = I_{L1mín} + \frac{V_g}{L_1} \Delta_{t1} \quad (2.5)$$

$$I_{L2máx} = -I_{L1mín} + \frac{V_o}{L_2} \Delta_{t2} \quad (2.6)$$

Observando as Equações (2.5) e (2.6), nota-se que há duas equações e três incógnitas, logo é necessário obter-se mais uma equação para resolver o sistema. Essa equação pode ser obtida através da forma de onda de corrente no capacitor C_1 , que está apresentada na Figura 11.

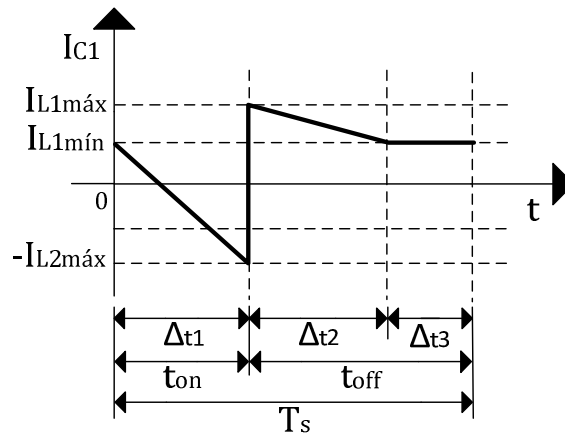


Figura 11 – Forma de onda da corrente no capacitor C1
Fonte: Autoria própria

Na Equação (2.7) apresenta-se a corrente que passa pelo capacitor em cada uma das etapas com seus respectivos intervalos de tempos. Sabe-se que o seu valor médio é zero, logo apresenta-se a Equação (2.8) já simplificada.

$$I_{C1med} = \frac{I_{L1mín} + (-I_{L2máx})}{2} \Delta_{t1} + \frac{I_{L1máx} + I_{L1mín}}{2} \Delta_{t2} + I_{L1mín} \Delta_{t3} = 0 \quad (2.7)$$

$$I_{L1mín} (\Delta_{t1} + \Delta_{t2} + 2\Delta_{t3}) + I_{L1máx} \Delta_{t2} - I_{L2máx} \Delta_{t1} = 0 \quad (2.8)$$

Os intervalos de tempos não são incógnitas do sistema, porém é necessário determiná-los para seguir com a resolução. O primeiro intervalo de tempo Δ_{t1} está expresso na Equação (2.9) e é definido pela própria razão cíclica D (Equação (2.57)) e pelo período de comutação T_s , que é definido através da Equação (2.10).

$$\Delta_{t1} = t_{on} = DT_s \quad (2.9)$$

$$T_s = \frac{1}{f_s} \quad (2.10)$$

O segundo intervalo de tempo, Δ_{t2} , pode ser obtido pelo balanço de energia. Considerando um rendimento unitário, ou seja, desprezando as perdas, apresenta-se a Equação (2.11), onde simplificada resulta na Equação (2.12).

$$P_{in} = P_{out} \rightarrow V_g (I_{L1med} + I_{L2med}) \Delta_{t1} = V_o (I_{L1med} + I_{L2med}) \Delta_{t2} \quad (2.11)$$

$$\Delta_{t2} = \frac{V_g D T_s}{V_o} \quad (2.12)$$

O terceiro intervalo de tempo, Δ_{t3} , pode ser definido através da soma dos tempos que deve ser igual a um período de comutação. Logo a partir da Equação (2.13) chega-se a Equação (2.14).

$$\Delta_{t1} + \Delta_{t2} + \Delta_{t3} = T_s \quad (2.13)$$

$$\Delta_{t3} = \frac{(V_o(1-D) - V_g D) T_s}{V_o} \quad (2.14)$$

Obtidos os intervalos de tempos é possível resolver o sistema das Equações (2.5), (2.6) e (2.8). Logo, chega-se aos valores máximos e mínimos das correntes nos indutores conforme expressos nas Equações (2.15), (2.16) e (2.17).

$$I_{L1mín} = \frac{(V_o L_1 - V_g L_2) D^2 V_g}{2V_o L_1 L_2 f_s} \quad (2.15)$$

$$I_{L1máx} = \frac{(D(V_o L_1 - V_g L_2) + 2V_o L_2) D V_g}{2V_o L_1 L_2 f_s} \quad (2.16)$$

$$I_{L2máx} = \frac{(2V_o L_1 - (V_o L_1 - V_g L_2) D) D V_g}{2V_o L_1 L_2 f_s} \quad (2.17)$$

Conforme discutido anteriormente, $I_{L1mín} = -I_{L2mín}$, logo, apresenta-se o valor de $I_{L2mín}$ na Equação (2.18).

$$I_{L2mín} = -\frac{(V_o L_1 - V_g L_2) D^2 V_g}{2V_o L_1 L_2 f_s} \quad (2.18)$$

A partir das equações apresentadas acima é possível obter todas as demais expressões a seguir.

2.2.3.2 Ondulação de corrente nos indutores L_1 e L_2

A obtenção da ondulação de corrente nos indutores torna-se bastante simples a partir das equações já obtidas, pois têm-se os valores de correntes máximos e mínimos de cada um dos indutores. A ondulação de corrente do indutor L_1 está expressa na Equação (2.20), oriunda da Equação (2.19), realizando a substituição das Equações (2.15) e (2.16).

Já a ondulação de corrente do indutor L_2 está expressa na Equação (2.22), oriunda da Equação (2.21), realizando a substituição das Equações (2.17) e (2.18).

$$\Delta I_{L1} = I_{L1m\acute{a}x} - I_{L1m\acute{i}n} \quad (2.19)$$

$$\Delta I_{L1} = \frac{V_g D}{L_1 f_s} \quad (2.20)$$

$$\Delta I_{L2} = I_{L2m\acute{a}x} - I_{L2m\acute{i}n} \quad (2.21)$$

$$\Delta I_{L2} = \frac{V_g D}{L_2 f_s} \quad (2.22)$$

2.2.3.3 Ondulação de tensão no capacitor C_1

Com relação à ondulação de tensão no capacitor C_1 , inicialmente considerada constante por simplificação. Sabe-se que a mesma ocorre em alta frequência e é causada pela variação de corrente que passa pelo mesmo.

Na primeira etapa de operação, a corrente que passa pelo capacitor C_1 é a mesma corrente do indutor L_2 . O intervalo de tempo em que essa corrente circula é o mesmo tempo da primeira etapa de operação. Logo, a expressão que mostra a ondulação de tensão está apresentada na Equação (2.23).

$$\Delta V_{C1} = \frac{I_{L2med} D}{C_1 f_s} \quad (2.23)$$

A Equação (2.23) representa a ondulação de tensão no capacitor C_1 e pode ser utilizada para dimensioná-lo caso haja necessidade de projetar um conversor CC-CC SEPIC. Porém, na estrutura que será estudada posteriormente, o valor médio de corrente no indutor L_2 será zero, considerando o período da rede de alimentação, logo a necessidade de apresentar-se uma segunda equação.

A corrente média do indutor L_2 , para o caso CC-CC está apresentada na Equação (2.33), sendo que é a mesma corrente média que passa pelo diodo D , Equação (2.49), e também é a mesma corrente média de saída I_o , expressa na Equação (2.24). Logo, substituindo (2.24) em (2.23) tem-se a Equação (2.25), a qual também representa a ondulação de tensão no capacitor C_1 .

$$I_o = \frac{V_o}{R_o} \quad (2.24)$$

$$\Delta V_{C1} = \frac{V_o D}{R_o C_1 f_s} \quad (2.25)$$

2.2.3.4 Ondulação de tensão no capacitor C_2

Com relação à ondulação de tensão no capacitor C_2 , deve-se seguir a mesma metodologia mostrada anteriormente para obtenção da ondulação de tensão no capacitor C_1 . Sabe-se que esse capacitor é responsável por realizar a filtragem da tensão de saída e o valor da ondulação é um critério definido no projeto do conversor. Sabe-se também que na primeira etapa a corrente que passa pelo capacitor C_2 é a própria corrente de saída I_o . Logo, o mesmo pode ser dimensionado através da Equação (2.26). Substituindo a Equação (2.24) em (2.26), tem-se a Equação (2.27) a qual representa a ondulação de tensão no capacitor C_2 .

$$\Delta V_{C2} = \frac{I_o D}{C_2 f_s} \quad (2.26)$$

$$\Delta V_{C2} = \frac{V_o D}{R_o C_2 f_s} \quad (2.27)$$

2.2.3.5 Valores de corrente no indutor L_1

Para determinação dos valores médio e eficaz da corrente no indutor L_1 é importante observar a forma de onda da corrente que passa pelo mesmo. Essa forma de onda já foi apresentada na Figura 10. Logo, obtêm-se a expressão para determinação do valor médio, Equação (2.28), e do valor eficaz na Equação (2.30).

Realizando as operações matemáticas necessárias e substituindo as Equações (2.9), (2.12), (2.14), (2.15), (2.16) em (2.28) e (2.30), tem-se os valores médio e eficaz da corrente no indutor L_1 , respectivamente, nas Equações (2.29) e (2.31).

$$I_{L1med} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\left(\frac{I_{L1máx} - I_{L1mín}}{\Delta t_1} \right) t + I_{L1mín} \right) dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L1mín} - I_{L1máx}}{\Delta t_2} \right) t + I_{L1máx} \right) dt + \int_0^{\Delta t_3} (I_{L1mín}) dt \right] \quad (2.28)$$

$$I_{L1med} = \frac{V_g D^2 (L_1 + L_2)}{2L_1 L_2 f_s} \quad (2.29)$$

$$I_{L1ef} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\left(\frac{I_{L1máx} - I_{L1mín}}{\Delta t_1} \right) t + I_{L1mín} \right)^2 dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L1mín} - I_{L1máx}}{\Delta t_2} \right) t + I_{L1máx} \right)^2 dt + \int_0^{\Delta t_3} (I_{L1mín})^2 dt \right] \quad (2.30)$$

$$I_{L1ef} = \frac{\sqrt{3}}{6} \sqrt{\frac{V_g^2 D^3}{V_o^2 L_1^2 L_2^2 f_s^2} \begin{pmatrix} -3DV_g^2 L_2^2 + 6DV_o^2 L_1 L_2 \\ -6DV_g L_2^2 V_o + 4L_2^2 V_o^2 \\ +4L_2^2 V_o V_g + 3DV_o^2 L_1^2 \end{pmatrix}} \quad (2.31)$$

2.2.3.6 Valores de corrente no indutor L_2

A mesma analogia feita anteriormente para o indutor L_1 é realizada para o indutor L_2 . A partir das Equações (2.32) e (2.34), realizando as operações matemáticas necessárias e substituindo as Equações (2.9), (2.12), (2.14), (2.18), (2.17) em (2.32) e (2.34), chega-se nos valores médio e eficaz da corrente, respectivamente, nas Equações (2.33) e (2.35).

$$I_{L2med} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\left(\frac{I_{L2máx} - I_{L2mín}}{\Delta t_1} \right) t + I_{L2mín} \right) dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L2mín} - I_{L2máx}}{\Delta t_2} \right) t + I_{L2máx} \right) dt + \int_0^{\Delta t_3} (I_{L2mín}) dt \right] \quad (2.32)$$

$$I_{L2med} = \frac{V_g^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \quad (2.33)$$

$$I_{L2ef} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\left(\frac{I_{L2máx} - I_{L2mín}}{\Delta t_1} \right) t + I_{L2mín} \right)^2 dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L2mín} - I_{L2máx}}{\Delta t_2} \right) t + I_{L2máx} \right)^2 dt + \int_0^{\Delta t_3} (I_{L2mín})^2 dt \right] \quad (2.34)$$

$$I_{L2ef} = \frac{\sqrt{3}}{6} \sqrt{\frac{V_g^2 D^3}{V_o^2 L_1^2 L_2^2 f_s^2} \begin{pmatrix} 6DV_g V_o L_1^2 - 3DV_g^2 L_2^2 \\ -4V_o^2 L_1^2 - 6DL_1 L_2 V_g^2 \\ -4V_g V_o L_1^2 + 3DV_o^2 L_1^2 \end{pmatrix}} \quad (2.35)$$

2.2.3.7 Valores de corrente no capacitor C_1

Para determinação dos valores médio e eficaz da corrente no capacitor C_1 é importante observar a forma de onda da corrente que passa pelo mesmo. Essa forma de onda já foi apresentada na Figura 11. Logo, obtêm-se a expressão para determinação do valor médio, Equação (2.36) e do valor eficaz na Equação (2.38).

Realizando as operações matemáticas necessárias e substituindo as Equações (2.9), (2.12), (2.14), (2.15), (2.16), (2.17), (2.18) em (2.36) e (2.38), tem-se os valores médio e eficaz da corrente no indutor C_1 , respectivamente, nas Equações (2.37) e (2.39).

$$I_{C1med} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\left(\frac{I_{L2máx} + I_{L2mín}}{\Delta t_1} \right) t - I_{L2mín} \right) dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L1mín} - I_{L1máx}}{\Delta t_2} \right) t + I_{L1máx} \right) dt + \int_0^{\Delta t_3} (I_{L1mín}) dt \right] \quad (2.36)$$

$$I_{C1med} = 0 \quad (2.37)$$

$$I_{C1ef} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(- \left(\left(\frac{I_{L2máx} + I_{L2mín}}{\Delta t_1} \right) t - I_{L2mín} \right) \right)^2 dt + \int_0^{\Delta t_2} \left(\left(\frac{I_{L1mín} - I_{L1máx}}{\Delta t_2} \right) t + I_{L1máx} \right)^2 dt + \int_0^{\Delta t_3} (I_{L1mín})^2 dt \right] \quad (2.38)$$

$$I_{C1ef} = \frac{\sqrt{3}}{6} \sqrt{-\frac{V_g^2 D^3}{V_o^2 L_1^2 L_2^2 f_s^2} \begin{pmatrix} 3V_g^2 L_2^2 D - 4V_o^2 L_1^2 \\ +3V_o^2 L_1^2 D - 4V_g L_2^2 V_o \\ -6V_g V_o L_1 L_2 D \end{pmatrix}} \quad (2.39)$$

2.2.3.8 Valores de tensão e corrente no interruptor S

A Figura 10, onde se apresentou a forma de onda da tensão e da corrente no interruptor, possibilita a determinação de seus respectivos valores médio, eficaz e máximo. Sabe-se que o valor da corrente que circula pelo interruptor, durante a primeira etapa de operação é igual à soma da corrente dos indutores L_1 e L_2 . Logo, a variação de corrente total é expressa pela Equação (2.40). Substituindo (2.20) e (2.22) em (2.40), tem-se a Equação (2.41).

$$\Delta I_{total} = \Delta I_{L1} + \Delta I_{L2} \quad (2.40)$$

$$\Delta I_{total} = \frac{V_g D (L_1 + L_2)}{L_1 L_2 f_s} \quad (2.41)$$

A partir das Equações (2.42) e (2.44), obtidas através da forma de onda da corrente, realizando as operações matemáticas necessárias e substituindo as Equações (2.9) e (2.41), chega-se aos valores médio e eficaz de corrente no interruptor, respectivamente, apresentadas nas Equações (2.43) e (2.45).

Já o valor máximo da corrente é obtido através da soma das Equações (2.16) e (2.17), e está expressa na Equação (2.46).

$$I_{Smed} = \frac{1}{T_s} \int_0^{\Delta t_1} \left(\frac{\Delta I_{total}}{\Delta t_1} t \right) dt \quad (2.42)$$

$$I_{Smed} = \frac{V_g D^2 (L_1 + L_2)}{2L_1 L_2 f_s} \quad (2.43)$$

$$I_{Sef} = \sqrt{\frac{1}{T_s} \left(\int_0^{\Delta t_1} \frac{\Delta I_{total}}{\Delta t_1} t \right)^2} dt \quad (2.44)$$

$$I_{Sef} = \frac{V_g D (L_1 + L_2)}{L_1 L_2 f_s} \sqrt{\frac{D}{3}} \quad (2.45)$$

$$I_{Smáx} = \frac{V_g D (L_1 + L_2)}{L_1 L_2 f_s} \quad (2.46)$$

O valor máximo de tensão sobre o interruptor S pode ser obtido diretamente através da forma de onda da Figura 10, apresenta-se o mesmo na Equação (2.47).

$$V_{Smáx} = V_g + V_o \quad (2.47)$$

2.2.3.9 Valores de tensão e corrente no diodo D

Com relação à corrente no diodo, sabe-se que a mesma só é diferente de zero na segunda etapa de operação e a sua forma de onda já foi apresentada na Figura 10. Assim como feito anteriormente, a partir das Equações (2.48) e (2.50), realizando as operações necessárias e substituindo as Equações (2.12) e (2.41), chega-se aos valores médio e eficaz de corrente no diodo, respectivamente, apresentadas nas Equações (2.49) e (2.51).

Já o valor máximo corrente é obtido pela através da soma das Equações (2.16) e (2.17), e está expressa na Equação (2.52).

$$I_{Dmed} = \frac{1}{T_s} \int_0^{\Delta t_2} \left(-\frac{\Delta I_{total}}{\Delta t_2} t + \Delta I_{total} \right) dt \quad (2.48)$$

$$I_{Dmed} = \frac{V_g^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \quad (2.49)$$

$$I_{Def} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_2} \left(-\frac{\Delta I_{total}}{\Delta t_2} t + \Delta I_{total} \right)^2 dt} \quad (2.50)$$

$$I_{Def} = \frac{V_g D (L_1 + L_2)}{L_1 L_2 f_s} \sqrt{\frac{V_g D}{3V_o}} \quad (2.51)$$

$$I_{Dmáx} = \frac{V_g D (L_1 + L_2)}{L_1 L_2 f_s} \quad (2.52)$$

O valor máximo de tensão sobre o diodo D pode ser obtido diretamente através da forma de onda da Figura 10, apresenta-se o mesmo na Equação (2.53).

$$V_{Dmáx} = -(V_g + V_o) \quad (2.53)$$

2.2.3.10 Razão cíclica e demais parâmetros

Para determinação da razão cíclica do conversor, é necessário saber que o valor médio da corrente de saída I_o é igual ao valor médio da corrente do diodo I_{Dmed} . O valor médio de corrente no diodo já está apresentado na Equação (2.49). Logo, tem-se a Equação (2.54).

$$I_o = \frac{V_g^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \quad (2.54)$$

Sabe-se também que o valor médio da corrente de saída é representada pela Equação (2.24), então, substituindo (2.24) em (2.54), tem-se a Equação (2.55).

$$\frac{V_o}{R_o} = \frac{V_g^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \quad (2.55)$$

Isolando a razão cíclica D da Equação (2.55) e onde M é definido pela Equação (2.56), que representa o ganho estático, apresenta-se a razão cíclica para o conversor operando em MCD na Equação (2.57).

$$M = \frac{V_o}{V_g} \quad (2.56)$$

$$D = M \sqrt{\frac{2L_1 L_2 f_s}{R_o (L_1 + L_2)}} \quad (2.57)$$

A partir da Equação (2.55) também é possível obter a tensão de saída V_o e a potência de saída P_o , apresentadas nas Equações (2.58) e (2.59), respectivamente.

$$V_o = V_g D \sqrt{\frac{R_o (L_1 + L_2)}{2L_1 L_2 f_s}} \quad (2.58)$$

$$P_o = \frac{V_g^2 D^2 (L_1 + L_2)}{2L_1 L_2 f_s} \quad (2.59)$$

Continuando com a análise da Equação (2.55), ainda é possível obter mais dois parâmetros importantes, sendo eles, a resistência de carga crítica e a razão cíclica máxima para garantir que o conversor opere no MCD.

Para um determinado conversor, onde as indutâncias L_1 e L_2 e a frequência de comutação f_s são pré-determinadas, o mesmo irá operar no modo de condução crítica quando o intervalo de tempo Δ_{t_3} tender a zero. Quando isso ocorrer, o tempo Δ_{t_2} tenderá a razão cíclica complementar, ou seja, $(1-D)$. Logo, a partir da Equação (2.11), reescrita em (2.60) e substituindo, (2.9), (2.58), utilizando Δ_{t_2} como sendo $(1-D)$, tem-se a resistência de carga crítica e a razão cíclica máxima, respectivamente, nas Equações (2.61) e (2.62).

$$V_g \Delta_{t1} = V_o \Delta_{t2} \quad (2.60)$$

$$R_{o_Crítica} = \frac{2L_1 L_2 f_s}{(L_1 + L_2)(1 - D)^2} \quad (2.61)$$

$$D_{máx} = 1 - \sqrt{\frac{2L_1 L_2 f_s}{R_o (L_1 + L_2)}} \quad (2.62)$$

Para garantir que o conversor opere no MCD, a resistência de carga deve ser superior à resistência de carga crítica (Equação (2.61)), e ainda a razão cíclica deve ser inferior ao valor obtido com a Equação (2.62). Esses dois parâmetros são importantes para validar o dimensionamento e para garantir a operação do conversor no modo de condução descontínuo.

2.3 CONCLUSÃO

Neste capítulo apresentou-se o estudo do funcionamento do conversor CC-CC SEPIC, dando ênfase ao modo de condução descontínuo. Embora o mesmo seja bem difundido na literatura, essa análise é de grande importância para a compreensão do funcionamento da estrutura do conversor CA-CC de estágio único que será estudada posteriormente. O equacionamento aqui apresentado auxiliará para obtenção das expressões da topologia proposta.

Apresentou-se a obtenção dos valores médios, eficazes e máximos de corrente nos componentes do conversor, sendo parâmetros importantes quando se trata de projeto de qualquer conversor. As equações obtidas foram validadas realizando a comparação com valores obtidos através de simulação numérica, porém, optou-se por não apresentar a validação para o caso CC-CC.

Também obteve-se as expressões da razão cíclica e demais parâmetros de projeto para um conversor CC-CC SEPIC, o qual tem como objetivo operar em MCD.

3 TOPOLOGIA DO CONVERSOR CA-CC DE ESTÁGIO ÚNICO

3.1 INTRODUÇÃO

Neste capítulo apresenta-se a topologia do conversor CA-CC de estágio único que será estudada. Mostra-se a topologia (Figura 12), as etapas de operação, as formas de ondas e os valores de correntes e tensões nos componentes da fonte em questão. Apresenta-se também todo o equacionamento para projeto da mesmo.

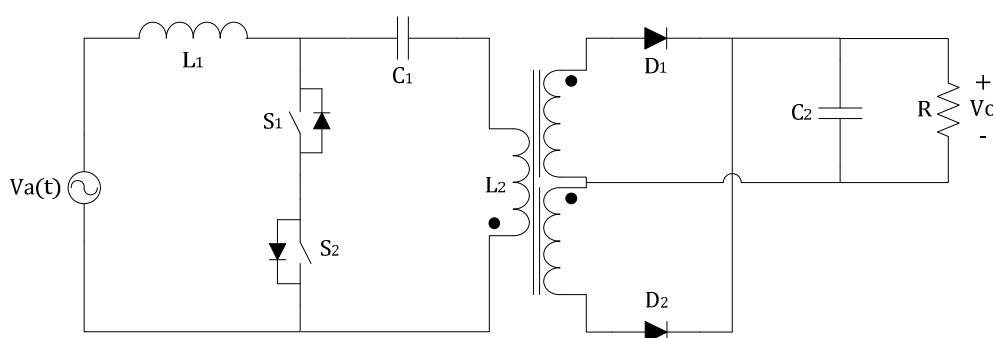


Figura 12 – Topologia baseada no conversor SEPIC
Fonte: Autoria Própria

A topologia da fonte de alimentação de estágio único é baseada no conversor SEPIC. De acordo com Simonetti (1997) e Hou (2011), se a topologia operar em MCD não é necessário controlar a corrente no indutor L_1 , corrente de entrada, para que a mesma siga a tensão de alimentação. Logo, fazendo-se com que o conversor emule uma resistência, assim como mostrado na Figura 13.

Caso o conversor opere em MCC isso não ocorre, tendo a necessidade de implementação de uma malha de controle para a corrente.

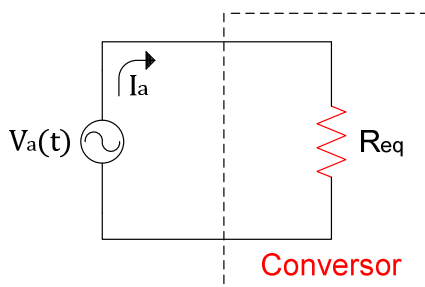


Figura 13 – Representação do modelo estático do conversor
Fonte: Autoria Própria

Algo importante a considerar é que, nesta topologia, a conversão CA-CC é realizada em estágio único e, além disso, existe isolamento galvânica em alta frequência entre a carga e a fonte de alimentação.

Para o disparo dos interruptores S_1 e S_2 é necessário um único pulso, simplificando o sistema de comando.

Dentre essas características apresentadas, abaixo se tem o estudo desta topologia tendo como base o estudo e as equações já realizadas e apresentadas no Capítulo 2, para o caso CC-CC.

É importante considerar que a tensão de entrada do conversor agora é CA. Logo, adota-se a convenção em que a tensão da fonte contínua V_g é igual à tensão de fase $V_a(t)$, onde, conseqüentemente é determinada por $V_p \text{sen}(\omega t)$. Logo, pode-se escrever essa igualdade na Equação (3.1).

$$V_g = V_a(t) = V_p \text{sen}(\omega t) \quad (3.1)$$

3.2 MODO DE CONDUÇÃO DESCONTÍNUO – MCD

Como visto anteriormente, quando o conversor opera no modo de condução descontínuo existem três etapas de operação. As etapas de operação analisadas são válidas para o semiciclo positivo da rede de alimentação. Apresenta-se novamente a topologia na Figura 14, porém com destaque das polaridades das tensões e sentidos das correntes.

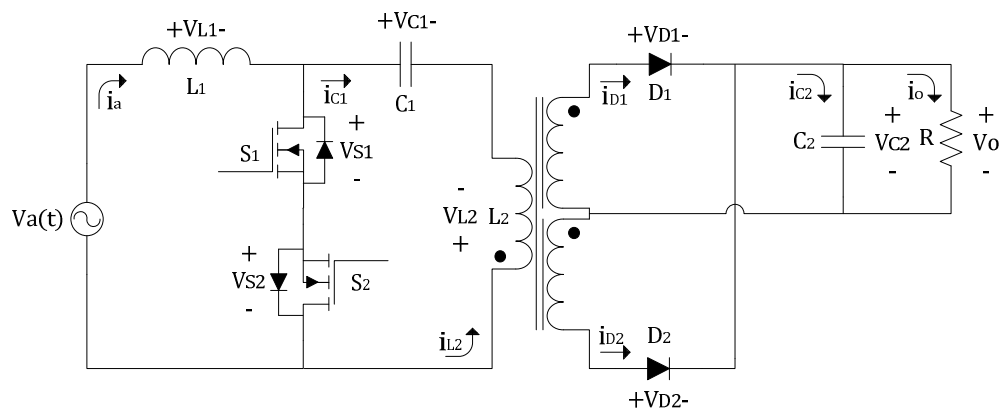


Figura 14 – Topologia baseada no conversor SEPIC com a convenção das polaridades das tensões e dos sentidos das correntes
Fonte: Autoria Própria

Abaixo, apresentam-se as etapas de operação com as devidas descrições e circuitos equivalentes.

3.2.1 Etapas de Operação

Apresentam-se neste item as três etapas de operação do conversor CA-CC considerando a topologia apresentada na Figura 12.

3.2.1.1 Primeira etapa de operação

Na primeira etapa de operação, mostrada na Figura 15, os interruptores S_1 e S_2 são comandados a conduzir. Pelo fato de estar no semiciclo positivo da rede de alimentação, o interruptor S_1 conduz a corrente, sendo que a mesma passa pelo diodo intrínseco ou pelo canal do interruptor S_2 , dependendo da tecnologia do semicondutor. Durante essa etapa de operação, ambas as indutâncias, L_1 e L_2 , recebem energia fornecida pela fonte $V_a(t)$ e pelo capacitor C_1 , respectivamente. Nesta etapa, o capacitor C_2 fornece energia para a carga pois os diodos D_1 e D_2 estão bloqueados.

É possível observar, que a corrente que passa pelo braço dos interruptores é a soma da corrente das indutâncias L_1 e L_2 .

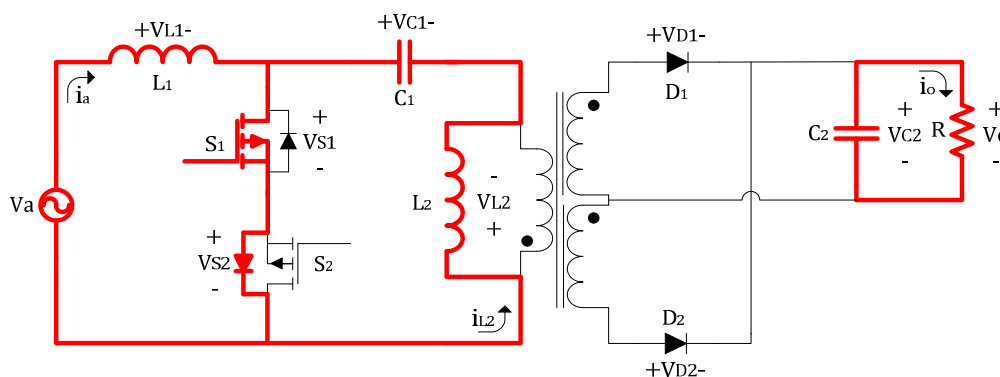


Figura 15 – Circuito equivalente da primeira etapa de operação – CA-CC
Fonte: Autoria Própria

3.2.1.2 Segunda etapa de operação

Na segunda etapa de operação, mostrada na Figura 16, os interruptores S_1 e S_2 são comandados a bloquear. Logo, pelo fato de estar no semiciclo positivo da rede de alimentação, o diodo D_1 entra em condução. Durante essa etapa de operação, ambas as indutâncias, L_1 e L_2 , estão sendo descarregadas e entregam energia para os capacitores C_1 , C_2 e para a carga R .

É importante ressaltar que a corrente que passa pelo diodo D_1 é a soma da corrente das indutâncias L_1 e L_2 , refletidas ao secundário.

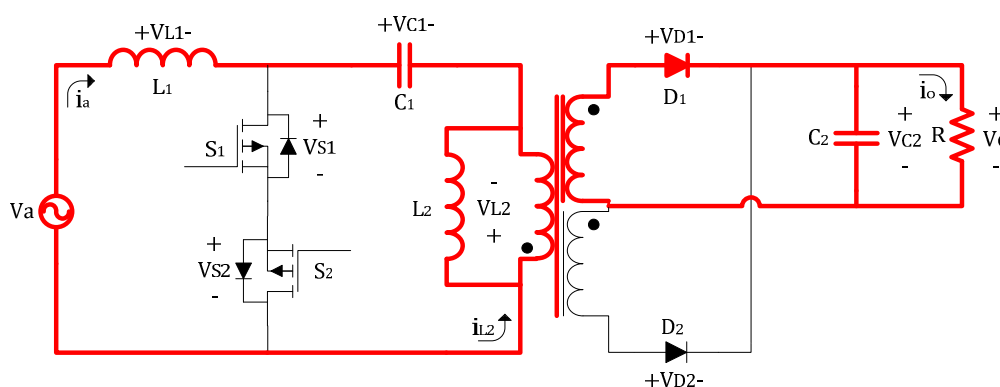


Figura 16 – Circuito equivalente da segunda etapa de operação – CA-CC
Fonte: Autoria Própria

3.2.1.3 Terceira etapa de operação

Na terceira de operação, mostrada na Figura 17, os interruptores S_1 e S_2 permanecem sem pulso de comando. Para dar início a essa etapa, a corrente das indutâncias se igualam em módulo, interrompendo a corrente que estava sendo transferida para a saída, logo, faz com que o diodo D_1 bloqueie. Durante essa etapa, o capacitor C_2 fornece energia para a carga.

Essa etapa de operação ocorre até que os interruptores S_1 e S_2 sejam comandados a conduzir, dando assim, início novamente à primeira etapa de operação, repetindo o ciclo.

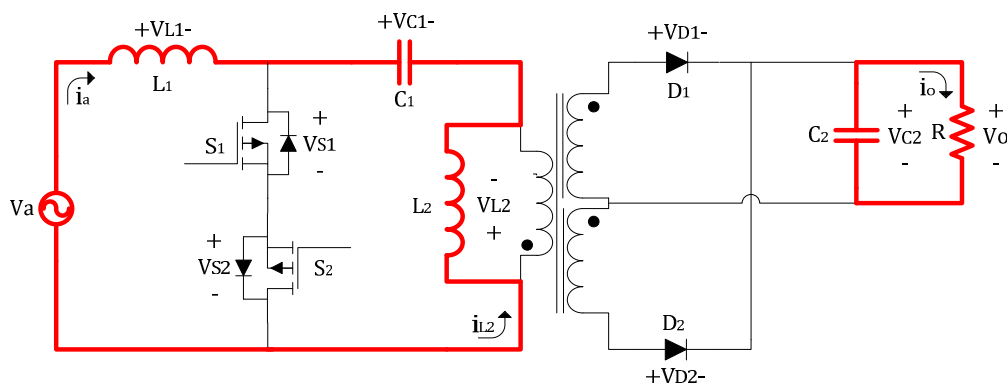


Figura 17 – Circuito equivalente da terceira etapa de operação – CA-CC
Fonte: Autoria Própria

É importante salientar que quando a rede CA estiver no semiciclo negativo, as etapas de operação serão equivalentes, porém a condução da corrente ocorrerá pelo interruptor S_2 na primeira etapa e pelo diodo D_2 na segunda etapa.

3.2.2 Formas de Ondas

As formas de ondas das tensões e correntes sobre os componentes que integram uma topologia são de grande importância para a sua análise. Apresenta-se, na Figura 18, as formas de ondas das tensões e correntes nos componentes do conversor.

Essas tensões e correntes são apresentadas para um período de comutação e é possível observar seus valores para cada uma das etapas. As formas de ondas são iguais às já apresentadas para o conversor CC-CC SEPIC, porém deve-se considerar que a topologia aqui apresentada, possui indutores acoplados na indutância L_2 , logo é necessário considerar as devidas relações de transformação.

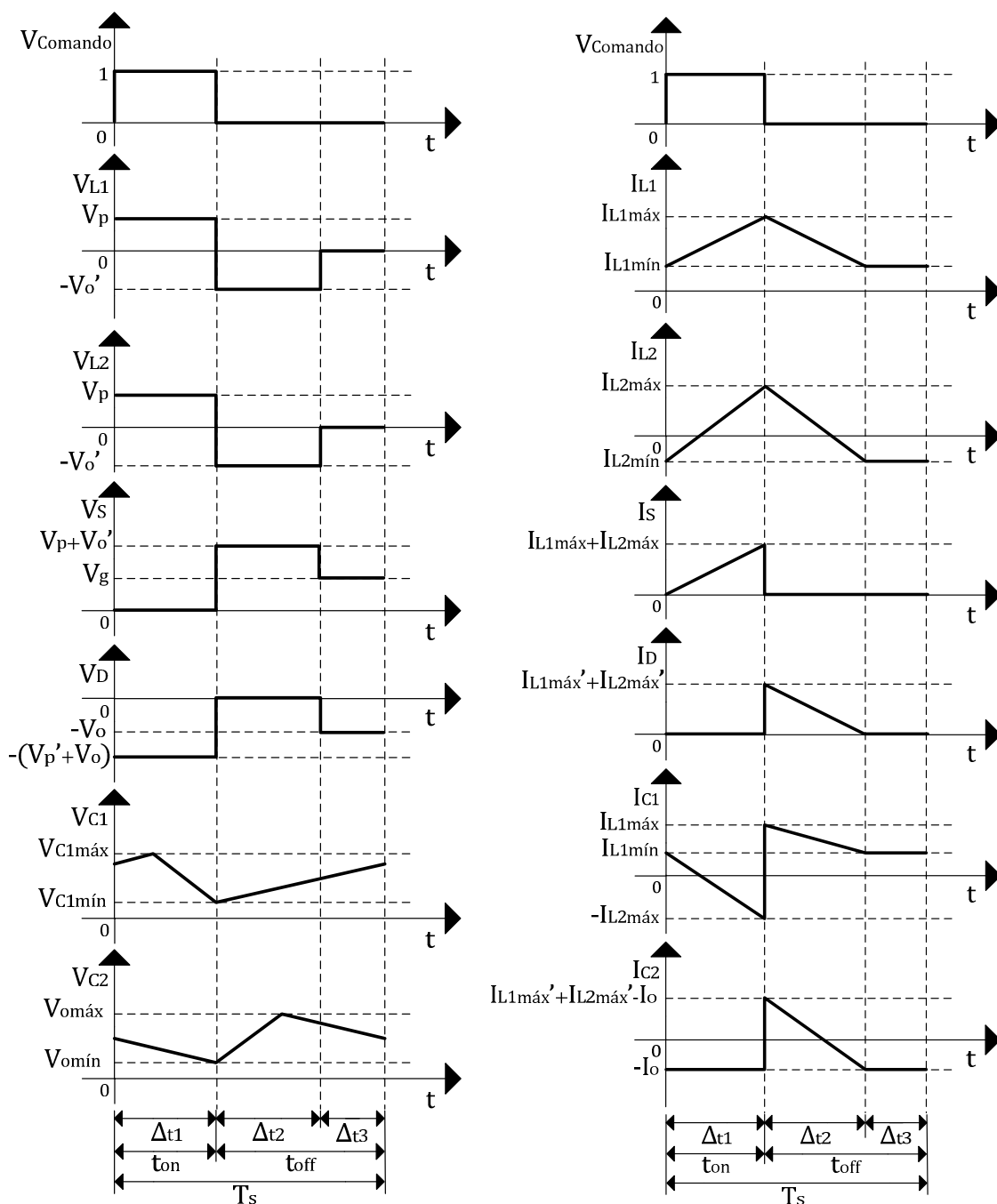


Figura 18 – Formas de ondas das tensões e correntes em MCD – CA-CC
Fonte: Autoria Própria

Conforme mostrado na Figura 13 o conversor quando operando no modo de condução descontínua, tem por característica emular uma resistência. Assim a corrente drenada da fonte deverá seguir a própria tensão de alimentação. Por característica da topologia SEPIC a qual tem a entrada representada por uma fonte de corrente, obtém-se baixa ondulação na corrente drenada da fonte. Logo, tratando-se de um conversor chaveado, espera-se a forma de onda mostrada na

Figura 19, em detalhe, seguindo a tensão de alimentação com a devida ondulação de corrente a qual é definida como um critério de projeto.

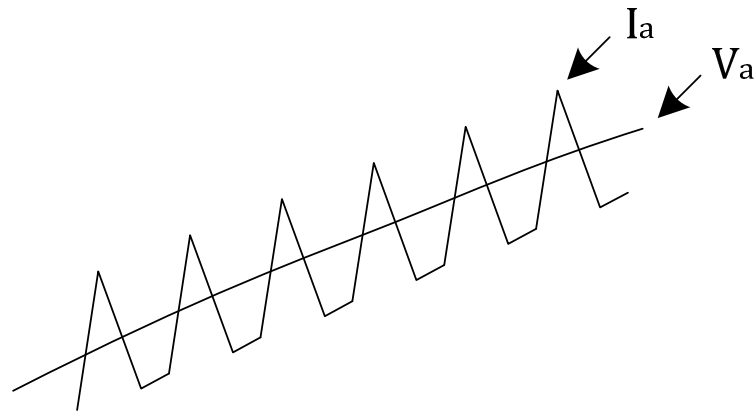


Figura 19 – Detalhe em alta frequência da tensão e corrente de entrada
Fonte: Autoria Própria

3.2.3 Análise Matemática

Nos itens abaixo mostra-se a análise matemática do conversor CA-CC mostrado na Figura 14.

3.2.3.1 Ondulação de corrente nos indutores L_1 e L_2

As ondulações de corrente nos indutores L_1 e L_2 já foram apresentadas, respectivamente, nas Equações (2.20) e (2.22) para o caso CC-CC. Porém a tensão de entrada agora é definida pela Equação (3.1). Com isso, pode-se substituir a Equação (3.1) em (2.20) e (2.22) levando as Equações (3.2) e (3.3).

$$\Delta i_{L1} = \frac{V_p \text{sen}(\omega t) D}{L_1 f_s} \quad (3.2)$$

$$\Delta i_{L2} = \frac{V_p \text{sen}(\omega t) D}{L_2 f_s} \quad (3.3)$$

A maior ondulação de corrente da entrada ocorre quando o ângulo ωt é igual a 90° , logo chega-se as Equações (3.4) e (3.5).

$$\Delta i_{L1} = \frac{V_p D}{L_1 f_s} \quad (3.4)$$

$$\Delta i_{L2} = \frac{V_p D}{L_2 f_s} \quad (3.5)$$

3.2.3.2 Ondulação de tensão no capacitor C_1

Para o critério de ondulação de tensão no capacitor C_1 , utiliza-se a mesma equação já obtida no item 2.2.3.3. Somente por motivo de padronização, apresenta-se novamente a expressão na Equação (3.6).

$$\Delta V_{C1} = \frac{V_o D}{R_o C_1 f_s} \quad (3.6)$$

3.2.3.3 Obtenção do capacitor C_2

Um dos critérios para se determinar o capacitor de saída C_2 é o critério de *Hold-up time*, sendo o qual, é mais restrito que o critério de ondulação em alta frequência considerado para o dimensionamento no caso CC-CC.

O capacitor para o caso CC-CC, considera apenas a ondulação gerada através da frequência de comutação f_s . Porém agora para o caso CA-CC, esse capacitor deverá ser capaz de suportar uma determinada ondulação considerando a frequência da fonte de entrada, a qual possui frequência determinada por f_r . Logo, o capacitor C_2 deverá ser capaz de suportar a ondulação na frequência de duas vezes f_r , sendo a qual, o mesmo está submetido.

O critério de *Hold-up time* considera que o capacitor C_2 deverá ser capaz de alimentar a carga por um determinado tempo, na falta da rede de alimentação momentaneamente, isso leva a um capacitor de volume elevado (YUAN, 2007).

Considerando o tempo de falta da rede de alimentação sendo de meio ciclo e que a tensão de saída sofrerá uma variação de 10% durante este intervalo de tempo, tem-se as Equações (3.7) e (3.8), as quais representam, respectivamente, a

determinação do intervalo de tempo do critério e a expressão para dimensionamento do capacitor C_2 (TIBOLA, 2013). A Equação (3.8) também é apresentada em (YANG, 2010).

$$t_r = \frac{1}{2f_r} \quad (3.7)$$

$$C_2 = \frac{2P_o t_r}{V_o^2 - (0,9V_o)^2} \quad (3.8)$$

3.2.3.4 Valores de correntes no indutor L_1

As expressões para o cálculo dos valores médio e eficaz da corrente no indutor L_1 são oriundas das Equações (2.29) e (2.31), substituindo a tensão V_g pela Equação (3.1) e considerando a relação de transformação de L_2 .

As Equações (2.29) e (2.31) representam o valor médio e eficaz da corrente em um período de comutação. Fazendo as devidas substituições, chega-se às Equações (3.9) e (3.11), onde realizando a integração para o período da rede de alimentação e as devidas simplificações, apresenta-se as Equações (3.10) e (3.12) as quais representam, respectivamente, o valor médio e eficaz da corrente no indutor L_1 .

O valor máximo e mínimo da corrente no indutor L_1 são os mesmos obtidos para o caso CC-CC, considerando a devida substituição da tensão V_g pela Equação (3.1) e também, levando em consideração a relação de transformação n . Sabe-se que o valor máximo ocorre quando $\omega t = 90^\circ$, logo, apresenta-se o valor máximo da corrente no indutor L_1 na Equação (3.13). Já o valor mínimo ocorre quando $\omega t = 270^\circ$ e o mesmo está apresentado na Equação (3.14).

$$I_{L1med_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_p \text{sen}(\omega t) D^2 (L_1 + L_2)}{2L_1 L_2 f_s} \right) d(\omega t) \quad (3.9)$$

$$I_{L1med_CA} = 0 \quad (3.10)$$

$$I_{L1ef_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{3D^3 (V_p \text{sen}(\omega t))^2}{36 \left(\frac{V_o}{n}\right)^2 L_1^2 L_2^2 f_s^2} \begin{pmatrix} -3D (V_p \text{sen}(\omega t))^2 L_2^2 \\ +6D \left(\frac{V_o}{n}\right)^2 L_1 L_2 \\ -6D V_p \text{sen}(\omega t) L_2^2 \frac{V_o}{n} \\ +4L_2^2 \left(\frac{V_o}{n}\right)^2 \\ +4L_2^2 \frac{V_o}{n} V_p \text{sen}(\omega t) \\ +3D \left(\frac{V_o}{n}\right)^2 L_1^2 \end{pmatrix} d(\omega t) \right)^2 \quad (3.11)$$

$$I_{L1ef_CA} = \frac{DV_p}{24V_o L_1 L_2 f_s} \sqrt{6D \left(\begin{matrix} 24DV_o^2 L_1 L_2 - 9DV_p^2 L_2^2 n^2 \\ +12DV_o^2 L_1^2 + 16L_2^2 V_o^2 \end{matrix} \right)} \quad (3.12)$$

$$I_{L1m\acute{a}x_CA} = \frac{(DV_o L_1 - DV_p L_2 n + 2V_o L_2) DV_p}{2V_o L_1 L_2 f_s} \quad (3.13)$$

$$I_{L1m\acute{i}n_CA} = -\frac{(DV_o L_1 - DV_p L_2 n + 2V_o L_2) DV_p}{2V_o L_1 L_2 f_s} \quad (3.14)$$

3.2.3.5 Valores de corrente no indutor L_2

De forma análoga feita para o indutor L_1 , para o cálculo dos valores médio e eficaz da corrente no indutor L_2 utiliza-se as Equações (2.33) e (2.35), substituindo a tensão V_g pela Equação (3.1). Fazendo as devidas substituições, chega-se as Equações (3.15) e (3.17), onde realizando a integração para o período da rede de alimentação e as devidas simplificações, apresenta-se as Equações (3.16) e (3.18) as quais representam, respectivamente, a corrente média e eficaz no indutor L_2 .

O valor máximo e mínimo da corrente no indutor L_2 é o mesmo obtido para o caso CC-CC, considerando a devida substituição da tensão V_g pela Equação (3.1) e também, levando em consideração a relação de transformação n . Sabe-se que o valor máximo ocorre quando $\omega t = 90^\circ$, logo, apresenta-se o valor máximo da corrente no indutor L_2 na Equação (3.19). Já o valor mínimo ocorre quando $\omega t = 270^\circ$ e o mesmo está apresentado na Equação (3.20).

$$I_{L2med_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{(V_p \text{sen}(\omega t))^2 D^2 n (L_1 + L_2)}{2V_o L_1 L_2 f_s} \right) d(\omega t) \quad (3.15)$$

$$I_{L2med_CA} = 0 \quad (3.16)$$

$$I_{L2ef_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{D^3 (V_p \text{sen}(\omega t))^2}{12 \left(\frac{V_o}{n} \right)^2 L_1^2 L_2^2 f_s^2} \begin{pmatrix} 6DV_p \text{sen}(\omega t) \frac{V_o}{n} L_1^2 \\ -3D(V_p \text{sen}(\omega t))^2 L_2^2 \\ -4 \left(\frac{V_o}{n} \right)^2 L_1^2 \\ -6DL_1 L_2 (V_p \text{sen}(\omega t))^2 \\ -4V_g \frac{V_o}{n} L_1^2 \\ +3D \left(\frac{V_o}{n} \right)^2 L_1^2 \end{pmatrix} d(\omega t) \right)^2 \quad (3.17)$$

$$I_{L2ef_CA} = \frac{DV_p}{24V_o L_1 L_2 f_s} \sqrt{6D \begin{pmatrix} 9DL_2^2 V_p^2 n^2 + 16V_o^2 L_1^2 \\ -12DV_o^2 L_1^2 + 18DL_1 L_2 V_p^2 n^2 \end{pmatrix}} \quad (3.18)$$

$$I_{L2máx_CA} = \frac{(2V_o L_1 - DV_o L_1 + DV_p L_2 n) DV_p}{2V_o L_1 L_2 f_s} \quad (3.19)$$

$$I_{L2min_CA} = -\frac{(2V_o L_1 - DV_o L_1 + DV_p L_2 n) DV_p}{2V_o L_1 L_2 f_s} \quad (3.20)$$

3.2.3.6 Valores de corrente no capacitor C_1

As expressões para o cálculo dos valores médio e eficaz da corrente no capacitor C_1 são originadas das Equações (2.37) e (2.39), substituindo a tensão V_g pela Equação (3.1). As Equações (2.37) e (2.39) representam o valor médio e eficaz da corrente em um período de comutação. Fazendo as devidas substituições, chega-se as Equações (3.21) e (3.23), onde realizando a integração para o período da rede de alimentação e as devidas simplificações, apresenta-se as Equações (3.22) e (3.24) as quais representam, respectivamente, o valor médio e eficaz da corrente no capacitor C_1 .

$$I_{C1med_CA} = \frac{1}{2\pi} \int_0^{2\pi} (0) d(\omega t) \quad (3.21)$$

$$I_{C1med_CA} = 0 \quad (3.22)$$

$$I_{C1ef_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left[\frac{(V_p \text{sen}(\omega t))^2 D^3}{12 \left(\frac{V_o}{n}\right)^2 L_1^2 L_2^2 f_s^2} \left(\begin{array}{l} 3(V_p \text{sen}(\omega t))^2 L_2^2 D \\ -4 \left(\frac{V_o}{n}\right)^2 L_1^2 \\ +3 \left(\frac{V_o}{n}\right)^2 L_1^2 D \\ -4(V_p \text{sen}(\omega t)) L_2^2 \frac{V_o}{n} \\ -6(V_p \text{sen}(\omega t)) \frac{V_o}{n} L_1 L_2 D \end{array} \right)^2 \right] d(\omega t) \quad (3.23)$$

$$I_{C1ef_CA} = \frac{V_p D}{24V_o L_1 L_2 f_s} \sqrt{6D(-12V_o^2 L_1^2 D - 9L_2^2 DV_p^2 n^2 + 16V_o^2 L_1^2)} \quad (3.24)$$

3.2.3.7 Valores de tensão e correntes nos interruptores S_1 e S_2

As expressões para o cálculo dos valores médio e eficaz da corrente nos interruptores S_1 e S_2 são oriundas das Equações (2.43) e (2.45), substituindo a tensão V_g pela Equação (3.1) e considerando a relação de transformação de L_2 .

As Equações (2.43) e (2.45) representam o valor médio e eficaz da corrente em um período de comutação. Fazendo as devidas substituições, chega-se às Equações (3.25) e (3.27), onde realizando a integração para o período da rede de alimentação e as devidas simplificações, apresenta-se as Equações (3.26) e (3.28) as quais representam, respectivamente, o valor médio e eficaz da corrente no interruptor S_1 .

Note que a integração é realizada no intervalo de 0 até 2π , pois leva-se em consideração o período inteiro em que o interruptor está em condução. O interruptor S_1 conduz a corrente do semiciclo positivo (intervalo de 0 até π), e também a do semiciclo negativo (intervalo π até 2π). Logo, pelo fato de S_2 também conduzir essa mesma corrente, essas expressões também são válidas para o mesmo.

O valor máximo de corrente no interruptor S_1 é o mesmo já obtido para o caso CC-CC, considerando a devida substituição da tensão V_g pela Equação (3.1). Sabe-se que o valor máximo ocorre quando $\omega t = 90^\circ$, logo, apresenta-se o valor de máximo de corrente no indutor interruptor S_1 na Equação (3.29) e o mesmo é válido para o interruptor S_2 .

$$I_{S1med_CA} = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_p \text{sen}(\omega t) D^2 (L_1 + L_2)}{2L_1 L_2 f_s} \right) d(\omega t) \quad (3.25)$$

$$I_{S1med_CA} = 0 \quad (3.26)$$

$$I_{S1ef_CA} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left(\frac{V_p \text{sen}(\omega t) D (L_1 + L_2)}{L_1 L_2 f_s} \sqrt{\frac{D}{3}} \right)^2 d(\omega t)} \quad (3.27)$$

$$I_{S1ef_CA} = \frac{V_p D(L_1 + L_2)}{L_1 L_2 f_s} \sqrt{\frac{D}{6}} \quad (3.28)$$

$$I_{S1máx_CA} = \frac{V_p D(L_1 + L_2)}{L_1 L_2 f_s} \quad (3.29)$$

O valor máximo de tensão sobre o interruptor S_1 pode ser obtido diretamente através da forma de onda da Figura 18, apresenta-se o mesmo na Equação (3.30), onde n é definido pela Equação (3.42) e representa a relação de transformação. A Equação (3.30) também representa o valor máximo de tensão para o interruptor S_2 .

$$V_{S1máx_CA} = \left(V_p + \frac{V_o}{n} \right) \quad (3.30)$$

3.2.3.8 Valores de tensão e de correntes nos diodos D_1 e D_2

As expressões para o cálculo dos valores médio e eficaz da corrente nos diodos D_1 e D_2 são originadas das Equações (2.49) e (2.51), substituindo a tensão V_g pela Equação (3.1).

As Equações (2.49) e (2.51) representam os valores médio e eficaz da corrente em um período de comutação. Fazendo-se as devidas substituições, chega-se as Equações (3.31) e (3.33), onde realizando a integração para o período da rede de alimentação e as devidas simplificações, apresenta-se as Equações (3.32) e (3.34) as quais representam, respectivamente, os valores médio e eficaz de corrente no diodo D_1 .

Note que a integração é realizada no intervalo de 0 até π , considerando o intervalo que D_1 conduz a corrente da rede V_a . As equações também são válidas para o diodo D_2 .

O valor máximo de corrente no diodo D_1 é o mesmo já obtido para o caso CC-CC, considerando a devida substituição da tensão V_g pela Equação (3.1) e da reflexão da corrente ao secundário considerando a relação de transformação n . Sabe-se que o valor máximo ocorre quando $\omega t = 90^\circ$, logo, apresenta-se o valor

máximo de corrente no diodo D_1 na Equação (3.35) e o mesmo é válido para o diodo D_2 .

$$I_{D1med_CA} = \frac{1}{2\pi} \int_0^\pi \left(\frac{(V_p \text{sen}(\omega t))^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \right) d(\omega t) \quad (3.31)$$

$$I_{D1med_CA} = \frac{V_p^2 D^2 (L_1 + L_2)}{8V_o L_1 L_2 f_s} \quad (3.32)$$

$$I_{D1ef_CA} = \sqrt{\frac{1}{2\pi} \int_0^\pi \left(\sqrt{\frac{(V_p \text{sen}(\omega t))^3 D^3 (L_1 + L_2)^2}{3V_o L_1^2 L_2^2 f_s^2 n}} \right)^2 d(\omega t)} \quad (3.33)$$

$$I_{D1ef_CA} = \frac{V_p D (L_1 + L_2)}{3L_1 L_2 f_s} \sqrt{\frac{2V_p D}{nV_o \pi}} \quad (3.34)$$

$$I_{D1máx_CA} = \frac{V_p D (L_1 + L_2)}{nL_1 L_2 f_s} \quad (3.35)$$

O valor máximo de tensão sobre o diodo D_1 pode ser obtido diretamente através da forma de onda da Figura 18, apresenta-se o mesmo na Equação (3.36), onde n é definido pela Equação (3.42) e representa a relação de transformação. A Equação (3.36) também representa o valor máximo de tensão para o diodo D_2 .

$$V_{D1máx_CA} = -(nV_p + V_o) \quad (3.36)$$

3.2.3.9 Intervalos de tempo

Os intervalos de tempos já foram definidos para o caso CC-CC, porém é importante salientar que na topologia estudada, utilizam-se indutores acoplados para a indutância L_2 . Logo, tem-se a necessidade de recalculer os intervalos de tempo de cada uma das etapas, agora considerando a relação de transformação n .

O primeiro intervalo de tempo, Δ_{t1} , é o mesmo já apresentado na Equação (2.9) e é definido pela própria razão cíclica D e pelo período de comutação T_s que é definido através da Equação (2.10). Opta-se por escrevê-lo novamente na Equação (3.37).

$$\Delta_{t1} = t_{on} = DT_s \quad (3.37)$$

O segundo intervalo de tempo, Δ_{t2} , pode ser obtido pelo balanço de energia. Considerando um rendimento unitário, ou seja, que o conversor não tenha perdas apresenta-se a Equação (3.38). Note que a tensão de saída V_o foi refletida para o primário. Simplificando, o tempo Δ_{t2} resulta na Equação (3.39).

$$P_{in} = P_{out} \rightarrow V_g (i_{L1med} + i_{L2med}) \Delta_{t1} = \frac{V_o}{n} (i_{L1med} + i_{L2med}) \Delta_{t2} \quad (3.38)$$

$$\Delta_{t2} = \frac{nV_g DT_s}{V_o} \quad (3.39)$$

O terceiro intervalo de tempo, Δ_{t3} , pode ser definido através da soma dos tempos que deve ser igual a um período de comutação. Logo a partir da Equação (3.40), chega-se a Equação (3.41).

$$\Delta_{t1} + \Delta_{t2} + \Delta_{t3} = T_s \quad (3.40)$$

$$\Delta_{t3} = \frac{(V_o(1-D) - nV_g D)T_s}{V_o} \quad (3.41)$$

É possível notar que, os intervalos de tempo Δ_{t2} e Δ_{t3} dependem agora da relação de transformação dos indutores acoplados L_2 . A relação de transformação n está expressa na Equação (3.42), onde, n_1 é o número de espiras do primário e n_2 é o número de espiras do secundário.

$$n = \frac{n_2}{n_1} \quad (3.42)$$

3.2.3.10 Indutância equivalente do conversor L_{eq}

A indutância equivalente do conversor pode ser determinada diretamente pela associação em paralelo das indutâncias, L_1 e L_2 , conforme mostrado na Equação (3.43).

$$L_{eq} = \frac{L_1 L_2}{L_1 + L_2} \quad (3.43)$$

Também é possível obter essa indutância através do valor médio da corrente no diodo D e do valor médio da corrente de saída. Conforme mencionado anteriormente, os valores são equivalentes.

O valor médio da corrente do diodo já foi obtida na Equação (3.31), porém, se observado essa equação, juntamente com a topologia, nota-se que a mesma é calculada para um diodo de saída, ou seja, o valor médio da corrente por um dos semicondutores. Logo, para obter-se a equação de representa o valor médio da corrente dos diodos, D_1 e D_2 , e que é realmente o valor médio da corrente entregue à saída, deve-se realizar a integração de 0 até 2π , considerando todo o período da rede, conforme mostrado na Equação (3.44). Realizando as operações matemáticas necessárias e as devidas simplificações, chega-se à Equação (3.45), a qual representa o valor médio da corrente que é entregue a carga.

$$\left(I_{D1med_CA} + I_{D2med_CA} \right) = \frac{1}{2\pi} \int_0^{2\pi} \left(\frac{\left(V_p \text{sen}(\omega t) \right)^2 D^2 (L_1 + L_2)}{2V_o L_1 L_2 f_s} \right) d(\omega t) \quad (3.44)$$

$$\left(I_{D1med_CA} + I_{D2med_CA} \right) = \frac{V_p^2 D^2 (L_1 + L_2)}{4V_o L_1 L_2 f_s} \quad (3.45)$$

O valor médio da corrente de saída já foi definida na Equação (2.24). Logo, para definir a indutância equivalente L_{eq} de outra maneira, que posteriormente será utilizada no dimensionamento do conversor, iguala-se (2.24) a (3.45), substituindo (3.43), logo, chega-se na Equação (3.46).

$$L_{eq} = \frac{V_p^2 D^2 R_o}{4V_o^2 f_s} \quad (3.46)$$

3.2.3.11 Sobre a operação em MCD

Para que o conversor opere no modo de condução descontínua deve-se seguir a relação expressa na Equação (3.47), ou seja, garantir que o tempo Δ_{t1} somado com o tempo Δ_{t2} , seja menor que um período de comutação. Consequentemente, essa expressão comprova que ocorrerá a terceira etapa de operação, fazendo com que o conversor opere em MCD.

$$\Delta_{t1} + \Delta_{t2} < T_s \quad (3.47)$$

Substituindo as Equações (3.37) e (3.39) em (3.47) e seguindo a relação expressa na Equação (2.56), chega-se a Equação (3.48), a qual representa o valor máximo da razão cíclica.

$$D < \frac{M}{M+n} \quad (3.48)$$

A partir da Equação (3.46) pode-se chegar à razão cíclica D do conversor para operação em MCD expressa em (3.49), onde k_a está definido em (3.50).

$$D = \sqrt{2M} \sqrt{k_a} \quad (3.49)$$

$$k_a = \frac{2f_s L_{eq}}{R_o} \quad (3.50)$$

O parâmetro k_a é uma constante utilizada para definir a descontinuidade do conversor.

Outro parâmetro importante é o $k_{a_Crítico}$, ou seja, parâmetro que define a operação do conversor no modo de condução crítica. Para obtenção deste, deve-se substituir a Equação (3.49) em (3.48), trocando o sinal de condição por um sinal de igualdade. Ao realizar-se essa troca, pode-se também substituir k_a por $k_{a_Crítico}$, pois

justamente a igualdade da equação significa o limite da descontinuidade. Com isso, apresenta-se a Equação (3.51), que simplificada resulta em (3.52).

$$\sqrt{2M} \sqrt{k_{a_Crítico}} = \frac{M}{M+n} \quad (3.51)$$

$$k_{a_Crítico} = \frac{1}{2(M+n)^2} \quad (3.52)$$

De forma análoga que obteve-se a Equação (3.52), pode-se chegar à Equação (3.53). Essa expressão representa a resistência de carga crítica, ou seja, para valores de resistência de carga maiores que esse valor o conversor operará no modo de condução descontinuo.

$$R_{o_Crítica} = 4f_s L_{eq} (M+n)^2 \quad (3.53)$$

3.2.3.12 Restrição de operação

Na primeira etapa de operação, os diodos D_1 e D_2 devem permanecer bloqueados, independentemente se a tensão de entrada for positiva, a mesma estando no semiciclo positivo ou negativa, caso esteja no semiciclo negativo da fonte de alimentação.

Considerando a primeira etapa de operação apresentada na Figura 15, consta-se que, pela polaridade dos pontos dos indutores acoplados L_2 , o diodo D_1 se manterá bloqueado. Contudo, se a tensão do primário refletida for maior que a tensão de saída, o diodo D_2 entrará em condução.

Dessa forma, a tensão do primário refletida deve ser maior que a tensão de saída, garantindo que o diodo D_2 não entre em condução nesta etapa.

Reescrevendo esta restrição em termos dos parâmetros do conversor, tem-se que a relação de transformação dos indutores acoplados L_2 deve ser menor que o ganho estático do conversor. Matematicamente tem-se a Equação (3.54).

$$M > n \quad (3.54)$$

3.2.3.13 Circuito de Grampeamento

Os circuitos de grampeadores são responsáveis por auxiliarem nas comutações dos semicondutores de potência (FONT, 2003, p. 1). Esses circuitos tem a função de ceifar a tensão, ou seja, grampear a tensão sobre o interruptor no instante da comutação.

Esse fenômeno da sobretensão nos interruptores ocorre pelo fato de se ter uma indutância em série com o mesmo, que, na prática, é a indutância de dispersão dos indutores acoplados L_2 , denominada por L_{2_Disp} .

Dentre as diversas topologias existentes, têm-se os grampeadores dissipativos e os não dissipativos. Na Figura 20a apresenta-se a topologia do circuito de grampeador convencional (dissipativo), onde para cada interruptor, utiliza-se um resistor, um capacitor e um diodo. Pelo fato da topologia do conversor possuir dois interruptores se faz necessário a utilização de dois resistores, dois capacitores e dois diodos.

Na Figura 20b apresenta-se a topologia de grampeador proposta, onde para grampear a tensão sobre os dois interruptores, utilizam-se dois diodos, um capacitor e um resistor. Com essa topologia é possível diminuir o número de componentes empregados no circuito de grampeamento.

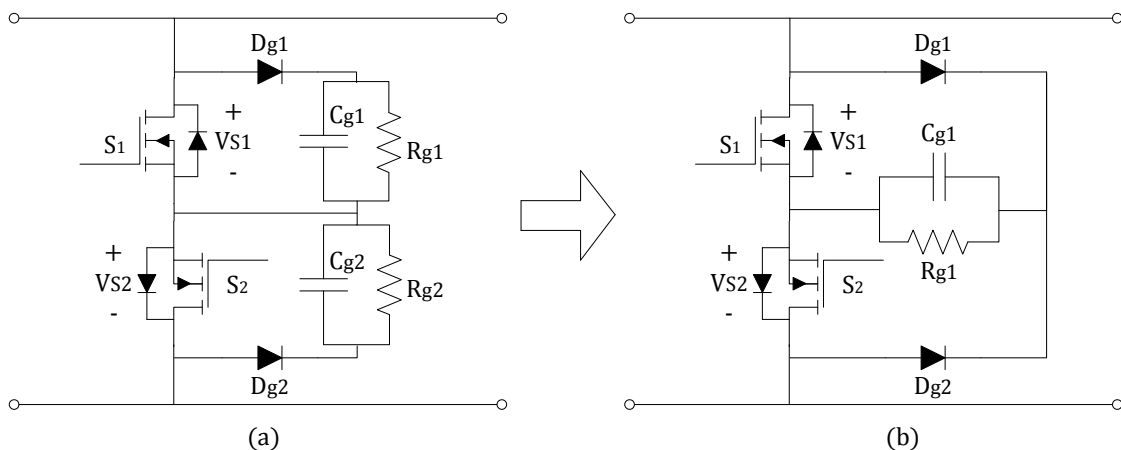


Figura 20 – Topologia de grampeador convencional X Topologia de grampeador proposto
 Fonte: Autoria Própria

Segundo Barbi (2007, p. 6), a partir do instante em que o interruptor S_1 é aberto, os diodos D_{g1} e D_1 entram em condução. Toda energia que é desviada pelo diodo D_{g1} , fica armazenada no capacitor C_{g1} e é dissipada no resistor R_{g1} .

O intervalo de tempo da comutação é muito menor do que o período de comutação, logo pode-se considerar a corrente nesse instante de tempo como sendo constante, cujo o valor é $I_{L2máx}$ definido pela Equação (2.17). O intervalo de tempo da ação do circuito de grampeamento é definido pela Equação (3.55), onde a tensão $V_{Cg1} = V_{Gramp}$, ou seja, o valor máximo de tensão que aparece sobre o interruptor S_1 .

$$\Delta_{t_Gramp} = \frac{L_{2_Disp} I_{L2máx}}{V_{Gramp} - V_p - V_o} \quad (3.55)$$

A potência média transferida para o circuito de grampeamento é definida pela Equação (3.56).

$$P_{med_Gramp} = \frac{V_{Gramp} I_{L2máx}}{2} f_s \Delta_{t_Gramp} \quad (3.56)$$

Logo, o resistor R_{g1} e o capacitor C_{g1} , são definidos respectivamente pelas equações (3.57) e (3.58), onde Δv_{C_Gramp} é a variação de tensão que se deseja no capacitor de grampeamento.

$$R_{g1} = \frac{V_{Gramp}^2}{P_{med_Gramp}} \quad (3.57)$$

$$C_{g1} = \frac{P_{med_Gramp}}{V_{Gramp} \Delta v_{C_gramp} f_s} \quad (3.58)$$

3.3 MODELAGEM PARA O CONTROLE DO CONVERTOR

Conforme já comentado anteriormente não será necessário ter-se uma malha de controle de corrente de entrada. Porém há necessidade do controle da tensão de saída, com isso, faz-se necessário a implementação de uma malha. Essa malha terá a função de manter constante a tensão de saída, para um eventual degrau de carga.

O conversor SEPIC possui quatro elementos armazenadores de energia, sendo eles dois indutores e dois capacitores. Logo, leva-se a uma função de transferência de 4ª ordem às quais foram obtidas por (NICULESCU, 2007 e ENG, 2009).

O capacitor C_2 deste conversor deve ser capaz de filtrar a baixa frequência proveniente da fonte de alimentação, levando assim a um capacitor de capacitância elevada. Por esse motivo, opta-se realizar uma simplificação no modelo dinâmico da planta.

O controle será responsável por manter constante a tensão no capacitor C_2 , sendo que a variável de controle é a razão cíclica d . Pelo fato de ser necessário um único pulso de comando para os interruptores S_1 e S_2 , e pelo capacitor C_2 ser de um valor elevado é possível realizar uma simplificação na planta conforme apresentada na Figura 21.

Observa-se que esse modelo representa a corrente de saída atacando o capacitor C_2 e a carga R .

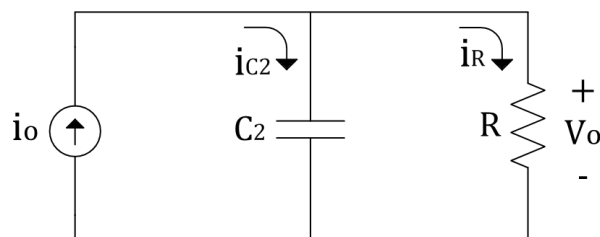


Figura 21 – Simplificação do modelo para obtenção da planta de tensão
Fonte: Autoria Própria

Da análise do circuito apresentado anteriormente é possível escrever a Equação (3.59), a qual considera os valores instantâneos das grandezas. Sabe-se que a corrente de saída, i_o é influenciada pela tensão de saída v_o e pela razão cíclica d , logo é possível reescrever a Equação (3.59) na Equação (3.60).

$$i_o = i_{C2} + i_R \quad (3.59)$$

$$i_o(D, V_o) = C_2 \frac{dv_{C2}}{dt} + \frac{v_o}{R_o} \quad (3.60)$$

Considerando a modelagem por pequenos sinais, representa-se as grandezas que variam no tempo com a utilização do símbolo ' $\hat{}$ ', e as grandezas no

ponto de operação, são representadas pelas letras maiúsculas, método apresentado por (ERICKSON, 2001). Com isso, tem-se a Equação (3.61). Da Equação (3.61) o que nos interessa é apenas a parcela alternada, justamente para a análise dinâmica da planta. Logo, escreve-se a Equação (3.62).

$$I_o(D, V_o) + \hat{i}_o(\hat{d}, \hat{v}_o) = C_2 \frac{d(V_o + \hat{v}_o)}{dt} + \frac{(V_o + \hat{v}_o)}{R_o} \quad (3.61)$$

$$\hat{i}_o(\hat{d}, \hat{v}_o) = C_2 \frac{d\hat{v}_o}{dt} + \frac{\hat{v}_o}{R_o} \quad (3.62)$$

O valor médio da corrente de saída para a topologia proposta pode ser obtida através da Equação (3.45), substituindo a Equação (3.43). A mesma está apresentada na Equação (3.63).

$$I_o = \frac{V_p^2 D^2}{4V_o f_s L_{eq}} \quad (3.63)$$

Para qualquer perturbação na razão cíclica, a tensão de saída é alterada. Logo, por consequência, altera-se também o valor médio da corrente de saída. Com isso, tem-se o efeito de duas parcelas na alteração do valor médio da corrente de saída, as quais devem ser levadas em consideração assim como mostra a Equação (3.64).

$$\hat{i}_o(\hat{d}, \hat{v}_o) = \frac{\partial I_o}{\partial D} \hat{d} + \frac{\partial I_o}{\partial V_o} \hat{v}_o \quad (3.64)$$

Substituindo a Equação (3.63) em (3.64) e realizando as derivadas parciais, chega-se a Equação (3.65).

$$\hat{i}_o(\hat{d}, \hat{v}_o) = \frac{V_p^2 D}{2V_o f_s L_{eq}} \hat{d} - \frac{V_p^2 D^2}{4V_o^2 f_s L_{eq}} \hat{v}_o \quad (3.65)$$

Igualando à Equação (3.62) a Equação (3.65), aplicando a transformada de Laplace e multiplicando ambos os lados da equação por R_o , chega-se na Equação (3.66). Onde K é definido na Equação (3.67).

$$2K\hat{d}(s) - \frac{KD}{V_o}\hat{v}_o(s) = R_o C_2 s \hat{v}_o(s) + \hat{v}_o(s) \quad (3.66)$$

$$K = \frac{V_p^2 D R_o}{4V_o f_s L_{eq}} \quad (3.67)$$

Logo, isolando a variação da tensão de saída \hat{v}_o pela variação da razão cíclica \hat{d} , que é a função de transferência desejada, chega-se a Equação (3.68). Essa função de transferência representa o modelo dinâmico do conversor. A mesma é validada no item 3.3.1.

$$G(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{2K}{R_o C_2 s + 1 + \frac{KD}{V_o}} \quad (3.68)$$

3.3.1 Validação do Modelo da Planta

Um passo muito importante para o projeto do controlador é a validação do modelo da planta. Logo, a partir da Equação (3.68), substituindo os valores contidos na Tabela 2, chega-se a função de transferência mostrada na Equação (3.69).

$$G(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{851,9}{0,0876s + 1,997} \quad (3.69)$$

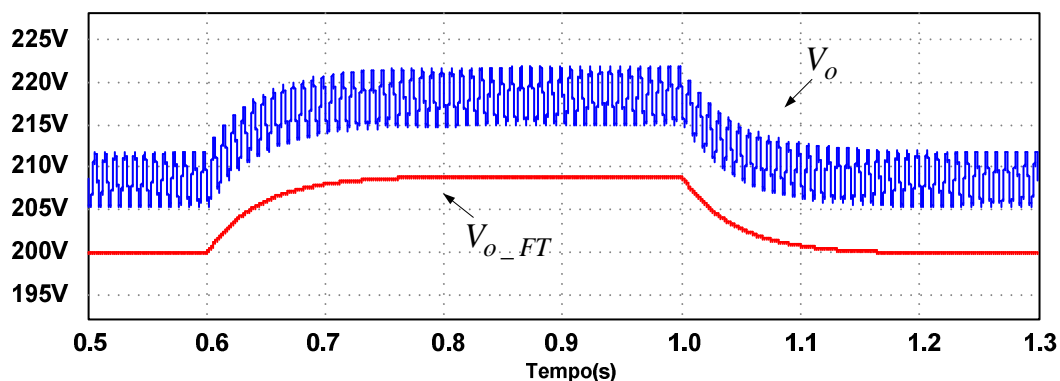
Para validar o modelo, compara-se o valor da tensão de saída do circuito simulado com o valor da tensão de saída de um bloco com a função de transferência mostrada na Equação (3.69).

Na simulação do conversor, obteve-se um valor de tensão de saída superior ao esperado que é de 200V, assim como se observar nos dados de simulação. Esse fenômeno ocorre pelo fato do capacitor C_1 possuir uma determinada ondulação de

tensão, sendo assim, não conseguindo replicar fielmente a tensão da fonte de entrada.

A resposta obtida seguindo todos os parâmetros contidos na Tabela 2 está apresentada na Figura 22. Como pode-se notar, o modelo representou uma boa representação. Obteve-se uma boa resposta em relação à planta, tanto para um degrau de incremento na razão cíclica de 5%, quanto para um degrau de decremento de 5%.

Com relação ao offset apresentado na tensão de saída não se tem qualquer problema. O modelo por pequenos sinais aqui abordado, não retrata a parcela contínua da tensão, mas sim a resposta dinâmica, ou seja, quando o mesmo estiver em um transitório.



**Figura 22 – Tensão de saída X Tensão do modelo ($\Delta v_{c1}=30\%$)
Fonte: Autoria Própria**

Porém, a fim de minimizar esse *offset* e de realmente comprovar a influência da ondulação de tensão do capacitor C_1 tem em relação à tensão de saída, realiza-se uma nova simulação. Considera-se agora, uma ondulação de tensão do capacitor C_1 sendo de 1%. Mantendo todos os demais parâmetros constantes, chega-se à resposta apresentada na Figura 23.

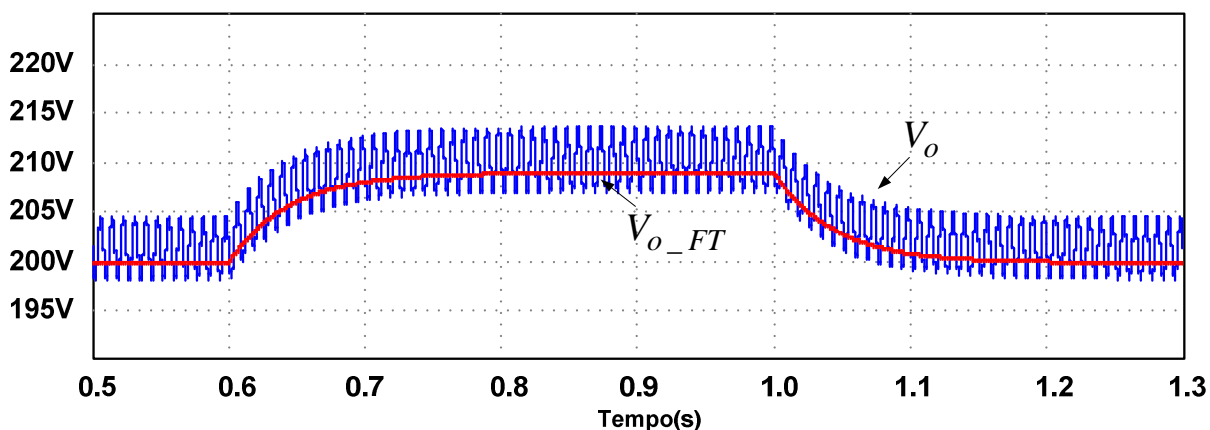


Figura 23 – Tensão de saída X Tensão do modelo ($\Delta v_c=1\%$)
Fonte: Autoria Própria

Como pode ser visto, consegue-se reduzir o nível médio da tensão de saída, ou seja, uma redução do *offset* entre as duas tensões. Com isso pode-se comprovar a influência do capacitor C_1 na tensão de saída do conversor.

Com relação ao modelo obtido, tanto na Figura 22, quanto na Figura 23, pode-se concluir que o mesmo apresentou uma resposta muito aproximada do comportamento dinâmico da planta e o mesmo será utilizado para projetar o controlador.

3.3.2 Definições do Controlador

Um passo importante para qualquer fonte de alimentação é o controle. No caso da fonte em questão, opta-se pela escolha de um controlador PI com filtro e a sua estrutura está apresentada na Figura 24. Leva-se a escolha de um controlador com essa estrutura pelo fato de almejar erro nulo em regime permanente na tensão de saída e também, para que o mesmo auxilie na filtragem dos ruídos.

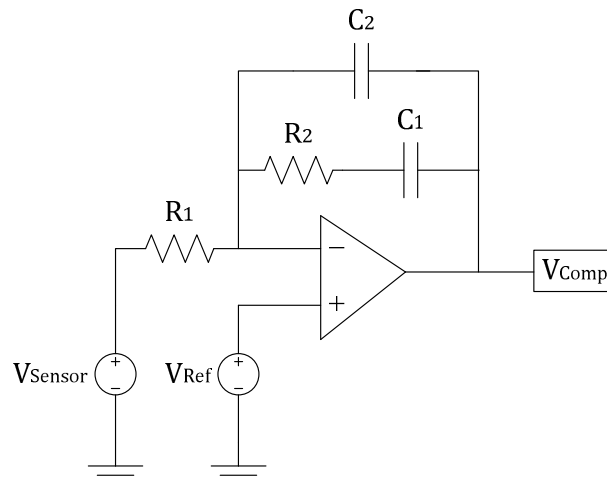


Figura 24 – Estrutura de um controlador PI com filtro
Fonte: Autoria Própria

A Equação (3.70) representa a função de transferência do controlador proposto $C(s)$, onde o mesmo possui dois pólos, sendo um na origem e um zero. O ganho K é definido pela Equação (3.71), a frequência do zero ω_z é definida pela Equação (3.72) e a frequência do pólo ω_p é definida pela Equação (3.73).

$$C(s) = K \frac{(s + \omega_z)}{s(s + \omega_p)} \quad (3.70)$$

$$K = \frac{1}{R_1 C_2} \quad (3.71)$$

$$\omega_z = \frac{1}{R_2 C_1} \quad (3.72)$$

$$\omega_p = \frac{C_1 + C_2}{R_2 C_1 C_2} \quad (3.73)$$

Com relação ao ganho do modulador K_{PWM} , apresenta-se a Equação (3.74). A modulação PWM consiste na comparação do sinal contínuo (moduladora), aqui representado pelo sinal de saída do controlador V_{Comp} , com um sinal dente de serra (portadora). O valor máximo do sinal da dente de serra é definido por $V_{Tmáx}$.

$$K_{PWM} = \frac{1}{V_{Tm\acute{a}x}} \quad (3.74)$$

Faz-se necessário também a utilização de um sensor para a tensão de saída, e o mesmo é feito através de um divisor resistivo. Pode-se observar na Figura 25 o sensor implementado. O ganho do sensor H é definido pela Equação (3.75).

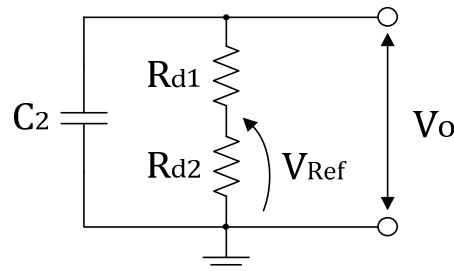


Figura 25 – Esquema do sensor de tensão
Fonte: Autoria Própria

$$H = \frac{R_{d2}}{R_{d2} + R_{d1}} \quad (3.75)$$

Ao final, apresenta-se o diagrama de blocos do sistema de controle na Figura 26. Onde: $C(s)$ representa o controlador, K_{PWM} o ganho do modulador, $G(s)$ o modelo da planta do conversor e H o ganho do sensor de tensão.

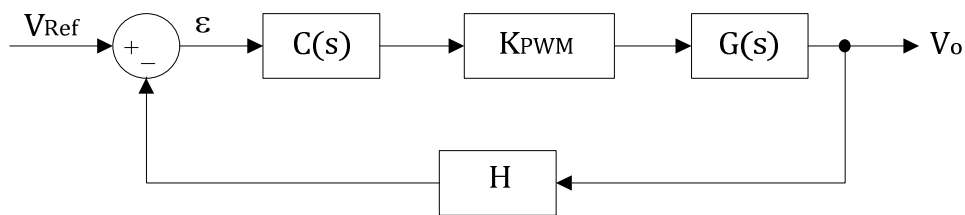


Figura 26 – Diagrama de blocos do sistema de controle
Fonte: Autoria Própria

3.4 CONCLUSÃO

Neste capítulo apresentou-se o estudo do funcionamento do conversor CA-CC baseada no conversor SEPIC. Apresentou-se todas as equações de projeto, equações para obtenção dos valores médio, eficazes e máximos de tensão e de corrente nos componentes do conversor, juntamente com o estudo teórico para o mesmo opere no MCD.

Apresentou-se também, o estudo e equacionamento de uma estrutura de grampeamento proposta, a qual utiliza um menor número de componentes se comparado com a estrutura tradicional.

Por fim, realiza-se o estudo da modelagem do conversor, obtendo o modelo e validado o mesmo através de simulação numérica.

4 METODOLOGIA ADOTADA E PROJETO DO CONVERSOR

4.1 INTRODUÇÃO

Neste capítulo mostra-se a definição da metodologia de projeto, contendo passo a passo como foi realizado o projeto do conversor.

Apresenta-se também a definição das especificações de projeto, sendo que dois protótipos com especificações distintas foram projetados, construídos e testados.

O primeiro protótipo implementado possui tensão de saída igual a $60V$, podendo ser aplicado em fontes de alimentação para sistemas de telecomunicações (HIRTH, 2014). Os resultados e discussões sobre este protótipo foram apresentados no congresso INDUSCON 2014 e uma cópia deste artigo encontra-se no Apêndice C.

O segundo protótipo implementado possui tensão de saída igual a $200V$, podendo ser aplicado como carregador de baterias de pequenos veículos elétricos, tais como bicicletas elétricas. Este capítulo e os demais apresentarão os resultados e discussões deste protótipo.

4.2 DEFINIÇÃO DA METODOLOGIA DE PROJETO

Quanto trata-se de um projeto de um conversor SEPIC, isolado e que pretende-se operar em MCD, alguns parâmetros devem ser observados e projetados devidamente para garantir esse modo de operação.

As diversas equações que regem direta ou indiretamente o funcionamento do conversor já foram apresentadas no capítulo anterior. Metodologias parecidas já foram abordadas por (SIMONETTI, 1997) e (HOU, 2011). Porém o objetivo desse tópico é de aqui apresentar, e deixar claro como foi realizado o projeto deste conversor.

As especificações de entrada do projeto para a metodologia são:

- V_p : valor de pico da tensão de entrada;
- V_o : valor médio da tensão de saída;

- P_o : potência de saída;
- f_s : frequência de comutação;
- Δi_{L1} : ondulação de corrente no indutor L_1 ;
- Δv_{C1} : ondulação de tensão no capacitor C_1 ;
- T_r : tempo de *hold-up time*.

Inicialmente deve-se calcular o ganho estático do conversor, ou seja, a relação entre a tensão de saída e a tensão de entrada. O ganho estático já foi definido na Equação (2.56), porém para o caso CC-CC. Na Equação (4.1) apresenta-se o ganho estático para o conversor CA-CC, onde a única diferença é que a tensão da fonte V_g é substituída por V_p . Logo, tem-se.

$$M = \frac{V_o}{V_p} \quad (4.1)$$

Definido o ganho estático, deve-se escolher a relação de transformação de L_2 , respeitando a relação já apresentada no item 3.2.3.12, deve-se adotar $n < M$ assim como definido anteriormente.

Após a obtenção da relação de transformação, deve-se calcular o parâmetro $k_{a_Crítico}$ a partir da Equação (3.52) e adotar um valor de k_a menor. A escolha de k_a inicialmente pode ser um pouco empírica, pois essa metodologia apenas descreve que deve-se escolher um valor menor do que o obtido na Equação (3.52). Porém quanto menor o valor de k_a mais descontínuo será o conversor, ou seja, maior o tempo da terceira etapa de operação e conseqüentemente maiores serão os valores de picos das correntes nos componentes do conversor.

Escolhido k_a , calcula-se a razão cíclica do conversor a partir da Equação (3.49).

O próximo passo é a obtenção das indutâncias. Inicialmente calcula-se a indutância equivalente do conversor a partir da Equação (3.46), rerepresentada na Equação (4.2).

$$L_{eq} = \frac{V_p^2 D^2}{4f_s P_o} \quad (4.2)$$

O indutor L_1 é definido pela própria ondulação de corrente. A partir da Equação (3.4), reescreva-se (4.3).

$$L_1 = \frac{V_p D}{\Delta i_{L1} f_s} \quad (4.3)$$

O indutor L_2 é dimensionado pela relação entre a indutância equivalente do conversor L_{eq} e o indutor L_1 . Logo isolando L_2 da Equação (3.43), chega-se a Equação (4.4).

$$L_2 = \frac{L_1 L_{eq}}{L_1 - L_{eq}} \quad (4.4)$$

O capacitor C_1 é dimensionado pelo critério da ondulação de tensão durante a primeira etapa de operação e já foi apresentado na Equação (2.25). Apenas reescrevendo, isolando C_1 e substituindo R_o , conforme definido pela Equação (4.5), chega-se a Equação (4.6).

$$R_o = \frac{V_o^2}{P_o} \quad (4.5)$$

$$C_1 = \frac{D P_o}{\Delta V_{C1} f_s V_o} \quad (4.6)$$

O capacitor C_2 é definido utilizando o critério de *hold-up time*, conforme apresentado no item 3.2.3.3. Conforme essa metodologia apresentada é possível realizar o projeto do conversor.

Voltando a comentar sobre o parâmetro k_a , tendo como principal objetivo em auxiliar na sua definição. É possível, após o projeto de todos os componentes do conversor, substituir os valores obtidos nas Equações (3.37), (3.39) e (3.41). Com

isso, sabe-se exatamente em quantos milésimos de segundos terá cada uma das etapas de operação.

Se escolher-se um k_a bem próximo ao $k_{a_Crítico}$, ou seja, o tempo da terceira etapa pequeno em relação às outras duas, tem-se vantagens de se obter correntes de pico menores nas indutâncias e demais componentes da estrutura. Porém, na prática, onde se tem perdas no conversor, e faz-se necessário aumentar a razão cíclica para atingir a tensão de saída isso pode ser um problema, pois aumentando a razão cíclica, pode fazer com que o conversor venha a operar no MCC.

Por outro lado, escolher um k_a muito menor que o $k_{a_Crítico}$ pode levar a valores de correntes de pico elevadas nos componentes da topologia apresentada, podendo inviabilizar a aplicação. Logo, a partir de resultados obtidos através da implementação prática do conversor, deixa-se como sugestão, escolher um valor de k_a sendo uma porcentagem do valor de $k_{a_Crítico}$, com isso, apresenta-se a Equação (4.7).

$$k_a = 0,8k_{a_Crítico} \quad (4.7)$$

4.3 DEFINIÇÕES DOS PARÂMETROS

As especificações de projeto são apresentadas na Tabela 1. A tensão de entrada e a tensão de saída são valores convencionais quando se tratando de uma fonte de alimentação.

A tensão de entrada é valor típico de tensão de rede CA e a tensão de saída é definida com base em que a fonte seja utilizada para carregar baterias de bicicletas elétricas.

Os demais parâmetros são usuais em projetos de fontes chaveadas.

4.4 PROJETO DO CONVERSOR

Para realizar o projeto do conversor, utilizam-se as especificações apresentadas na Tabela 1 e a metodologia de projeto apresentada no item 4.2.

A partir desses parâmetros, chega-se à Tabela 2, sendo a qual apresenta os resultados obtidos com o projeto.

Tabela 1 – Especificações de projeto

Especificações	Valor
Tensão de entrada (V_a)	127V
Tensão de saída (V_o)	200V
Potência de saída (P_o)	300W
Frequência da rede (f_r)	60Hz
Frequência de comutação (f_s)	50kHz
Ondulação de tensão no capacitor C_1 (Δv_{C1})	30%
Ondulação de corrente do indutor L_1 (Δi_{L1})	20%
Tempo de <i>Hold-up time</i> (t_r)	8,33ms
Tensão de grampeamento (V_{Gramp})	600V
Ondulação de tensão no capacitor de grampeador ($\Delta v_{C_{gramp}}$)	10V

Fonte: Autoria Própria

Tabela 2 – Valores obtidos com o projeto

Grandeza	Valor
Valor de pico da tensão de entrada (V_p)	180V
Ganho estático do conversor (M)	1,11
Relação de transformação de L_2 (n)	1,0
Parâmetro crítico ($k_{a_Crítico}$)	0,112
Parâmetro adotado (k_a)	0,089
Razão cíclica (D)	0,468
Indutor (L_1)	2,53mH
Indutor (L_2)	124,5uH
Capacitor (C_1)	0,7uF
Capacitor (C_2)	657μF
Resistor de grampeador (R_{g1})	19,8kΩ
Capacitor de grampeador (C_{g1})	60nF

Fonte: Autoria Própria

4.5 PROJETO DO CONTROLADOR

Para o projeto do controlador, o qual será responsável por controlar a tensão de saída, realiza-se o projeto do mesmo utilizando o método da resposta em frequência (diagramas de Bode). Sabe-se que essa malha de tensão deve ter uma resposta lenta, para que não cause distorções na corrente de entrada.

A função de transferência da planta está apresentada no Item 3.3.1 e o controlador a ser utilizado foi definido no Item 3.3.2. A partir do diagrama de blocos apresentado na Figura 26, chega-se à função de transferência de laço aberto apresentada na Equação (4.8), onde, $C(s)$ é a função de transferência do controlador, $G(s)$ a função de transferência da planta, K_{PWM} o ganho do modulador PWM e H o ganho do sensor de tensão.

$$FTLA_{Vo} = C(s)G(s)K_{PWM}H \quad (4.8)$$

Para determinação dos pólos e zeros do controlador, leva-se em consideração os seguintes parâmetros. A frequência de cruzamento f_c será 5 vezes menor que a frequência da rede. Logo, expressa-se a Equação (4.9).

$$f_c = \frac{f_r}{5} \quad (4.9)$$

A frequência do pólo do controlador f_p foi definida sendo de uma década abaixo da frequência de comutação f_s . Aloca-se o pólo nessa frequência para que elimine o efeito da comutação. Logo, expressa-se a Equação (4.10).

$$f_p = \frac{f_s}{10} \quad (4.10)$$

A frequência do zero do controlador f_z foi alocada em $30Hz$ para obter uma margem de fase próxima a 90° . Com isso, chega-se aos seguintes componentes para serem empregados no controlador.

$$R_1 = 8,2k\Omega$$

$$R_2 = 15k\Omega$$

$$C_1 = 330\eta F$$

$$C_2 = 1,5\eta F$$

4.6 CONCLUSÃO

Neste capítulo apresentou-se a metodologia de projeto detalhada do conversor. Definiu-se aqui, todos os parâmetros adotados juntamente com os valores obtidos no projeto do conversor e do controlar. Por fim, apresenta-se a Tabela 2 contendo o resultado do projeto.

5 SIMULAÇÃO NUMÉRICA

5.1 INTRODUÇÃO

Nesse capítulo apresenta-se os resultados obtidos através da simulação numérica do conversor. A partir dos valores mostrados na Tabela 1 e Tabela 2 realiza-se a simulação.

5.2 RESULTADOS OBTIDOS A PARTIR DE SIMULAÇÃO

Na Figura 27 estão expressas as formas de ondas de tensão e corrente dos dois indutores L_1 e L_2 do conversor. Nesta figura, nota-se claramente as três etapas de operação, mostrando os três níveis de tensão sobre as indutâncias. Também é possível observar que, na terceira etapa de operação o valor da corrente das indutâncias é equivalente, porém com sinal oposto, comprovando o MCD. Na primeira etapa de operação a tensão sobre os indutores é V_g , na segunda etapa é V_o' e na terceira etapa é zero.

Na Figura 28 mostra-se a tensão e corrente no interruptor S_1 quando o mesmo está conduzindo, ou seja, no instante em que a tensão da rede de alimentação está no semiciclo positivo. Como pode-se observar, os níveis de tensões e correntes obtidos, foram equivalentes ao mostrados na Figura 18. Sendo que o interruptor apresenta corrente na primeira etapa de operação, onde o mesmo conduz.

Na primeira etapa de operação a tensão sobre o interruptor S_1 é zero, pois o mesmo está em condução, na segunda etapa a tensão é $V_g + V_o'$ e na terceira etapa é igual à V_g .

A corrente que passa pelo interruptor é igual à soma da corrente das indutâncias L_1 e L_2 . Estas formas de ondas, os valores de tensão e corrente também são válidos para o interruptor S_2 se a tensão da rede estiver no semiciclo negativo.

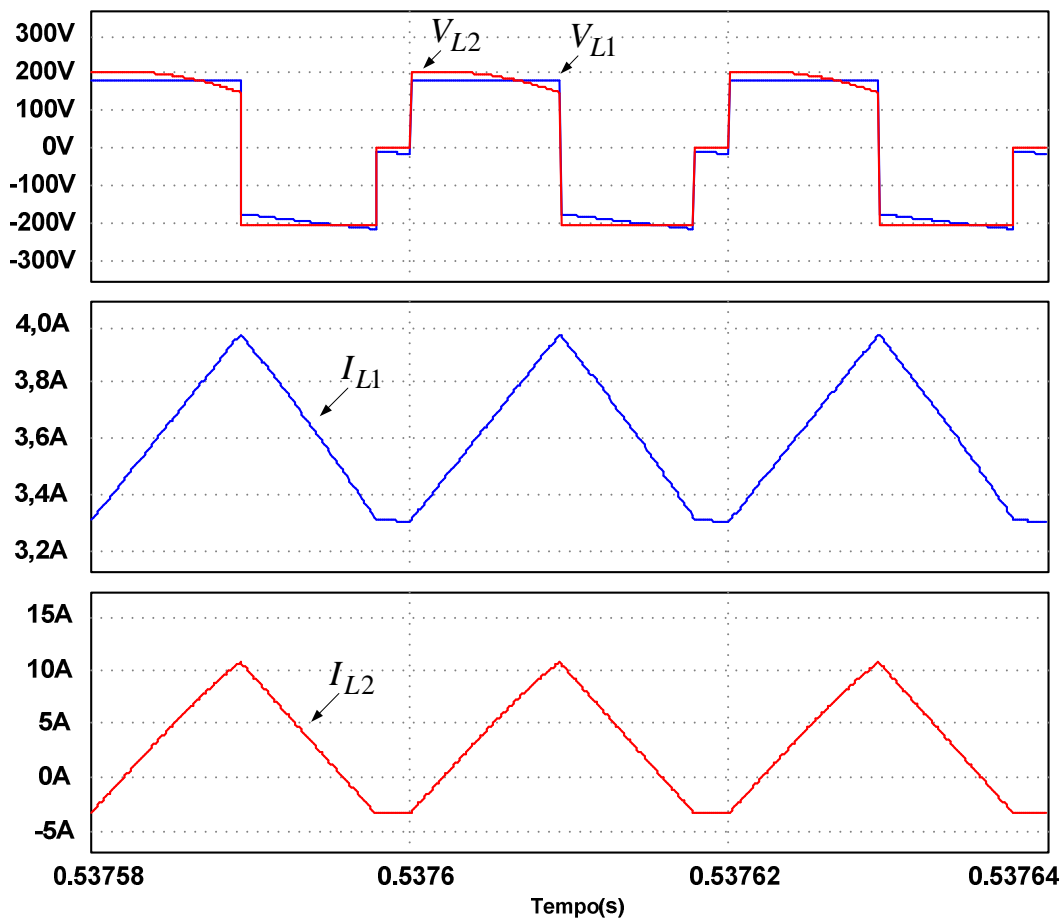


Figura 27 – Formas de ondas das tensões e correntes sobre as indutâncias L1 e L2
Fonte: Autoria Própria

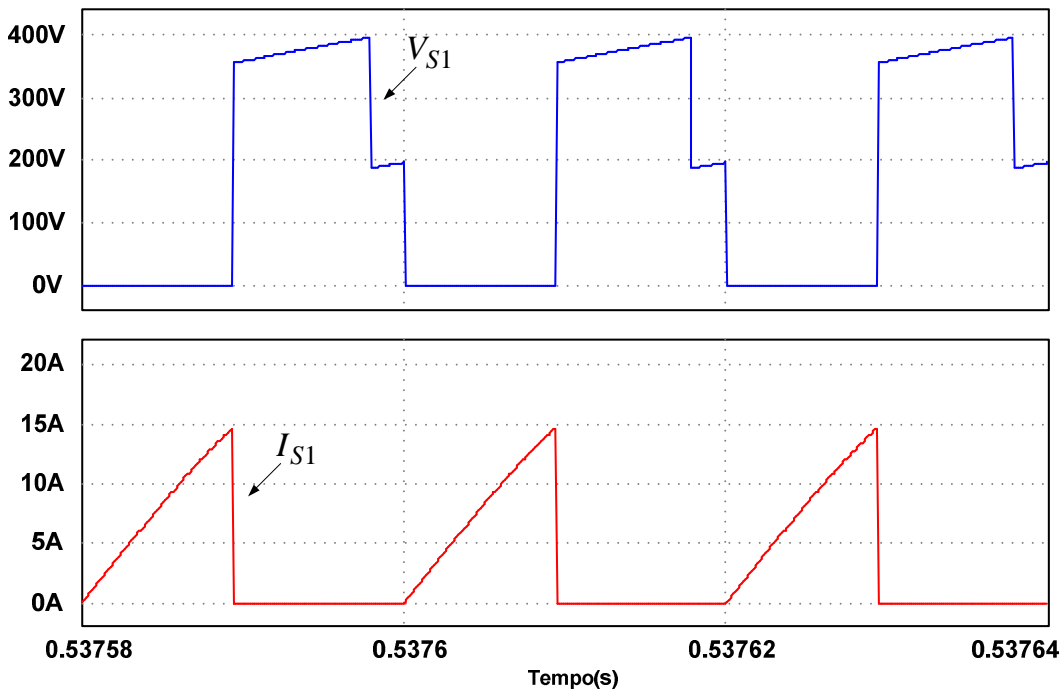


Figura 28 – Formas de ondas da tensão e da corrente sobre o interruptor S1
Fonte: Autoria Própria

Na Figura 29 mostra-se a tensão e a corrente no diodo D_1 quando o mesmo está conduzindo, ou seja, quando a tensão da rede de alimentação está no semiciclo positivo. Como pode-se observar, os níveis de tensões e correntes obtidos, foram equivalentes ao mostrados na Figura 18. Sendo que o diodo apresenta corrente na segunda etapa de operação, pois o mesmo somente conduz durante essa etapa.

A corrente que passa por ele é igual à soma da corrente das indutâncias L_1 e L_2 refletida pela relação de transformação n . A tensão reversa sobre o diodo D_1 na primeira etapa de operação é $V_g + V_o$, na segunda etapa é zero e na terceira etapa a tensão é igual à V_o .

Estas formas de ondas e os valores de tensão e corrente também são válidos para o diodo D_2 se a tensão da rede estiver no semiciclo negativo.

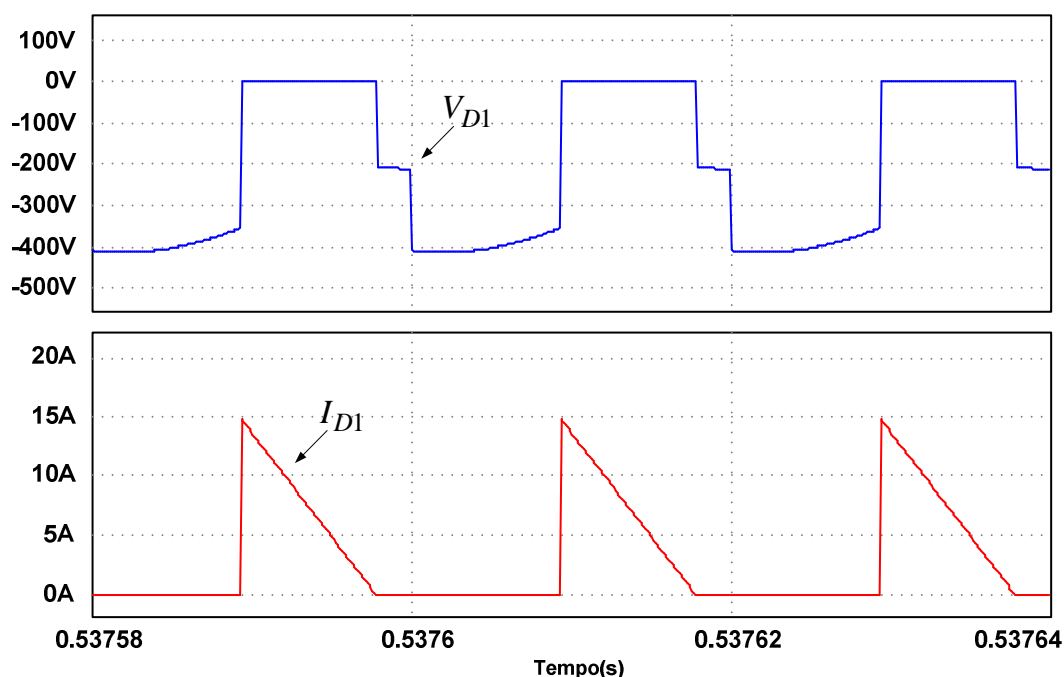


Figura 29 – Formas de ondas da tensão e da corrente sobre o diodo D1
Fonte: Autoria Própria

A Figura 30 apresenta a forma de onda de tensão sobre os diodos D_1 e D_2 em baixa frequência.

Na Figura 31 apresenta-se a tensão e a corrente de entrada. Para efeito de uma melhor visualização, multiplica-se a corrente por um fator a fim de que a mesma fique visível em relação a amplitude da tensão. Conforme comentários realizados sobre a Figura 13, o conversor quando operando em MCD, tem por característica drenar uma corrente seguindo o formato da tensão da fonte de alimentação. Essa

característica foi comprovada pela Figura 31, e a ondulação de corrente é maior nos picos da tensão de entrada, onde ωt é igual a 90° .

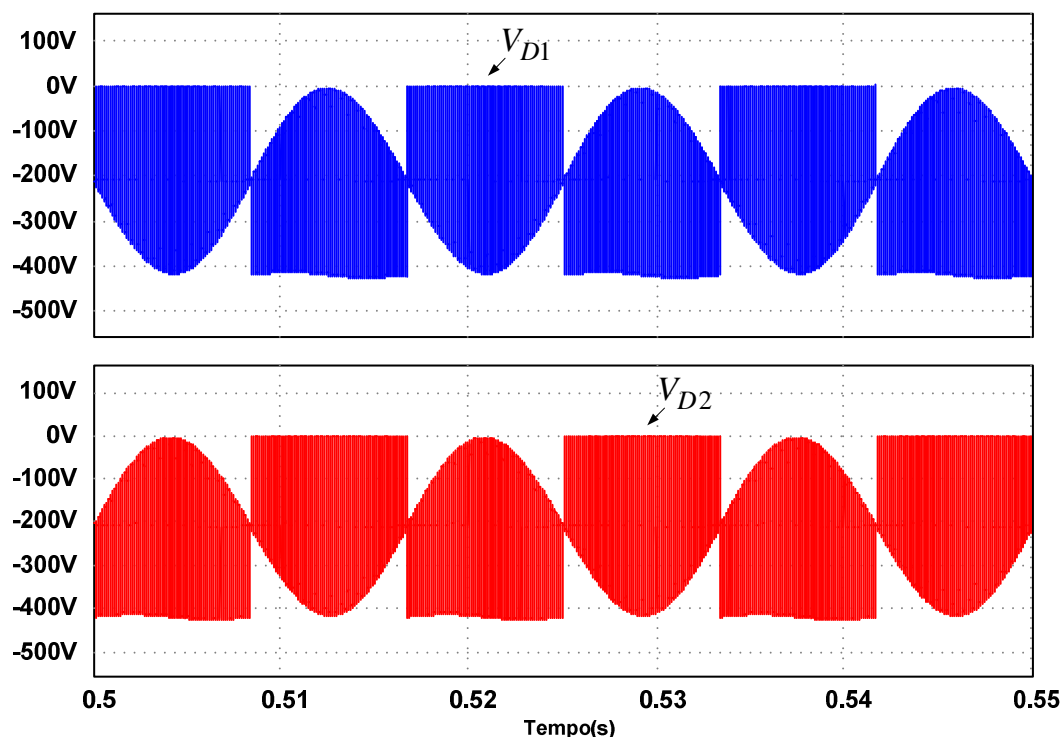


Figura 30 – Formas de ondas da tensão sobre os diodos D1 e D2 – baixa frequência
Fonte: Autoria Própria

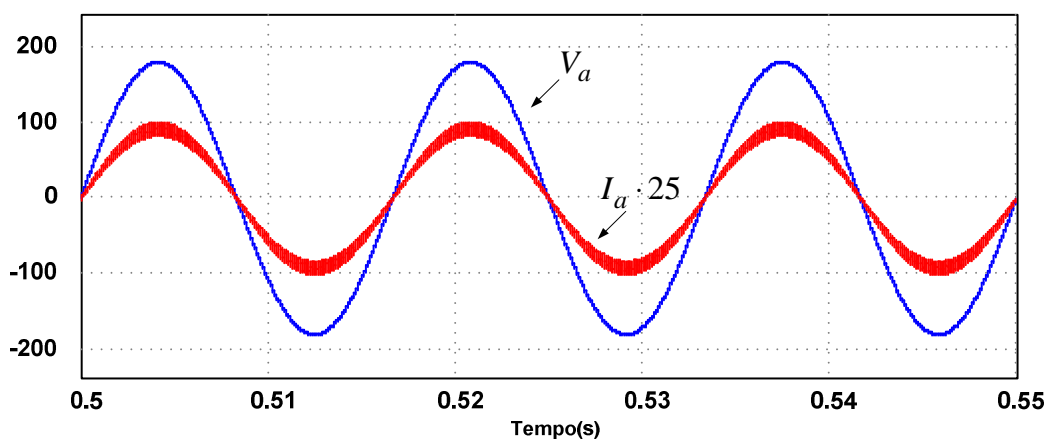


Figura 31 – Forma de ondas da tensão e corrente de entrada V_a e I_a
Fonte: Autoria Própria

Na Figura 32 têm-se a tensão e corrente de entrada em detalhe, mostrando o pico superior da tensão, podendo assim, observar que a corrente segue a tensão com certa ondulação na corrente, comprovando assim o detalhe mostrado na Figura 19.

Na Figura 33 apresenta-se a forma de onda da tensão e da corrente de saída do conversor, conforme projetado, obteve-se uma tensão contínua. Pode-se

observar na Figura 34 o detalhe da ondulação da tensão de saída na ordem de 4V . Nota-se que o valor médio da tensão de saída é superior ao valor projetado, ou seja, de 200V . Isto ocorre pela ondulação de tensão no capacitor C_1 o qual proporciona uma transferência extra de energia para a saída. Essa ondulação de tensão o capacitor C_1 pode se observada na Figura 35 a qual também mostra a tensão de entrada para se ter como referência.

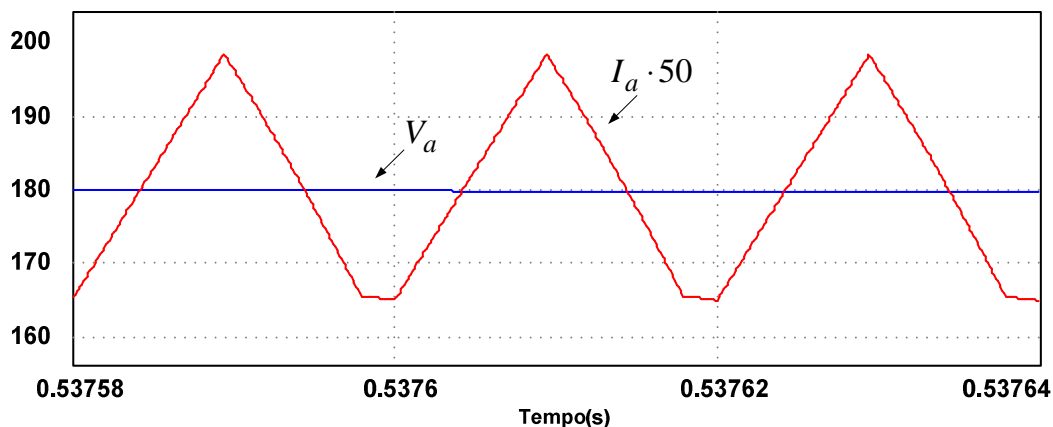


Figura 32 – Forma de ondas da tensão e corrente de entrada V_a e I_a (detalhe)
Fonte: Autoria Própria

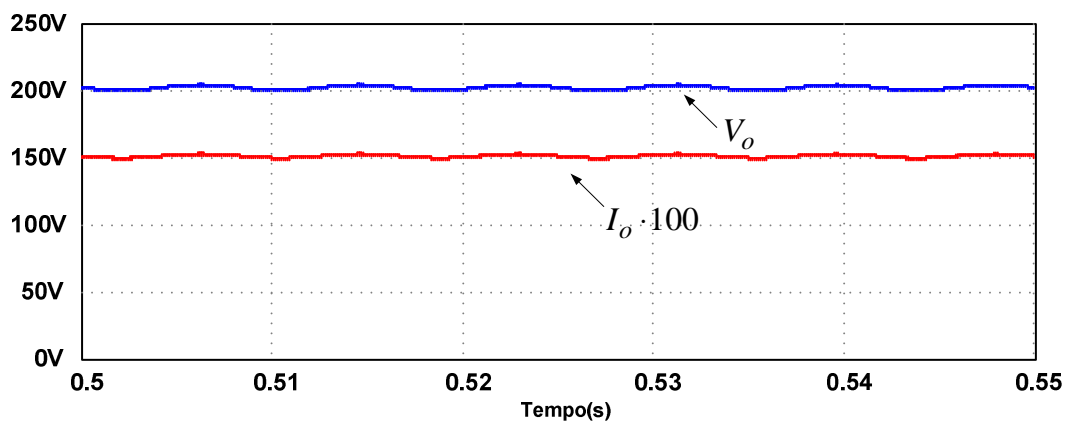


Figura 33 – Forma de onda da tensão e da corrente de saída
Fonte: Autoria Própria

Na Figura 36 apresenta-se a resposta da planta a um degrau de carga. Inicialmente o conversor estava submetido a uma carga de 240Ω , após o degrau, o mesmo é submetido a uma carga de 144Ω . Pode-se observar o transitório da tensão de saída e a corrente de entrada.

O mesmo apresenta-se na Figura 37 para um degrau de decremento de carga.

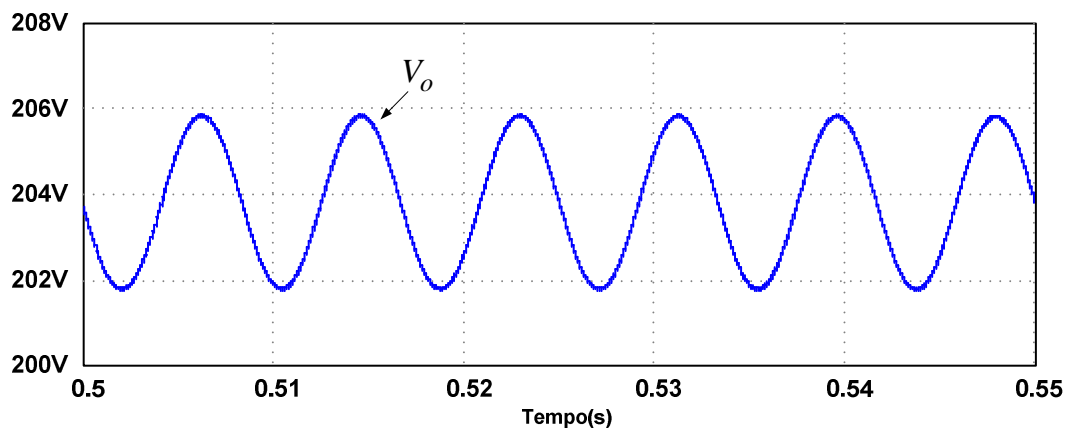


Figura 34 – Detalhe da forma de onda da tensão de saída
Fonte: Autoria Própria

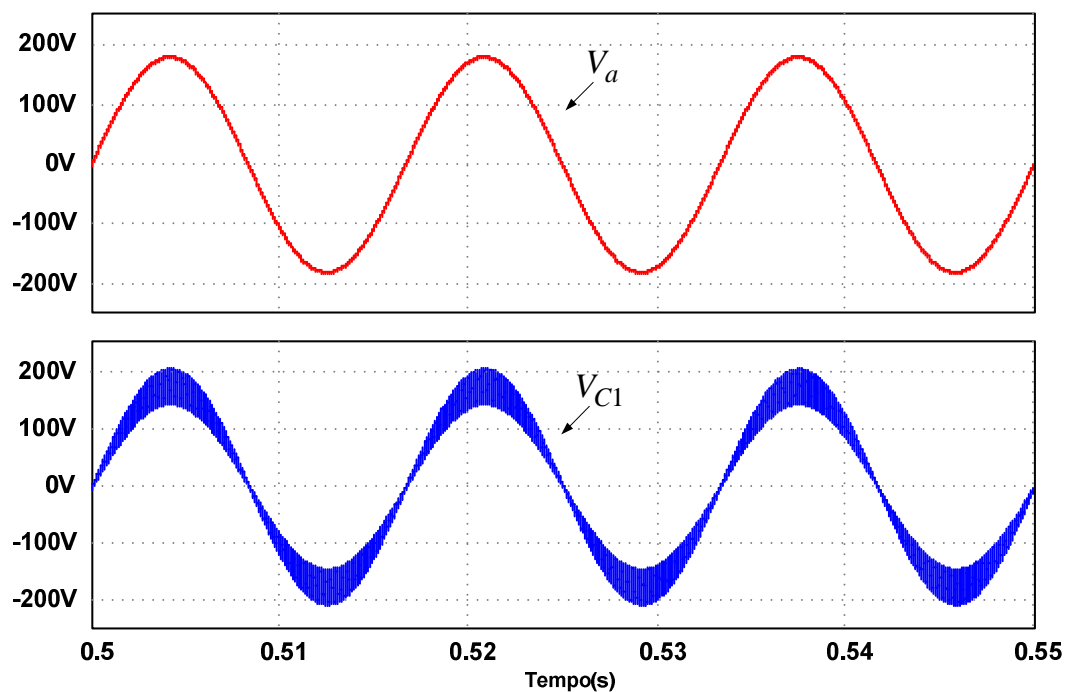


Figura 35 – Formas de ondas da tensão de entrada V_a e da tensão sobre o capacitor C1
Fonte: Autoria Própria

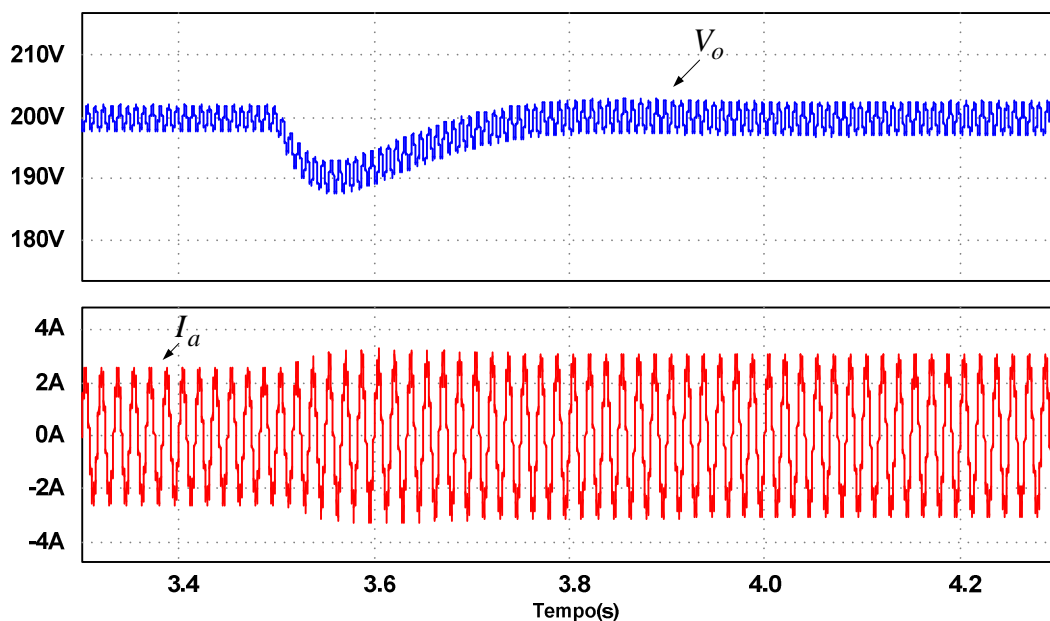


Figura 36 – Resposta ao degrau de incremento de carga
Fonte: Autoria Própria

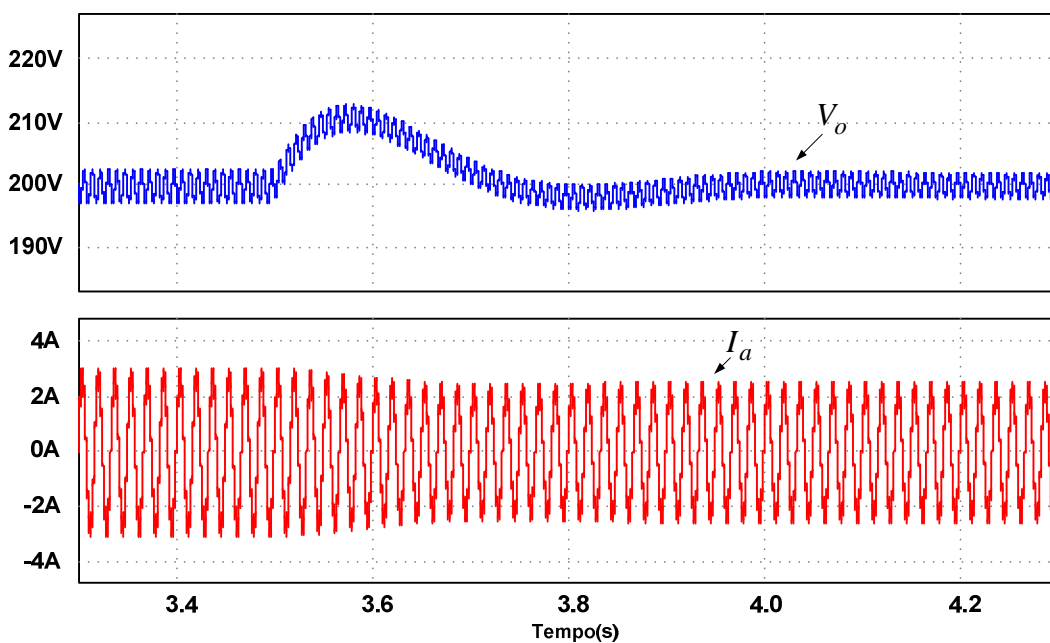


Figura 37 – Resposta ao degrau de decremento de carga
Fonte: Autoria Própria

5.2.1 Tensão Sobre o Interruptor S_1 Considerando a Indutância de Dispersão

Conforme comentado anteriormente, o circuito de grampeamento auxilia na comutação dos interruptores e o mesmo é necessário pelo fato da indutância de dispersão. Essa indutância é causada pelos fluxos dispersos do transformador L_2 ,

pois na prática não se tem como construir um sem o mesmo possuir uma determinada indutância de dispersão.

Para realizar essa simulação define-se o valor de indutância de dispersão $L_{2_Disp} = 2,4\mu F$. Esse valor foi obtido realizando a medição no transformador após a sua construção física. Logo, tem-se na Figura 38 a tensão no interruptor S_1 sem a utilização do circuito de grampeamento.

Como é possível observar, o valor de pico da tensão no instante em que o interruptor abre fica em torno dos $2500V$. Esse valor elevado de tensão levaria a escolha de um interruptor com elevada capacidade de tensão, pois o mesmo teria que suportar esse nível de tensão. Logo, implementa-se o circuito de grampeamento a fim de reduzir o nível da tensão sobre o interruptor.

Na Figura 39 apresenta-se a tensão sobre o interruptor S_1 , porém com a utilização do circuito de grampeamento projetado conforme o item 3.2.3.13. Como pode-se observar, o valor de pico da tensão fica em torno de $600V$, levando assim no momento da implementação, a escolha de um interruptor com nível de tensão inferior.

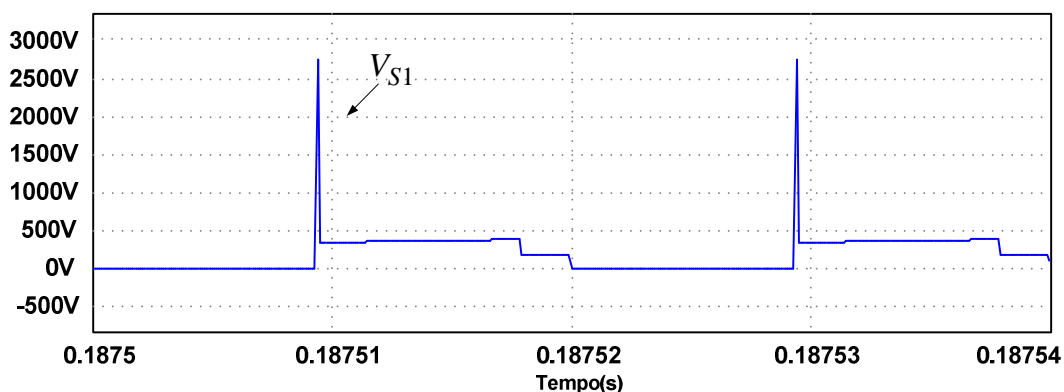


Figura 38 – Tensão sobre o interruptor S_1 sem a utilização do circuito de grampeamento
Fonte: Autoria Própria

Toda a análise realizada para o interruptor S_1 também é válida para o interruptor S_2 , pois ambos estão submetidos ao circuito de grampeamento no instante da comutação.

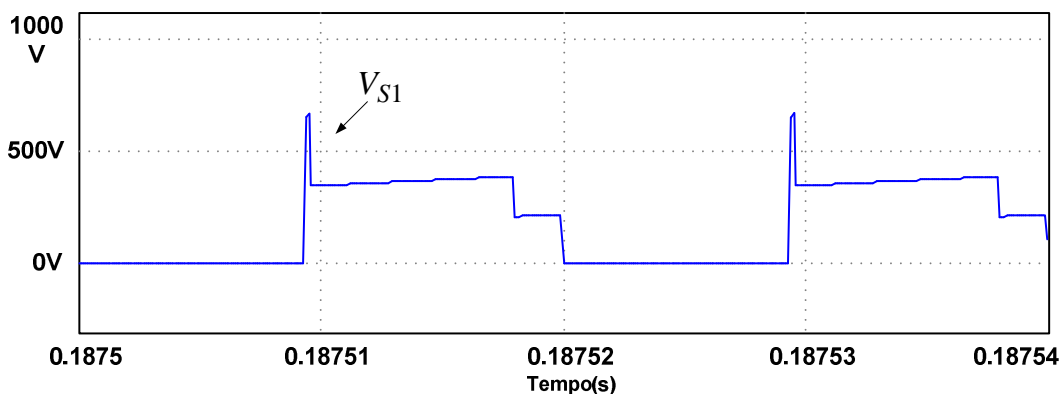


Figura 39 – Tensão sobre o interruptor S_1 com a utilização do circuito de grameamento
Fonte: Autoria Própria

Na Figura 40 apresenta-se a tensão sobre os interruptores S_1 e S_2 , juntamente com a tensão sobre o capacitor do grameador C_{Gramp} , em baixa frequência. Nota-se que a tensão máxima sobre os interruptores é mantida pela tensão de grameamento.

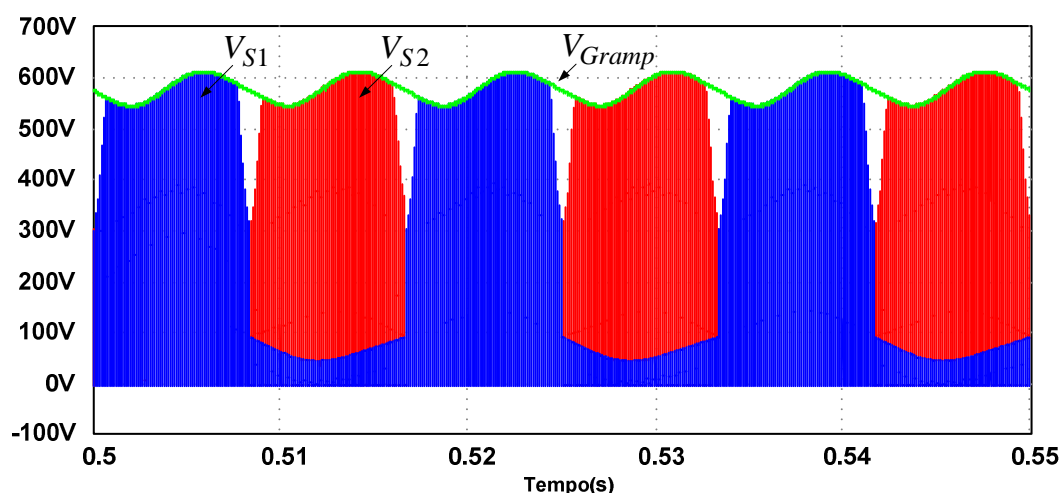


Figura 40 – Tensão sobre os interruptores S_1 e S_2 e tensão no capacitor C_{gramp}
Fonte: Autoria Própria

5.3 ANÁLISE COMPARATIVA DAS EQUAÇÕES DE PROJETO

Nesse item, realiza-se a comparação entre os resultados obtidos através do equacionamento do conversor com os valores obtidos em simulação.

A fim de minimizar o erro percentual, assim como já discutido no item 3.3.1, utiliza-se a uma simulação considerando a frequência de comutação de $500kHz$ e a ondulação de tensão no capacitor C_1 de 1%. Com isso pretende-se minimizar o efeito causado pelo capacitor C_1 na tensão de saída. Sendo assim, obtém-se uma

tensão de saída mais próxima à tensão nominal, onde conseqüentemente, todos os demais parâmetros apresentem um erro percentual menor do que se considerar $f_s = 50kHz$ e $\Delta v_{C1} = 30\%$.

Na Tabela 3 são apresentados os resultados. Toma-se como base de cálculo do erro percentual o valor obtido através da simulação.

Tabela 3 – Comparação (Análise matemática vs Simulação numérica)

Parâmetro	Valor (Análise)	Valor (Simulação)	Erro (%)
Valor médio da tensão saída (V_o)	200V	200,05V	0,02%
Potência de saída (P_o)	300W	300,21W	0,06%
Valor médio da corrente no interruptor (S_1)	0A	0A	0%
Valor eficaz da corrente no interruptor (S_1)	3,97A	3,98A	0,25%
Valor máximo da corrente no interruptor (S_1)	14,22A	14,14A	0,56%
Tensão máxima sobre o interruptor (S_1)	380V	380,52V	0,15%
Valor médio da corrente no diodo (D_1)	0,75A	0,75A	0%
Valor eficaz da corrente no diodo (D_1)	2,45A	2,47A	0,40%
Valor máximo da corrente no diodo (D_1)	14,22A	14,19A	0,21%
Tensão máxima sobre o diodo (D_1)	380V	380,98V	0,13%
Valor médio da corrente no indutor (L_1)	0A	0A	0%
Valor eficaz da corrente no indutor (L_1)	2,36A	2,37A	0,42%
Valor máximo da corrente no indutor (L_1)	3,70A	3,71A	0,26%
Valor médio da corrente no indutor (L_2)	0A	0A	0%
Valor eficaz da corrente no indutor (L_2)	3,10A	3,11A	0,32%
Valor máximo da corrente no indutor (L_2)	10,51A	10,42A	0,86%
Valor médio da corrente no capacitor (C_1)	0A	0A	0%
Valor eficaz da corrente no capacitor (C_1)	3,05A	3,11A	1,92%

Fonte: Autoria Própria

5.4 CONCLUSÃO

Neste capítulo apresentou-se os resultados obtidos através da simulação numérica do conversor. Como observa-se, as formas de ondas foram equivalentes ao mostrado no capítulo 3, as quais representam a análise teórica.

Também nesse capítulo pode-se observar a tensão sobre o interruptor S_1 considerando a indutância de dispersão. Apresentou-se as diferenças entre as formas de ondas e valores máximos de tensão sobre os interruptores, com a estrutura utilizando o circuito de grampeamento e também sem a utilização do mesmo.

Apresentou-se também na Tabela 3 uma análise comparativa com valores obtidos através da análise teórica e de simulação numérica, juntamente com uma coluna representado o erro percentual existente entre cada valor. Esta tabela tem por finalidade a comprovação da análise teórica e também pode auxiliar na escolha dos componentes do conversor, pois a mesma mostra os valores de correntes e tensões sobre os elementos armazenadores de energia e semicondutores de potência.

6 RESULTADOS EXPERIMENTAIS

6.1 INTRODUÇÃO

Nesse capítulo apresentam-se os resultados obtidos em laboratório com a implementação prática do conversor. Pode-se observar as diversas formas de ondas obtidas as quais caracterizam o seu funcionamento. Na Tabela 4 expressa-se os componentes utilizados no protótipo.

Tabela 4 – Valores dos componentes utilizados no protótipo

Grandeza	Valor
Indutor (L_1)	Indutância: $2,53mH$ Número de espiras: 178 Fio condutor: 2 x 23 AWG Núcleo: EE – 42 / 20
Indutor (L_2)	Indutância: $124,5\mu H$ Número de espiras do primário: 33 Número de espiras de casa secundário: 33 Fio condutor do primário: 3 x 23 AWG Fio condutor do secundário: 3 x 23 AWG Núcleo: EE – 42 / 15
Capacitor (C_1)	$1\mu F / 630V$
Capacitor (C_2)	$1x 1000\mu F / 250V$
Diodos (D_1 e D_2)	MUR1560 (600V / 15A)
Interruptores (S_1 e S_2)	SPW47N60C3 (650V / 47A)
Circuito de comando	UC3524
Resistor do grampeador (R_{g1})	$56k\Omega / 10W$
Capacitor do grampeador (C_{g1})	$1\mu F / 630V$
Diodos do grampeador (D_{g1} e D_{g2})	UF5408 (700V / 3A)

Fonte: Autoria Própria

6.2 RESULTADOS OBTIDOS NA IMPLEMENTAÇÃO PRÁTICA

O protótipo do conversor CA-CC de estágio único foi construído a partir das especificações apresentadas na Tabela 1. A Figura 41 apresenta uma foto do protótipo implementado.

O circuito de comando e controle foi implementado utilizando o circuito integrado UC3524. Como a fonte de alimentação opera no modo de condução descontínuo, as correntes de entrada possuem formato senoidal sem a necessidade de um circuito de controle para impor este formato. Assim, o AmpOp interno ao CI UC3524 foi configurado para ser o compensador da malha de tensão de saída V_o .

Os principais equipamentos utilizados para a obtenção desses resultados experimentais foram, osciloscópio Tektronix DPO 7254C e analisador de potência Yokogawa WT3000.

Apresentam-se os resultados abaixo.

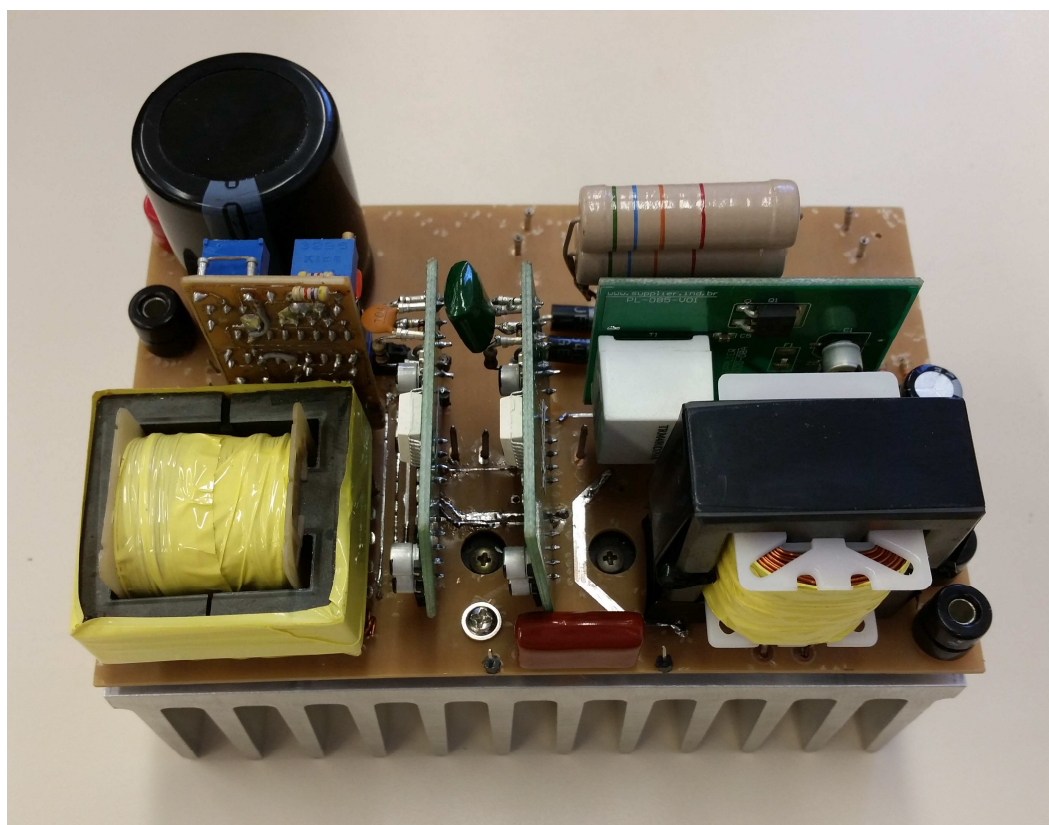


Figura 41 – Foto da fonte de alimentação com estágio único
Fonte: Autoria Própria

6.2.1 Malha Aberta

Apresentam-se abaixo os resultados obtidos em laboratório com a fonte de alimentação operando em malha aberta. Opta-se por caracterizar o funcionamento da fonte e apresentar as principais formas de ondas em malha aberta, comprovando o funcionamento da mesma.

Na Figura 42 pode-se observar a tensão de entrada V_a e a corrente de entrada I_a . Seus respectivos valores eficazes são de aproximadamente 127V para a tensão e de 2,56A para a corrente. Nota-se que a corrente tem o mesmo formato da tensão. Este fenômeno já era esperado, comprovando assim o funcionamento do conversor no MCD.

Ainda para a comprovação da operação em MCD apresenta-se a Figura 43, na qual, tem-se em detalhe a corrente de entrada I_a que é a corrente do indutor L_1 . Nesta é possível observar as três etapas de operação.

Na Figura 44 apresenta-se o espectro harmônico da corrente de entrada de acordo com a norma IEC 61000-3-2 Classe B. Vê-se que todas as componentes harmônicas ficaram abaixo do exigido pela norma. A taxa de distorção harmônica total da corrente é de 4,17% e a da tensão de 3,8% .

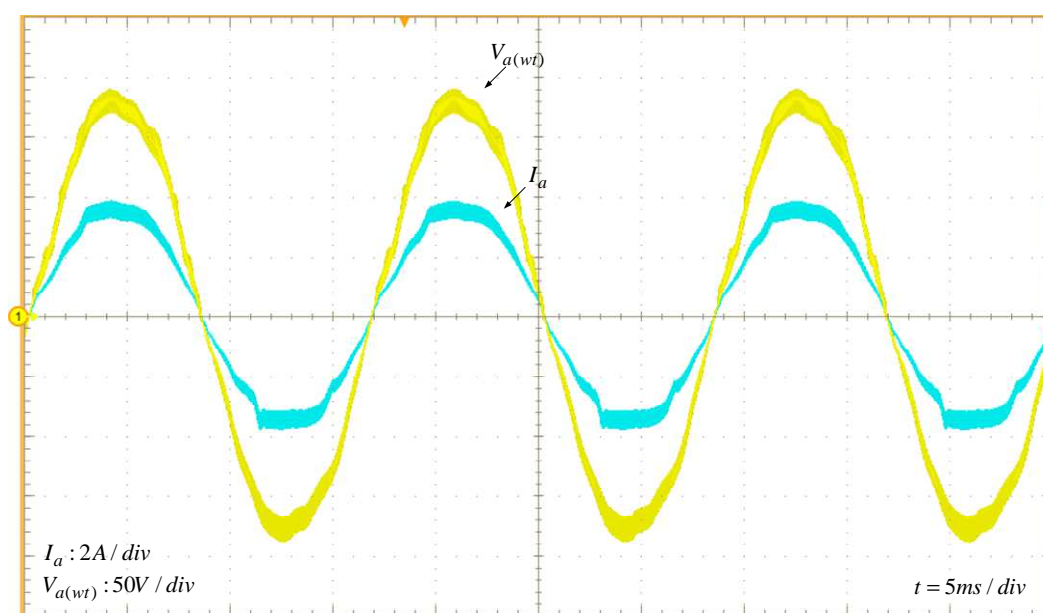


Figura 42 – Tensão de corrente de entrada
Fonte: Autoria Própria

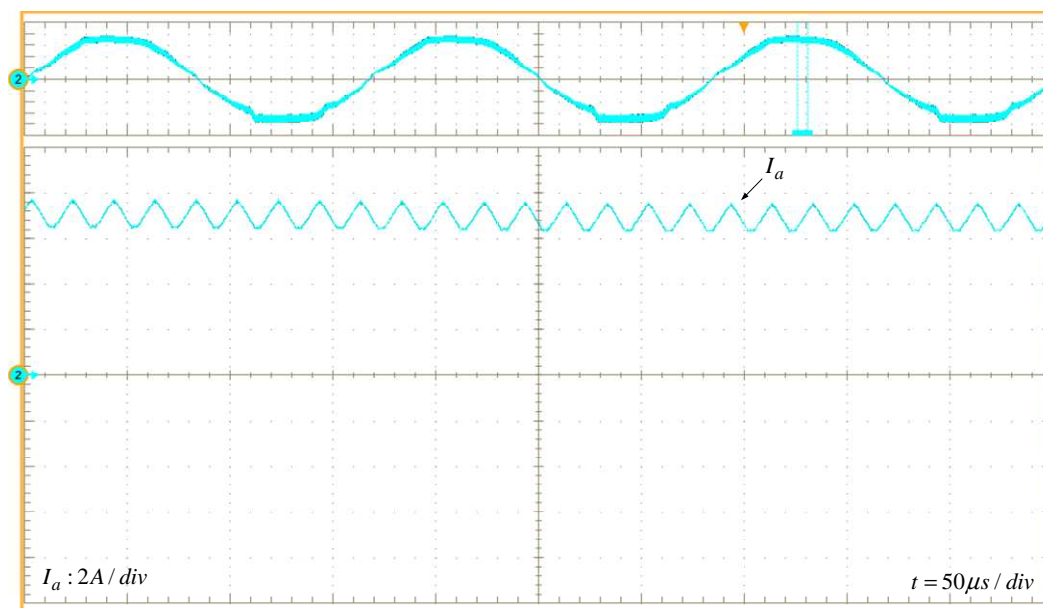


Figura 43 – Detalhe da corrente de entrada I_a
Fonte: Autoria Própria

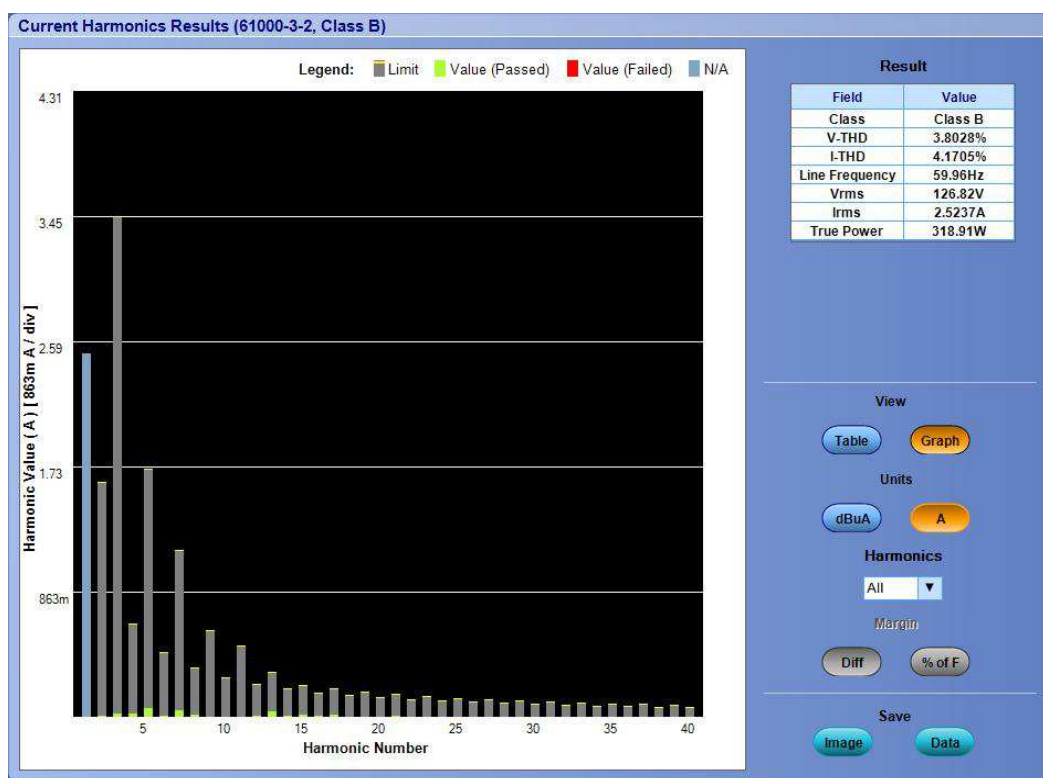


Figura 44 - Espectro harmônico da corrente de entrada
Fonte: Autoria Própria

Apresentam-se na Figura 45 as formas de onda da tensão de saída V_o e da corrente de saída I_o . O valor médio da tensão de saída é de aproximadamente 202,4V enquanto o valor médio da corrente de saída é de 1,45A.

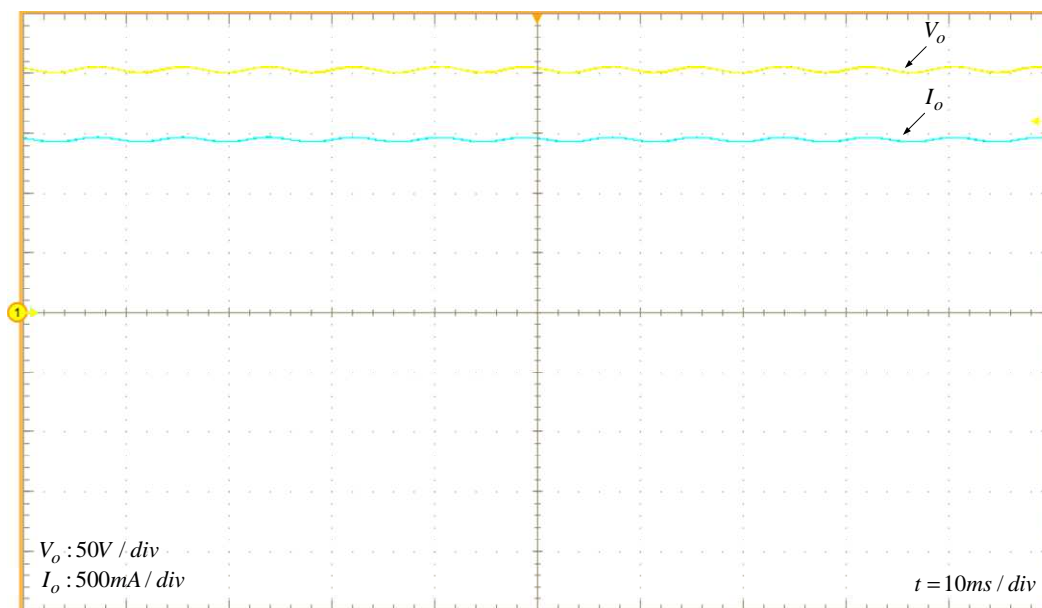


Figura 45 – Tensão e corrente de saída
Fonte: Autoria Própria

A Figura 46 apresenta as formas de onda das tensões sobre os interruptores S_1 e S_2 , juntamente com a tensão sobre o capacitor do grameador C_{Gramp} . Nota-se claramente na mesma o efeito do circuito de grameamento. O valores máximos das tensões sobre os interruptores S_1 e S_2 foram respectivamente 489V e 494V. Já o valor máximo da tensão sobre o capacitor C_{Gramp} foi de 478V.

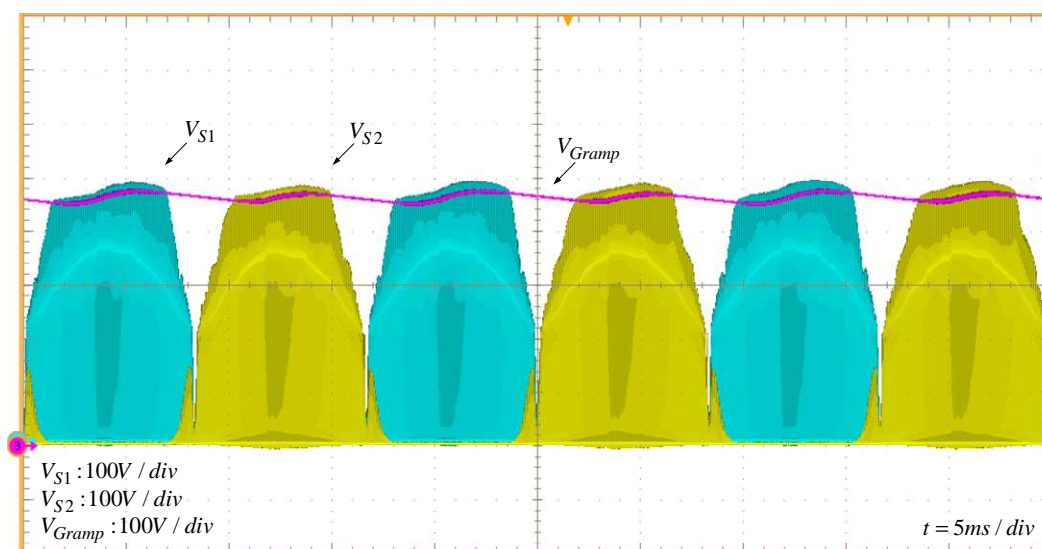


Figura 46 – Tensão sobre os interruptores S1 e S2 e capacitor de grameamento
Fonte: Autoria Própria

Na Figura 47 apresentam-se separadamente as tensões sobre os interruptores S_1 e S_2 para melhor visualização. Na Figura 48 apresenta-se em

detalhe a tensão sobre o interruptor S_1 comprovando as três etapas de operação e o efeito da indutância de dispersão no início da segunda etapa de operação.

O mesmo observa-se na Figura 49 com relação ao interruptor S_2 .

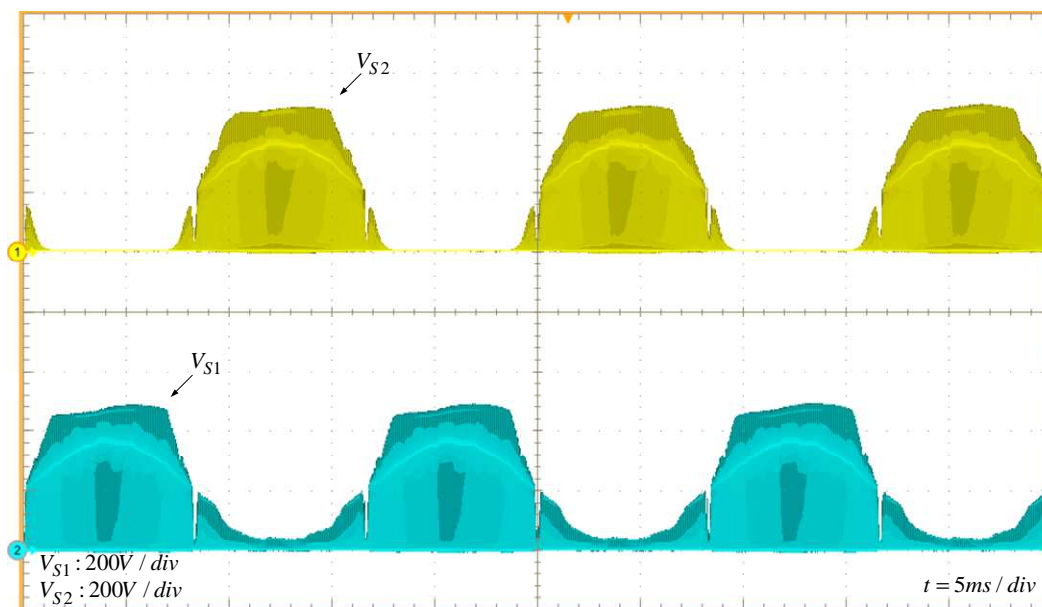


Figura 47 – Tensão sobre os interruptores S1 e S2
Fonte: Autoria Própria

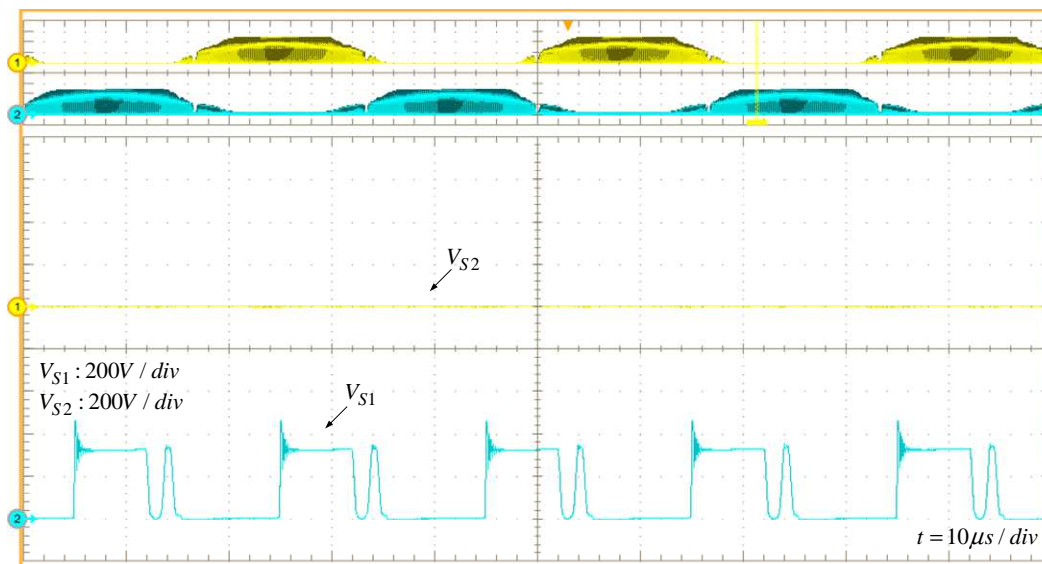


Figura 48 – Detalhe da tensão no instante da comutação sobre o interruptor S1
Fonte: Autoria Própria

Na Figura 50 apresentam-se as tensões sobre os diodos D_1 e D_2 . O valor máximo de tensão reversa sobre os diodos D_1 e D_2 foram respectivamente $572V$ e $547V$. O valor esperado para essa tensão é de $V_p + V_o$, ou seja, $380V$. Pode-se observar que o valor obtido foi superior, isto pelo fato do efeito da comutação.

A Figura 51 apresenta a tensão sobre o diodo D_1 em detalhe, onde pode-se observar as três etapas de operação e o efeito da comutação. O mesmo é apresentado na Figura 52 com relação ao diodo D_2 .

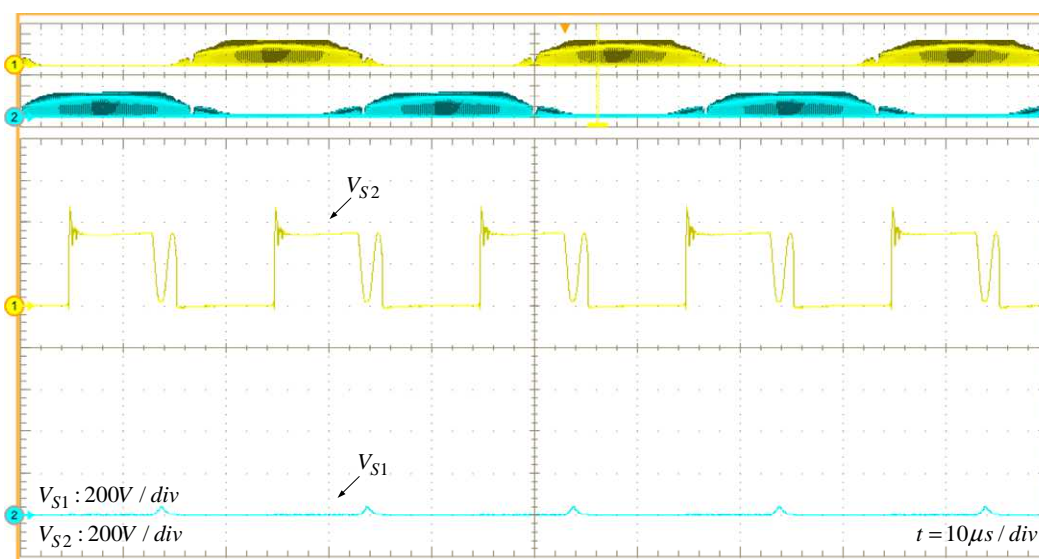


Figura 49 – Detalhe da tensão no instante da comutação sobre o interruptor S2
Fonte: Autoria Própria

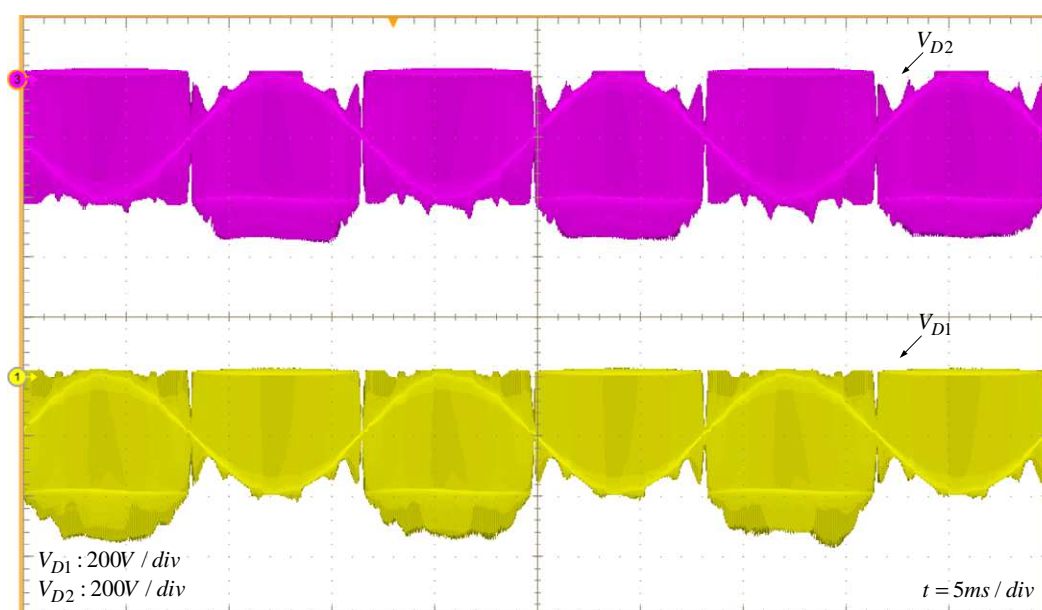


Figura 50 – Tensão sobre os diodos D1 e D2
Fonte: Autoria Própria

A tensão de entrada também é apresentada na Figura 53 juntamente com a tensão sobre o capacitor C_1 . Na mesma é possível observar que a tensão sobre o capacitor C_1 segue a tensão de entrada com uma determinada ondulação de tensão como já esperado.

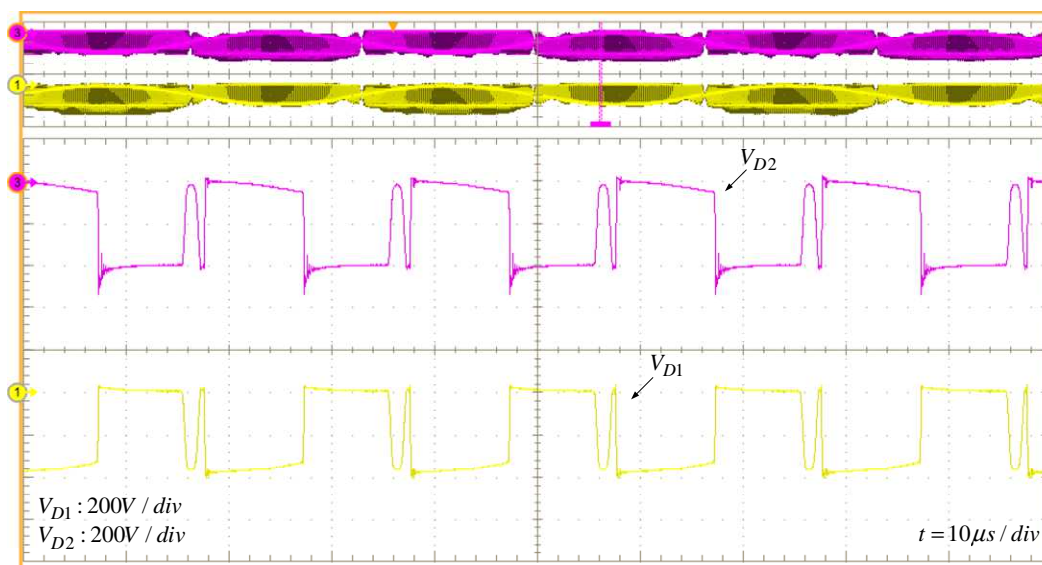


Figura 51 – Detalhe da tensão no instante da comutação sobre o diodo D1
Fonte: Autoria Própria

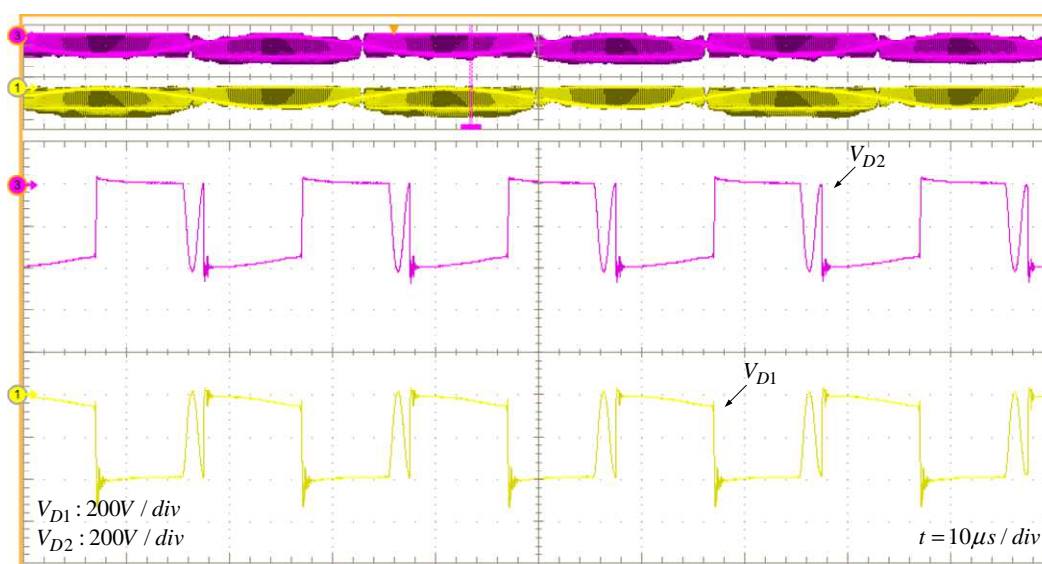


Figura 52 – Detalhe da tensão no instante da comutação sobre o diodo D2
Fonte: Autoria Própria

A curva de rendimento da fonte de alimentação está expressa na Figura 54. A mesma foi obtida com alimentação do circuito auxiliar de comando através de uma fonte externa e sem a utilização de filtro EMC. Obtiveram-se em potências mais elevadas rendimentos superiores a 90%. Na Figura 55 apresenta-se a curva de rendimento da fonte de alimentação juntamente com curvas da normatização 80 PLUS, sendo assim, caracterizando o conversor na norma.

Observa-se que o rendimento ficou totalmente acima da normatização 80 PLUS Silver e praticamente atingiu a 80 PLUS Gold. Já na potência nominal o rendimento da fonte ficou junto com a normatização 80 PLUS Titanium.

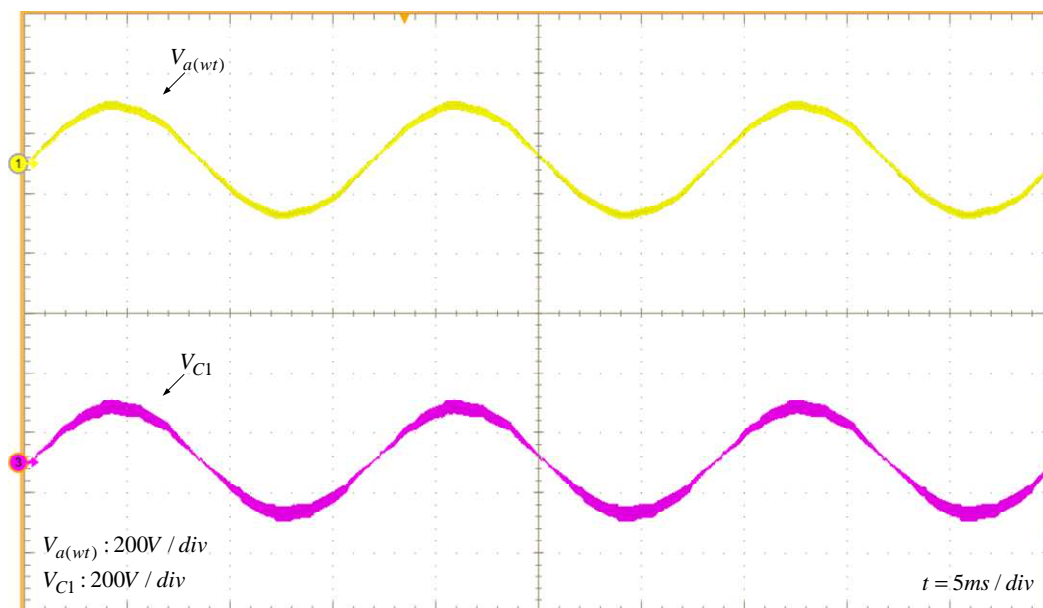


Figura 53 – Tensão de entrada e tensão sobre o capacitor C1
 Fonte: Autoria Própria

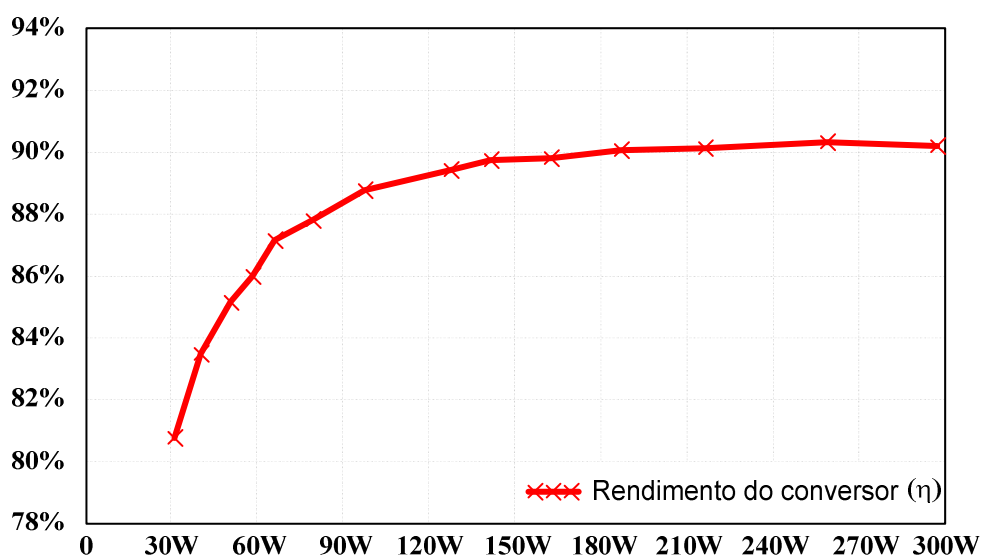


Figura 54 – Rendimento da fonte de alimentação
 Fonte: Autoria Própria

Na Figura 56 mostra a THD da tensão e da corrente de entrada para as diferentes potências de saída. Em toda a faixa de potência, a taxa de distorção harmônica não foi superior a 7% .

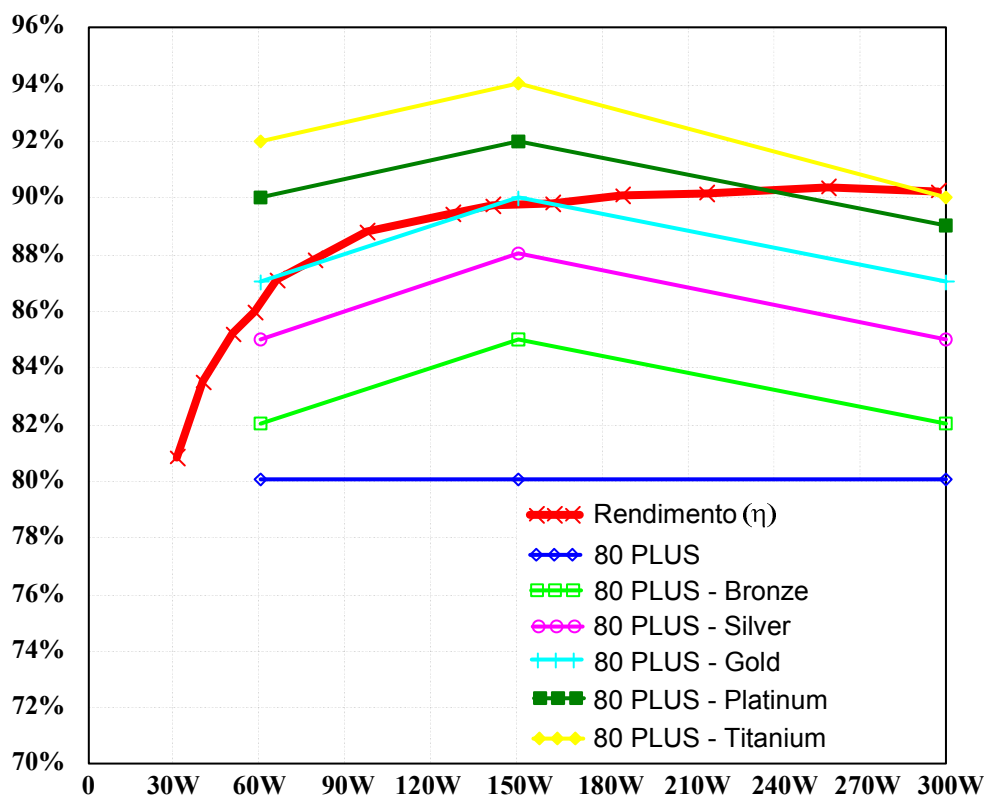


Figura 55 – Rendimento da fonte de alimentação e normas 80 PLUS
Fonte: Autoria Própria

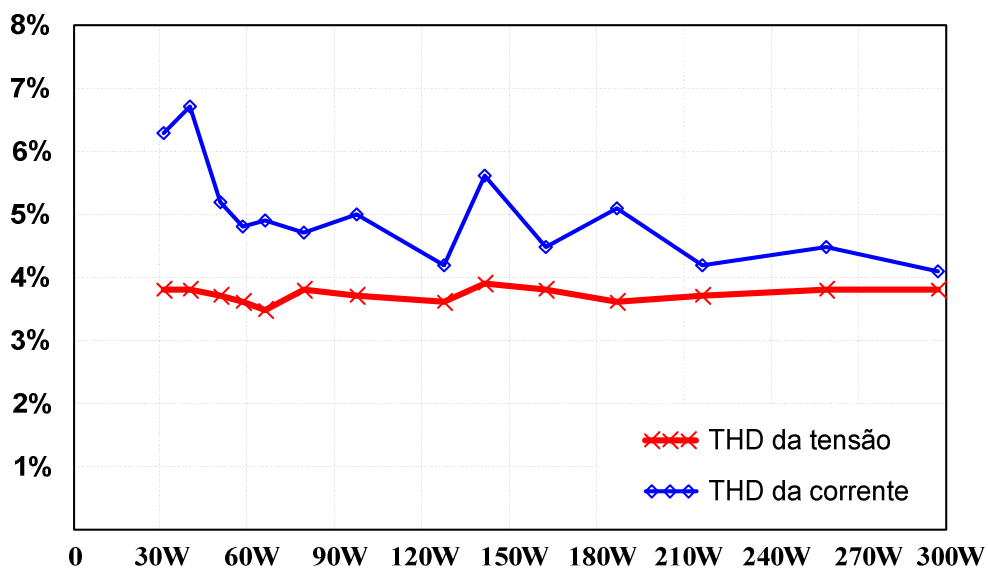


Figura 56 – THD da tensão e da corrente de entrada
Fonte: Autoria Própria

6.2.2 Malha Fechada

Apresenta-se na Figura 57 e na Figura 58 a resposta do conversor a uma perturbação de carga. A carga onde o mesmo estava submetido inicialmente era de 240Ω . Logo, aplica-se uma carga de 180Ω , a qual é equivalente a uma variação de aproximadamente 33% de carga.

A resposta a essa perturbação está expressa na Figura 57, onde pode-se observar a tensão de saída V_o e a corrente de entrada I_a . A tensão de saída sofre a perturbação e se mantém em aproximadamente $200V$. Já a corrente de entrada passa de um valor eficaz de aproximadamente $1,33A$ para $1,94A$.

O mesmo expressa-se na Figura 58 para um degrau de decremento de carga.

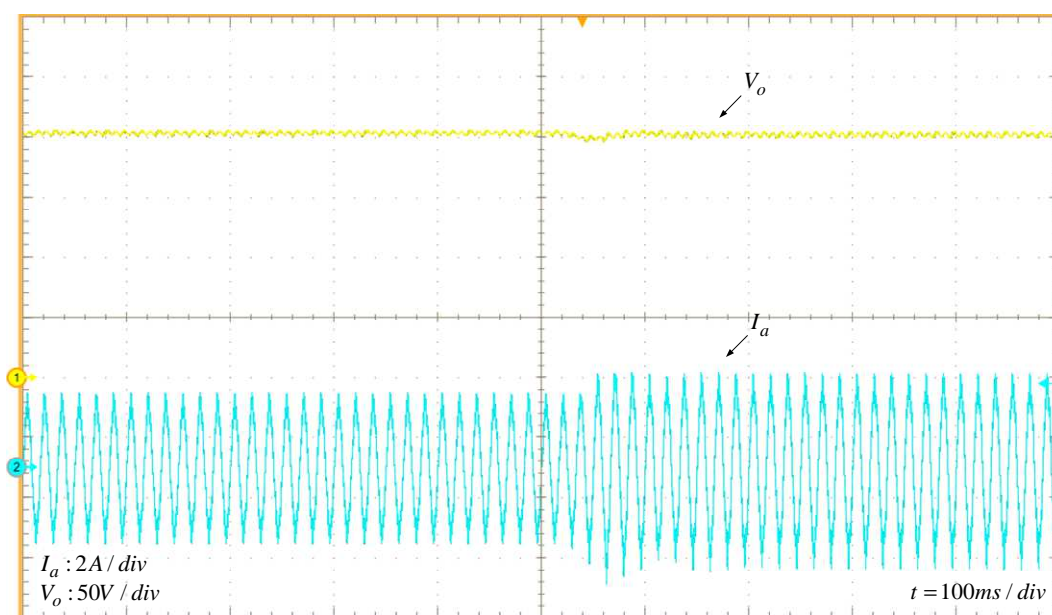


Figura 57 – Resposta ao degrau de incremento de carga
Fonte: Autoria Própria

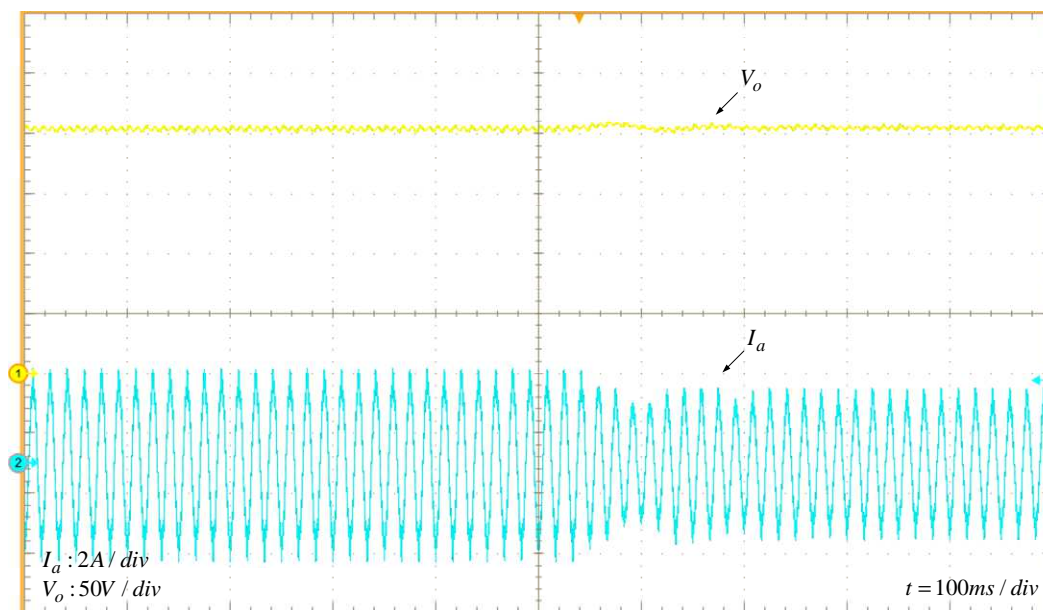


Figura 58 – Resposta ao degrau de decremento de carga
Fonte: Autoria Própria

6.3 CONCLUSÃO

Neste capítulo apresentou-se os resultados obtidos através da implementação prática do conversor. Como observa-se, as formas de ondas foram equivalentes ao mostrado no capítulo 3 e no capítulo 5, as quais representam, respectivamente, a análise teórica e os resultados obtidos através de simulação numérica.

Com isso, comprova-se o funcionamento do conversor conforme esperado, obtendo caracterização tanto em malha aberta como em malha fechada. A corrente de entrada seguiu a tensão e apresentou um baixo conteúdo harmônico sem a necessidade de controle, comprovando assim a operação em MCD.

Com relação ao circuito grampeador proposto, o mesmo apresentou um ótimo desempenho. Como pode observar, ficando claro o efeito do mesmo na Figura 46.

Na conclusão geral do trabalho, apresentada no capítulo 7, comenta-se mais sobre os resultados alcançados.

7 CONCLUSÃO GERAL

Neste trabalho foi analisada uma fonte de alimentação monofásica de estágio único baseada no conversor SEPIC com interruptores do lado CA. Esta topologia apresenta um número menor de semicondutores em condução no caminho da corrente nas duas primeiras etapas de operação. Tal característica é relevante para que o conversor apresente menores perdas em condução, conseqüentemente, maior rendimento.

A topologia analisada apresenta um número reduzido de componente se comparar a uma topologia convencional, sendo que, mostrou as mesmas características com relação ao funcionamento de topologias clássicas já estudadas.

Apresentou-se a análise teórica e as principais equações de projeto dos componentes de potência. Tais equações permitem a reprodução e uma possível implementação de projetos com outras especificações baseadas na mesma topologia. A metodologia abordada no projeto foi apresentada, juntamente com os resultados de simulação numérica e implementação prática para uma fonte de 300W .

Pelo fato da topologia realizar a conversão CA-CC em estágio único, possuir isolamento galvânica em alta frequência e drenar corrente senoidal da rede de alimentação com baixo conteúdo harmônico, obtiveram-se excelentes resultados em se tratando do rendimento da estrutura, sendo que a mesma ultrapassou os 90% , em potências mais próximas à nominal.

Compara-se o rendimento alcançado com a fonte de alimentação a uma topologia de dois estágios. Na prática, cada estágio do conversor deverá operar com rendimento de praticamente 95% para que seja equivalente aos 90,22% alcançados em potência nominal com a topologia de estágio único. Vale destacar que não aplica-se nenhuma técnica de comutação suave nos semicondutores de potência e o circuito de grampeamento é dissipativo.

Outro fator bastante relevante é a corrente de entrada, pois a mesma seguiu a tensão de entrada e apresentou características interessantes quando vista pela rede. Isto foi possível pelo fato da fonte de alimentação aqui estudada, operar no modo de condução descontínuo. Embora paga-se o preço de maiores esforços nos elementos armazenadores de energia e nos semicondutores de potência é uma

alternativa para obter, correção de fator de potência sem imposição de controle nesta corrente.

Pelo fato de não possuir uma ponte retificadora na entrada tem-se duas vantagens. Primeiramente um acréscimo no rendimento, visto que, quando a mesma é empregada nos conversores, representa uma quantia considerável de perdas. A segunda vantagem é que nessa topologia não se tem a distorção da corrente de entrada na passagem por zero, o que ocorre na maioria dos conversores onde a ponte é empregada na entrada.

Com relação ao circuito de grampeamento proposto, obteve-se um excelente resultado. O mesmo grampeou a tensão sobre os interruptores com uma redução significativa do número de componentes. Em uma topologia convencional, utiliza-se seis componentes no circuito. Na topologia proposta foi necessária apenas a utilização de quatro componentes. Isso contribuiu ainda mais com a redução de componentes da fonte, sem ter qualquer prejuízo no grampeamento da tensão.

A restrição de projeto $M > n$ é um ponto negativo da topologia. Para valores baixos de tensão de saída, deve-se reduzir a relação de transformação para respeitar a restrição e garantir o funcionamento da estrutura. Isso leva a valores máximos de correntes no secundário elevados, reduzindo o rendimento global da topologia. Como desvantagens pode-se destacar essa restrição de projeto e a elevada capacitância do filtro de saída, principalmente quando submetido à níveis baixos de tensão. Característica observada em qualquer conversor com saída em fonte de tensão.

Por fim, pode-se concluir que a topologia estudada apresentou no geral um bom desempenho. Mostrou-se uma boa alternativa para uma fonte de alimentação e também deixou um legado para futuros estudos.

Pode-se destacar alguns trabalhos futuros: estudo e projeto para entrada com tensão universal; otimização do projeto do indutor L_2 , como a utilização de outras geometrias de núcleos, tais como planares e o estudo de circuito de grampeamento não dissipativo.

REFERÊNCIAS

BINDRA, A. **Growth in Merchant Power Supplies: A Look at the Market Trends Propelled by Emerging Applications**. IEEE, Power Electronics Magazine, v. 1, n. 1, p. 32-34, 2014.

MASSEY, R. P.; SNYDER, E. C. **High voltage single-ended dc-dc converter**. In: IEEE Power Electronics Specialists Conference (PESC) record. 1977. p. 156-159.

BARBI, I.; MARTINS, D. C. **Conversores CC-CC básicos não isolados**. Edição dos Autores. Florianópolis, 2000.

TIBOLA, Gabriel. **Conversor CA-CC trifásico único com isolamento em alta frequência baseado no conversor CC-CC sepic operando no modo de condução descontínuo**. Tese (doutorado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2013.

BARBI, I. **Estudo do Circuito Grampeador para os Conversores Flyback e Forward e do Circuito Equivalente do Transformador de Três Enrolamentos**. Universidade Federal de Santa Catarina-Instituto de Eletrônica de Potência, 2007.

FONT, Carlos Henrique Illa. **Grampeamento ativo para estágios retificadores de saída de conversores CC-CC isolados**. Dissertação (mestrado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2003.

CANESIN, C. A.; BARBI, I. **A unity power factor multiple isolated outputs switching mode power supply using a single switch**. In: Applied Power Electronics Conference and Exposition, 1991. APEC'91. Conference Proceedings, 1991., Sixth Annual. IEEE, 1991. p. 430-436.

SIMONETTI, D. S. L. et al. **Design criteria for Sepic and Cuk converters as power factor preregulators in discontinuous conduction mode**. In: Industrial Electronics, Control, Instrumentation, and Automation, 1992. Power Electronics and Motion Control., Proceedings of the 1992 International Conference on. IEEE, 1992. p. 283-288.

SIMONETTI, D. S.; SEBASTIAN, J.; UCEDA, J. **The discontinuous conduction mode Sepic and Cuk power factor preregulators: analysis and design**. Industrial Electronics, IEEE Transactions on, v. 44, n. 5, p. 630-637, 1997.

HOU, D.; ZHANG, Q.; LIU, X. **An Isolated Bridgeless Power Factor Correction Rectifier Based on SEPIC Topology**. 2011.

ISMAIL, E. H. **Bridgeless SEPIC rectifier with unity power factor and reduced conduction losses**. Industrial Electronics, IEEE Transactions on, v. 56, n. 4, p. 1147-1157, 2009.

SABZALI, A. J. et al. **New bridgeless DCM sepic and Cuk PFC rectifiers with low conduction and switching losses**. Industry Applications, IEEE Transactions on, v. 47, n. 2, p. 873-881, 2011.

MAHDAVI, M.; FARZANEHFARD, H. **Bridgeless SEPIC PFC rectifier with reduced components and conduction losses**. Industrial Electronics, IEEE Transactions on, v. 58, n. 9, p. 4153-4160, 2011.

SOLUTIONS, Ecos Plug Load. **80 PLUS® Certified Power Supplies and Manufacturers**. Ecos Plug Load Solutions (accessed 2014/09/02, available at <http://www.plugloadsolutions.com/80PlusPowerSupplies.aspx>), 2014.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. Springer, 2001.

YUAN, Yisheng; CHANG, Liuchen; SONG, Pinggang. **A new front-end converter with extended hold-up time**. In: Power Engineering, 2007 Large Engineering Systems Conference on. IEEE, 2007. p. 275-278.

YANG, Jianyou et al. **Performance comparison between buck and boost CRM PFC converter**. In: Control and Modeling for Power Electronics (COMPEL), 2010 IEEE 12th Workshop on. IEEE, 2010. p. 1-5.

HIRTH, M. P.; FONT, C. H. I.; BATISTA, F. A. B. **Fonte de Alimentação Monofásica de Estágio Único Empregando o Conversor SEPIC com Interruptores do Lado CA**. In: INDUSCON 2014.

NICULESCU, E.; NICULESCU, M. C.; PURCARU, D. M. **Modelling the PWM SEPIC converter in discontinuous conduction mode.** In: Proceedings of the 11th Conference on Proceedings of the 11th WSEAS International Conference on Circuits. 2007.

ENG, V.; BUNLAKSANANUSORN, C. **Modeling of a sepic converter operating in discontinuous conduction mode.** In: Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, 2009. ECTI-CON 2009. 6th International Conference on. IEEE, 2009. p. 140-143.

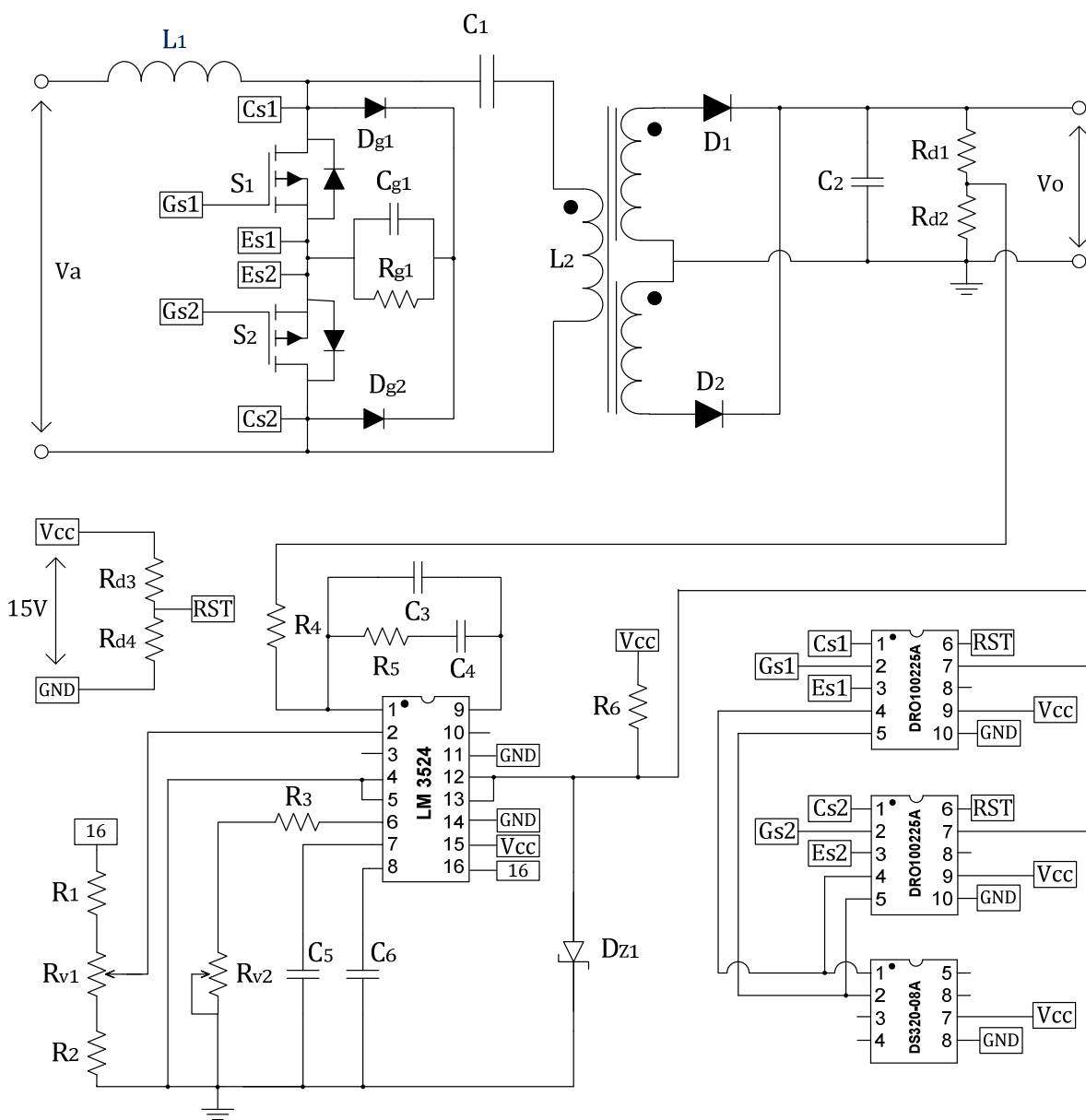
JAUCH, F.; BIELA, J. **Single-Phase Single-Stage Bidirectional Isolated ZVS AC-DC Converter with PFC.** In: 15th Int. Power Electron. and Motion Control Conf.(EPE/PEMC). 2012. p. 1-8.

POSTIGLIONE, C. S.; FUERBACK, A. L.; MARTINS, D. C.; ING, A. J. P. D.; & NASCIMENTO, C. B. **Single-Stage PFC AC-DC Converter Based on Serial-Interleaved Boost.** Revista Eletrônica de Potência. 2013. v.18. n.4. p.1170-1179.

DUARTE, J.; MICHELS, L.; RECH, C.; & MEZARROBA, M. **Retificador Elevador/Abaixador Isolado de Estágio Único com Correção do Fator de Potência.** Revista Eletrônica de Potência. 2010. v.15. n.2.

APÉNDICE A - Esquemático Implementado

Esquemático Implementado



APÊNDICE B - Planilha de Cálculo

Planilha de Cálculo

1 - Especificações de Projeto:

Tensão de entrada:	$V_g := 180V$
Tensão de saída:	$V_o := 200V$
Potência de saída:	$P_o := 300W$
Frequência de comutação:	$f_s := 50000Hz$
Frequência da rede:	$f_r := 60Hz$
Ondulação da tensão C1:	$\Delta V_1 := 30\%$
Ondulação da tensão C2:	$\Delta V_o := 1\%$
Ondulação de corrente:	$\Delta I_L := 20\%$
Número espiras primário:	$N_p := 1$
Número espiras secundário:	$N_s := 1$

2 - Cálculos:

Relação de transformação:	$n := \frac{N_s}{N_p}$	$n = 1$
Período:	$T_s := \frac{1}{f_s}$	$T_s = 2 \times 10^{-5} s$
Tempo hold-up-time:	$T_r := \frac{1}{2 \cdot f_r}$	$T_r = 8.33333 \times 10^{-3} s$
Ganho do conversor:	$M := \frac{V_o}{V_g}$	$M = 1.11111$
Ka crítico:	$K_{a_crítico} := \frac{1}{2 \cdot (M + n)^2}$	$K_{a_crítico} = 0.11219$
Ka Escolhido:	$K_a := 0.089$	$K_a = 0.089$
Razão Cíclica:	$D := \sqrt{2 \cdot M \cdot \sqrt{K_a}}$	$D = 0.46878$
Resistência de Carga:	$R_o := \frac{V_o^2}{P_o}$	$R_o = 133.33333 \Omega$

3 - Dimensionamento dos Indutores:

Corrente de entrada:	$I_{p_in} := \frac{2 \cdot P_o}{V_g}$	$I_{p_in} = 3.33333A$
$I_{L1} := I_{p_in}$		
$V_p := V_g$		
Variação de Corrente L1:	$\Delta I_{L1max} := I_{L1} \cdot \Delta I_L$	$\Delta I_{L1max} = 0.66667A$
Valor do Indutor L1:	$L_1 := \frac{V_g \cdot D}{f_s \cdot \Delta I_{L1max}}$	$L_1 = 2.5314mH$

$$\text{Indutância Leq:} \quad \text{Leq} := \frac{D^2 \cdot V_g^2 \cdot R_o}{4 \cdot f_s \cdot V_o^2} \quad \text{Leq} = 118.66667 \mu\text{H}$$

$$\text{Valor do Indutor L2:} \quad \text{L2} := \frac{\text{Leq} \cdot \text{L1}}{\text{L1} - \text{Leq}} \quad \text{L2} = 124.5031 \mu\text{H}$$

3.1 - Valores de corrente nos Indutores:

$$\text{Corrente Média CA em L1:} \quad \text{IL1med_CA} := 0 \quad \text{IL1med_CA} = 0$$

Corrente Eficaz CA em L1:

$$\text{IL1ef_CA} := \frac{V_p \cdot D}{24 V_o L_1 L_2 f_s} \sqrt{6D \cdot (24 D \cdot V_o^2 \cdot L_1 L_2 - 9 D \cdot L_2^2 \cdot V_p^2 \cdot n^2 + 12 D \cdot V_o^2 \cdot L_1^2 + 16 L_2^2 \cdot V_o^2)}$$

$$\text{IL1ef_CA} = 2.36022 \text{A}$$

Corrente Máxima em L1:

$$\text{IL1máx_CA} := \frac{(D \cdot V_o L_1 - D \cdot V_p L_2 n + 2 \cdot L_2 \cdot V_o) D \cdot V_p}{2 \cdot V_o L_1 L_2 f_s} \quad \text{IL1máx_CA} = 3.70311 \text{A}$$

Corrente Mínima em L1:

$$\text{IL1mín_CA} := \frac{-(D \cdot V_o L_1 - D \cdot V_p L_2 n + 2 \cdot L_2 \cdot V_o) D \cdot V_p}{2 \cdot V_o L_1 L_2 f_s} \quad \text{IL1mín_CA} = -3.70311 \text{A}$$

$$\text{Corrente Média CA em L2:} \quad \text{IL2med_CA} := 0 \quad \text{IL2med_CA} = 0$$

Corrente Eficaz CA em L2:

$$\text{IL2ef_CA} := \frac{D \cdot V_p}{24 V_o L_1 L_2 f_s} \sqrt{6D \cdot (9 D \cdot V_p^2 L_2^2 \cdot n^2 + 16 V_o^2 \cdot L_1^2 - 12 V_o^2 \cdot L_1^2 \cdot D + 18 D \cdot V_p^2 L_1 L_2 n^2)}$$

$$\text{IL2ef_CA} = 3.10111 \text{A}$$

Corrente Máxima em L2:

$$\text{IL2máx_CA} := \frac{(2 \cdot V_o L_1 - D \cdot V_o L_1 + D \cdot V_p L_2 n) D \cdot V_p}{2 \cdot V_o L_1 L_2 f_s} \quad \text{IL2máx_CA} = 10.51826 \text{A}$$

Corrente Mínima em L2:

$$\text{IL2mín_CA} := -\frac{(2 \cdot V_o L_1 - D \cdot V_o L_1 + D \cdot V_p L_2 n) D \cdot V_p}{2 \cdot V_o L_1 L_2 f_s} \quad \text{IL2mín_CA} = -10.51826 \text{A}$$

4 - Dimensionamento dos Capacitores:

$$\text{VC1} := V_g$$

$$\text{VC2} := V_c$$

$$\text{Ondulação de Tensão:} \quad \Delta \text{VC1} := \text{VC1} \Delta \text{V1} \quad \Delta \text{VC1} = 54 \text{V}$$

$$\text{Capacitor C1:} \quad \text{C1} := \frac{V_o \cdot D}{R_o \cdot \Delta \text{VC1} \cdot f_s} \quad \text{C1} = 0.26043 \mu\text{F}$$

$$\text{Capacitor C2:} \quad \text{C2} := \frac{2 \cdot P_o \cdot \text{Tr}}{V_o^2 - (0.9 V_o)^2} \quad \text{C2} = 657.89474 \mu\text{F}$$

4.1 - Valores de corrente no Capacitor C1:

$$\text{Corrente Média CA em C1: } IC1med_CA := 0 \quad IC1med_CA = 0$$

Corrente Eficaz CA em C1:

$$IC1ef_CA := \frac{Vp \cdot D}{24 V_o L1 \cdot L2 \cdot fs} \cdot \sqrt{6D \cdot (-12 \cdot V_o^2 \cdot L1^2 \cdot D - 9 \cdot L2^2 \cdot D \cdot Vp^2 \cdot n^2 + 16 \cdot V_o^2 \cdot L1^2)}$$

$$IC1ef_CA = 3.04966A$$

5 - Dimensionamento dos transistores e dos Diodos:

$$\text{Corrente Média CA em S: } ISmed_CA := 0 \quad ISmed_CA = 0$$

$$\text{Corrente Eficaz CA em S: } ISef_CA := \frac{Vp \cdot D \cdot (L1 + L2)}{fs \cdot L1 \cdot L2} \cdot \sqrt{\frac{D}{6}} \quad ISef_CA = 3.97511A$$

$$\text{Corrente Máxima CA em S: } ISmáx_CA := \frac{Vp \cdot D \cdot (L1 + L2)}{L1 \cdot L2 \cdot fs} \quad ISmáx_CA = 14.22136A$$

$$\text{Tensão Máxima CA em S: } VSmáx_CA := Vg + \frac{V_o}{n} \quad VSmáx_CA = 380V$$

$$\text{Corrente Média CA em D: } IDmed_CA := \frac{D^2 \cdot Vp^2 \cdot (L1 + L2)}{8 \cdot V_o \cdot L1 \cdot L2 \cdot fs} \quad IDmed_CA = 0.75A$$

$$\text{Corrente Eficaz CA em D: } IDef_CA := \frac{Vp \cdot D \cdot (L1 + L2)}{3L1 \cdot L2 \cdot fs} \cdot \sqrt{\frac{2Vp \cdot D}{n \cdot V_o \cdot \pi}} \quad IDef_CA = 2.45677A$$

$$\text{Corrente Máxima CA em D: } IDmáx_CA := \frac{Vp \cdot D \cdot (L1 + L2)}{n \cdot L1 \cdot L2 \cdot fs} \quad IDmáx_CA = 14.22136A$$

$$\text{Tensão Máxima CA em D: } V Dmáx_CA := Vg \cdot n + V_o \quad V Dmáx_CA = 380V$$

6 - Intervalos de Tempos:

$$\text{Tempo } \Delta t1: \quad \Delta t1 := D \cdot Ts \quad \Delta t1 = 9.37557\mu s$$

$$\text{Tempo } \Delta t2: \quad \Delta t2 := \frac{n \cdot Vg \cdot D \cdot Ts}{V_o} \quad \Delta t2 = 8.43801\mu s$$

$$\text{Tempo } \Delta t3: \quad \Delta t3 := \frac{Ts \cdot [V_o \cdot (1 - D) - n \cdot Vg \cdot D]}{V_o} \quad \Delta t3 = 2.18642\mu s$$

APÊNDICE C - Artigo publicado no INDUSCON 2014

Fonte de Alimentação Monofásica de Estágio Único Empregando o Conversor SEPIC com Interruptores do Lado CA

Marcos Paulo Hirth e Carlos Henrique Illa Font

Depto. Acadêmico de Eletrônica, Campus Ponta Grossa
Universidade Tecnológica Federal do Paraná (UTFPR)
Ponta Grossa, Brasil
illafont@utfpr.edu.br

Flabio Alberto Bardemaker Batista

Depto. de Eletrônica, Campus Florianópolis
Instituto Federal de Santa Catarina (IFSC)
Florianópolis, Brasil
flabio@ifsc.edu.br

Abstract — This paper presents the analysis of a single-phase single-stage switched-mode power supply based on a SEPIC converter with AC-side switches. The SEPIC converter with AC-side switches has the benefit of having fewer semiconductors in conduction in a switching period when compared with the traditional topology. Thus, the overall efficiency is expected to increase. The theoretical analysis, a design methodology and experimental results from a 300 W converter are presented. The converter was designed for a 127 V of input voltage, 60 V of output voltage and switching frequency of 50 kHz.

I. INTRODUÇÃO

Em fontes de alimentação de pequeno porte, os retificadores PWM derivados do conversor SEPIC (*Single-Ended Primary-Inductor Converter*) se apresentam como soluções atrativas, quando comparadas com outras topologias [1-3].

Estes retificadores apresentam características como a operação como estruturas abaixadoras e elevadoras, a possibilidade de isolamento galvânica em alta frequência e a inexistência de transitórios de partida com elevados picos de corrente na entrada do conversor.

No funcionamento como circuitos de correção de fator de potência (PFC), destacam-se outras características como a possibilidade de se obter elevado fator de potência, com correntes de entrada em fase com a tensão de alimentação e reduzidas taxas de distorção harmônica, bem como o controle da tensão de saída.

Quando operando no modo de condução descontínua, estes conversores tem a corrente de entrada seguindo naturalmente a tensão de alimentação, de forma que não existe a necessidade de utilização de sensores de corrente para obter a característica de elevado fator de potência, simplificando o sistema de controle do conversor [2-4].

Desta forma, apresenta-se uma proposta de fonte de alimentação monofásica de estágio único empregando o conversor SEPIC com interruptores do lado CA (corrente alternada), para a aplicação em carregadores de baterias de sistemas de telecomunicações.

Neste caso, não é utilizada uma ponte retificadora na entrada do conversor, o que contribui para o aumento do rendimento, já que nos casos em que ela é empregada, a ponte retificadora torna-se responsável por um percentual significativo das perdas dos conversores.

Esta topologia foi apresentada em [4], porém, o artigo limitou-se a apresentar resultados de simulação. O presente artigo, além de apresentar resultados experimentais, também apresenta todas as equações de projeto dos componentes de potência, assim como uma metodologia de projeto.

Recentemente, outras topologias de conversores SEPIC têm sido propostas com o objetivo de reduzir perdas por condução e por comutação. Entretanto, estes artigos discutem apenas topologias não isoladas [5-7].

Neste trabalho, é apresentada a topologia da fonte de alimentação monofásica de estágio único empregando o conversor SEPIC, são descritas as etapas de operação do conversor e suas principais formas de onda. Na sequência, é realizada a análise matemática para a garantia de operação no modo de condução descontínua e para o projeto dos componentes de potência.

Nas últimas seções do trabalho, são apresentados os resultados do projeto de um protótipo de fonte de alimentação, resultados experimentais e observações e conclusões sobre os resultados obtidos.

II. TOPOLOGIA PROPOSTA

A topologia proposta é baseada no conversor SEPIC operando no modo de condução descontínuo (MCD). Neste

modo de operação, o conversor SEPIC tem a característica de emular uma resistência, drenando correntes senoidais do sistema de alimentação.

Na Fig. 1 pode-se observar a topologia do conversor proposto; a mesma possui estágio único para conversão CA-CC. Como observa-se a topologia possui dois interruptores (S_1 e S_2) e dois diodos (D_1 e D_2), sendo que, os semicondutores ímpares conduzem no semiciclo positivo da rede de energia elétrica e os pares no semiciclo negativo.

A topologia apresentada na Fig. 1 possui as mesmas características da topologia tradicional, como elevado fator de potência, conversão CA-CC com estágio único, isolamento galvânica em alta frequência entre a rede elétrica e a carga e possibilidade de múltiplas saídas.

Entretanto, a topologia proposta apresenta um número menor de semicondutores em condução no caminho da corrente nas duas primeiras etapas de operação. Tal característica é potencial para que o conversor apresente menores perdas em condução e, conseqüentemente, maior rendimento.

Como desvantagem, pode-se citar o aumento no número de interruptores. Observa-se que os interruptores estão referenciados ao mesmo potencial podendo ser comandados a conduzir e bloquear com o mesmo pulso de comando.

A. Etapas de Operação

Conhecendo a topologia proposta é importante observar as suas respectivas etapas de operação. Como sabe-se que o conversor irá operar em MCD apresenta-se, na Fig. 2, as três etapas de operação, válidas para o semiciclo positivo da rede CA de alimentação.

Na primeira etapa de operação, o interruptor S_1 e o diodo intrínseco do interruptor S_2 conduzem, o indutor L_1 está sendo carregado pela rede e o indutor L_2 pelo capacitor C_1 . Durante essa etapa o capacitor C_2 alimenta a carga.

Na segunda etapa, o interruptor S_1 é comandado a bloquear e o diodo D_1 entra em condução. O capacitor C_1 está se carregando e a energia armazenada em L_2 está sendo transferida para a saída, alimentando a carga.

Na terceira etapa, as correntes dos indutores L_1 e L_2 se igualam em módulo, logo fazem com que se interrompa a transferência de energia para a carga, conseqüentemente o diodo D_1 bloqueia e o capacitor C_2 alimenta a carga.

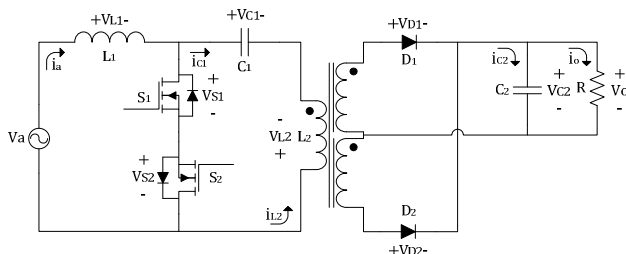


Figura 1. Topologia proposta baseada no conversor SEPIC.

Através da análise das etapas de operação observa-se um menor número de semicondutores no caminho da corrente entre a alimentação do conversor e a carga. Assim, pretende-se obter um rendimento superior ao da topologia convencional do conversor CA-CC SEPIC que possui uma ponte retificadora na entrada.

B. Formas de Ondas

Nas Fig. 3 e Fig. 4 apresentam-se, respectivamente, as formas de ondas esperadas para as correntes e tensões nos indutores L_1 e L_2 , no interruptor S_1 e no diodo D_1 . Essas formas de ondas são válidas para o semiciclo positivo da rede CA de alimentação em um período de comutação.

Como pode-se observar na primeira etapa de operação a corrente nos dois indutores cresce linearmente, pois ambos estão sendo carregados. Durante essa etapa o interruptor S_1 conduz a soma das correntes dos indutores.

Já na segunda etapa, as correntes dos dois indutores decrescem linearmente, pois ambos estão sendo descarregados. Durante essa etapa o diodo D_1 conduz a soma das correntes dos indutores.

Já na terceira etapa o valor das correntes das indutâncias é igual em módulo, logo faz com que se interrompa a transferência de energia e, conseqüentemente, o bloqueio do diodo D_1 .

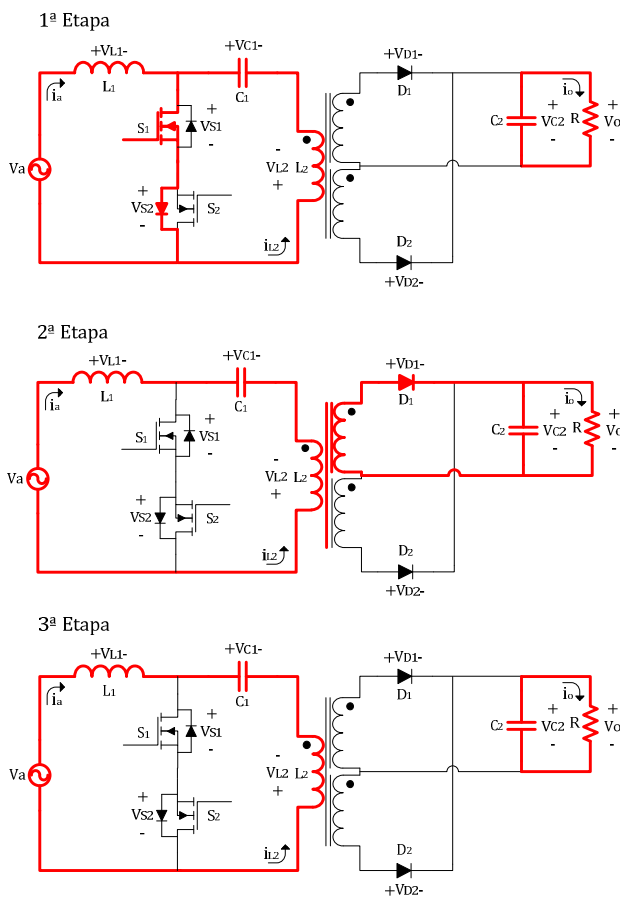


Figura 2. Etapas de operação do conversor em MCD.

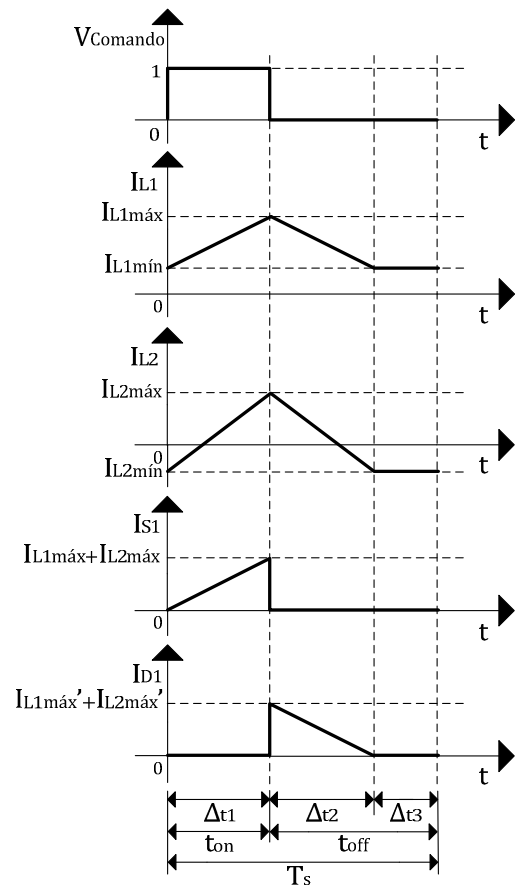


Figura 3. Forma de ondas das correntes nos componentes do conversor.

Em relação às tensões nos componentes do conversor pode-se observar que tanto a tensão sobre L_1 quanto a tensão sobre L_2 são iguais. Na primeira etapa esta tensão é igual a tensão da fonte de alimentação e na segunda etapa é igual a tensão de saída refletida ao primário.

Já para o interruptor S_1 , na segunda etapa, pode-se observar que a tensão sobre ele é igual a soma entre a tensão de alimentação (V_g) e a tensão de saída (V_o) refletida. Para o diodo D_1 , na primeira etapa de operação, observa-se que a tensão sobre seus terminais é igual a soma da tensão de entrada refletida e da tensão de saída.

A tensão sobre o capacitor C_1 é igual a própria tensão da rede de alimentação, ou seja, V_g .

O conversor SEPIC, quando operando em MCD, tem por característica drenar uma corrente seguindo o formato da tensão da rede de alimentação, apresentando, assim, fator de potência unitário. Pode-se observar na Fig. 5 a corrente que se espera drenar da rede, seguindo a tensão da rede de energia elétrica.

C. Restrições de Operação

1) Sobre a Relação de Transformação

Na primeira etapa de operação os diodos D_1 e D_2 devem permanecer bloqueados, independentemente se a tensão de

entrada for positiva (semiciclo positivo) ou negativa (semiciclo negativo).

Considerando a primeira etapa de operação apresentada na Fig. 2, consta-se que, pela polaridade dos pontos do transformador, o diodo D_1 se manterá bloqueado. Contudo, se a tensão do primário refletida for maior que a tensão de saída, o diodo D_2 entrará em condução.

Dessa forma, a tensão do primário refletida deve ser maior que a tensão de saída, garantindo que o diodo D_2 não entre em condução nesta etapa.

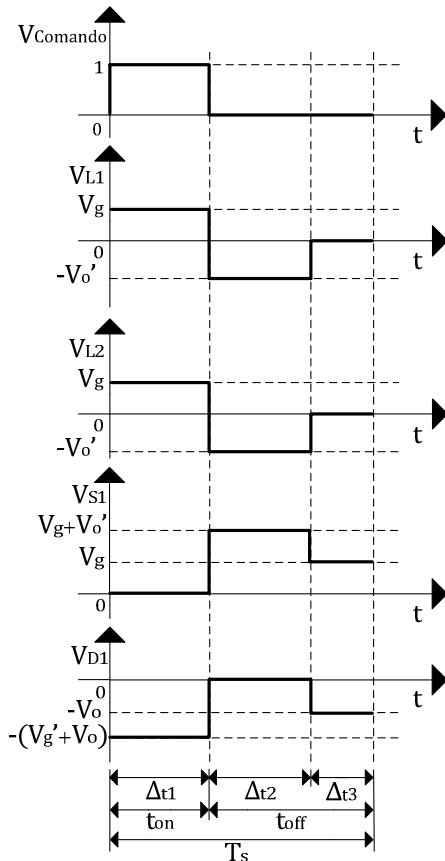


Figura 4. Formas de ondas das tensões nos componentes do conversor.

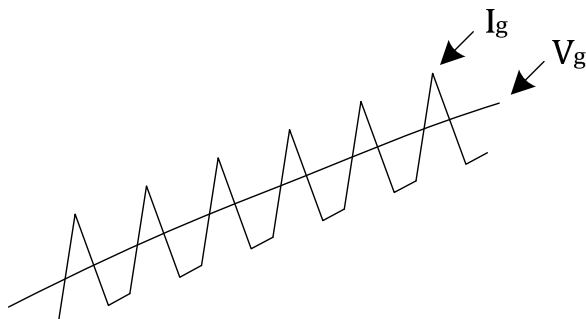


Figura 5. Detalhe da corrente e da tensão de entrada.

Reescrevendo esta restrição em termos dos parâmetros do conversor, tem-se que: a relação de transformação do transformador deve ser menor que o ganho estático do conversor.

Matematicamente tem-se:

$$n < M \tag{1}$$

Sendo:

$$M = \frac{V_o}{V_p} \tag{2}$$

$$n = \frac{n_2}{n_1} \tag{3}$$

Onde:

- n : relação de transformação;
- M : ganho estático;
- V_p : valor de pico da tensão de entrada;
- V_o : valor médio da tensão de saída;
- n_1 : número de espiras do enrolamento primário;
- n_2 : número de espiras do enrolamento secundário.

2) Sobre a Operação em MCD

Para garantir que o conversor opere em MCD, deve-se adotar um valor para o parâmetro k_a menor que o valor do parâmetro $k_{a_Crítico}$ [2-4].

Matematicamente tem-se que:

$$k_a < k_{a_Crítico} \tag{4}$$

Sendo:

$$k_{a_Crítico} = \frac{1}{2 \cdot (M + n)^2} \tag{5}$$

Onde:

- k_a : parâmetro para operação em MCD;
- $k_{a_Crítico}$: parâmetro para operação em MCCr.

III. METODOLOGIA DE PROJETO

A metodologia de projeto é apresentada a seguir. As restrições de operação discutidas anteriormente são fundamentais para a descrição desta metodologia.

Com essas restrições, garante-se que o conversor terá as três etapas de operação conforme apresentado na Fig. 2.

As especificações de entrada (de projeto) para a metodologia são:

- V_p : valor de pico da tensão de entrada;
- V_o : valor médio da tensão de saída;
- P_o : potência de saída;
- f_s : frequência de comutação;
- Δi_{L_i} : ondulação da corrente do indutor L_i ;
- Δv_{C_1} : ondulação de tensão no capacitor C_1 ;
- T_r : *hold-up time*.

Inicialmente calcula-se o valor do ganho estático do conversor conforme (2).

Adota-se um valor para a relação de transformação n menor que o valor do ganho estático.

Calcula-se o valor do ganho $k_{a_crítico}$ a partir de (5).

Adota-se um valor do ganho k_a menor que o ganho $k_{a_crítico}$.

Calcula-se o valor da razão cíclica D a partir de (6):

$$D = \sqrt{2} \cdot M \cdot \sqrt{K_a} \quad (6)$$

Calcula-se o valor da indutância equivalente do conversor L_{eq} a partir de (7). A indutância equivalente é obtida igualando-se o valor médio da corrente de saída com o valor médio da corrente que passa pelos diodos.

$$L_{eq} = \frac{V_p^2 \cdot D^2}{4 \cdot f_s \cdot P_o} \quad (7)$$

O indutor L_1 é dimensionado pela ondulação de corrente que passa pelo mesmo na primeira etapa de operação, logo, tem-se (8).

$$L_1 = \frac{V_p \cdot D}{f_s \cdot \Delta i_{L_1}} \quad (8)$$

O indutor L_2 é dimensionado pela relação entre a indutância equivalente do conversor e o indutor L_1 . Assim, chega-se a (9).

$$L_2 = \frac{L_1 \cdot L_{eq}}{L_1 - L_{eq}} \quad (9)$$

O capacitor C_1 é dimensionado pelo critério de ondulação de tensão. Logo, apresenta-se (10).

$$C_1 = \frac{[(L_2 \cdot V_p - L_1 \cdot V_o) \cdot D + 2 \cdot L_1 \cdot V_o]^2 \cdot D^2 \cdot V_p}{8 \cdot L_1^2 \cdot V_o^2 \cdot f_s^2 \cdot L_2 \cdot \Delta v_{C_1}} \quad (10)$$

Já o capacitor C_2 que é responsável pela filtragem da tensão de saída é dimensionado levando em consideração o critério de *hold up time*, conforme (11).

$$C_2 = \frac{2 \cdot P_o \cdot T_r}{V_o^2 - (0,9 \cdot V_o)^2} \quad (11)$$

Considerando as formas de onda apresentadas na Fig. 4, observa-se que a máxima tensão sobre os interruptores é igual à $V_g + V_o$.

As expressões que representam os valores médio e eficaz da corrente nos interruptores S_1 e S_2 são apresentadas em (12) e (13), respectivamente.

$$i_{S_med} = \frac{V_p \cdot D^2}{2 \cdot \pi \cdot f_s \cdot L_{eq}} \quad (12)$$

$$i_{S_ef} = \sqrt{\frac{V_p^2 \cdot D^3}{12 \cdot f_s^2 \cdot L_{eq}^2}} \quad (13)$$

A máxima tensão aplicada nos diodos D_1 e D_2 é igual a $(V_g + V_o)$, como pode ser observado na Fig. 4.

Por meio das expressões (14) e (15) são definidos os valores médio e eficaz da corrente nos diodos.

$$i_{D_med} = \frac{D^2 \cdot V_p^2}{8 \cdot f_s \cdot L_{eq} \cdot V_o} \quad (14)$$

$$i_{D_ef} = \sqrt{\frac{2 \cdot V_p^3 \cdot D^3}{9 \cdot \pi \cdot f_s^2 \cdot L_{eq}^2 \cdot V_o}} \quad (15)$$

IV. PROJETO DO CONVERSOR

As especificações de projeto são apresentadas na Tabela I. De acordo com as especificações, esta fonte de alimentação tem sua aplicação em sistemas de telecomunicações.

A Tabela II apresenta os resultados do projeto realizado, de acordo com a metodologia de projeto discutida anteriormente.

V. RESULTADOS EXPERIMENTAIS

O protótipo da fonte de alimentação de estágio único foi construído a partir das especificações apresentadas na Tabela I. A lista dos principais componentes utilizados é apresentada na Tabela III.

A Fig. 6 apresenta uma foto da fonte de alimentação de estágio único implementada.

O circuito de controle foi implementado utilizando-se o circuito integrado UC3525. Como a fonte de alimentação opera no modo de condução descontínuo, as correntes de entrada possuem formato senoidal sem a necessidade de um circuito de controle para impor este formato. Assim, o amplificador operacional interno ao CI UC3525 foi configurado para ser o compensador da malha de tensão de saída.

De forma preliminar, os resultados apresentados são para a fonte de alimentação operando com malha aberta de tensão e com 80% da potência nominal.

TABELA I. ESPECIFICAÇÕES DE PROJETO.

Especificação	Valor
Tensão de entrada (V_g)	127V
Tensão de saída (V_o)	60V
Potência de saída (P_o)	300W
Frequência da rede de energia elétrica (f_r)	60Hz
Frequência de comutação (f_s)	50kHz
Ondulação de tensão em C1 (Δv_{C1})	30%
Ondulação de corrente em L1 (Δi_{L1})	10%
Hold-up-time (T_r)	8,33ms

TABELA II. VALORES OBTIDOS COM O PROJETO.

Grandeza	Valor
Valor de pico da tensão de entrada (V_p)	180V
Ganho estático do conversor (M)	0,333
Parâmetro crítico ($k_{a_critico}$)	1,246
Parâmetro adotado (k_a)	1,0
Relação de transformação (n)	0,3
Razão cíclica (D)	0,471
Indutor (L_1)	2,54mH
Indutor (L_2)	125,93μH
Capacitor (C_1)	0,75μF
Capacitor (C_2)	7,3mF

TABELA III. COMPONENTES UTILIZADOS.

Componente	Especificação
Indutor L_1	Indutância: 2,54mH Número de espiras: 163 Fio condutor: 2 x 23 AWG Núcleo: EE-42/20 IP12R
Indutor L_2	Indutância: 125,93μH Número de espiras do primário: 34 Número de espiras dos secundários: 10 Fio condutor do primário: 3 x 23 AWG Fio condutor dos secundários: 11 x 23 AWG Núcleo: EE-42/15 IP12R
Transistores S_1 e S_2	STW12NK80Z (800V/10,5A)
Diodos D_1 e D_2	MUR1560 (600V/15A)
Capacitor C_1	1μF/630V

Capacitor C_2	4 x 10000uF/63V
Circuito de comando	UC3525A

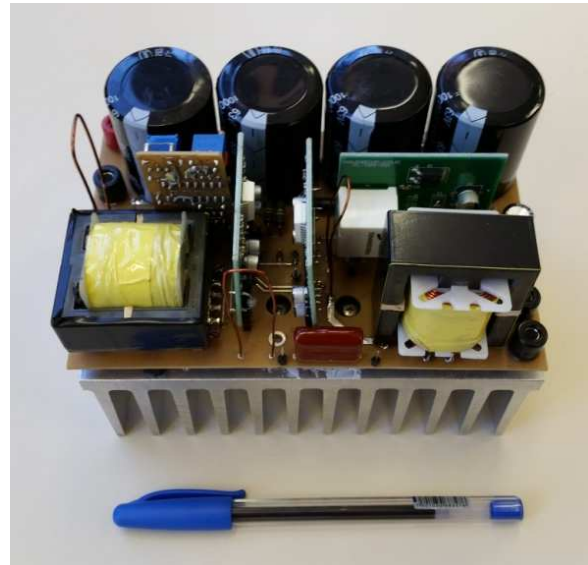


Figura 6. Foto da fonte de alimentação com estágio único.

A Fig. 7 apresenta as formas de onda da tensão e da corrente de entrada. Observa-se que a corrente de entrada possui formato senoidal e está em fase com a tensão de entrada.

Na Fig. 8 tem-se o espectro harmônico de corrente de entrada. A taxa de distorção harmônica total da corrente é de 2,62%.

Apresenta-se na Fig. 9 as formas de onda da tensão e da corrente de saída. O valor médio da tensão de saída é de aproximadamente 61,23 V enquanto que o valor médio da corrente de saída é de 3,61 A. Assim, a potência processada é de aproximadamente 221 W.

A Fig. 10 apresenta as formas de onda das tensões sobre os interruptores controlados. Observa-se que a máxima tensão sobre os interruptores é de aproximadamente 686 V e 537 V, respectivamente.

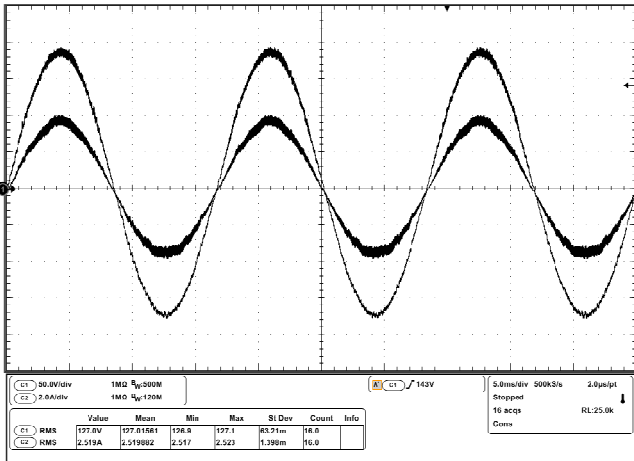


Figura 7. Formas de onda da tensão e da corrente de entrada.

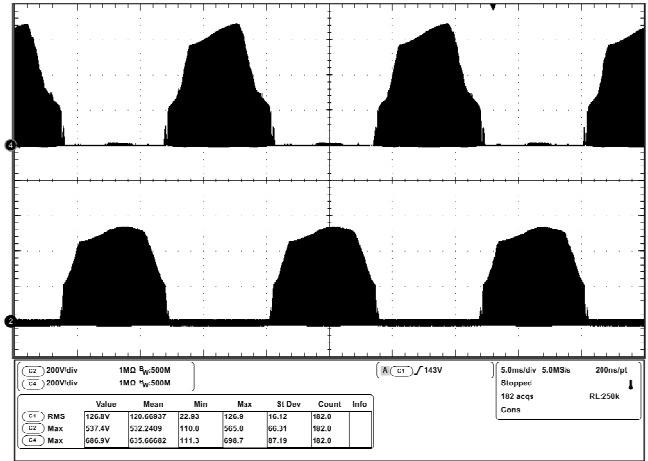


Figura 10. Formas de onda da tensão sobre os interruptores controlados.

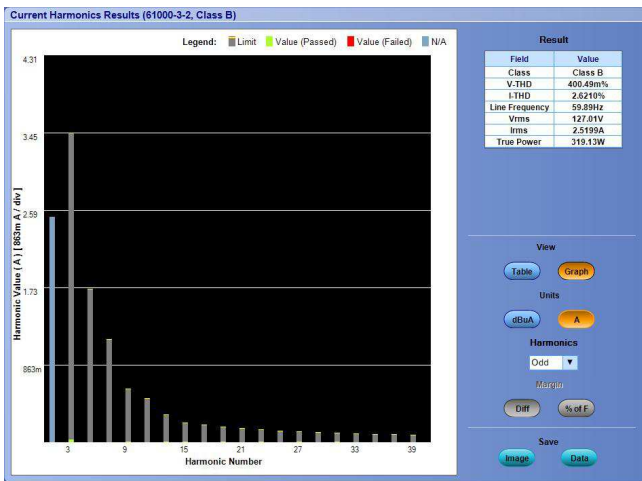


Figura 8. Espectro harmônico da corrente de entrada.

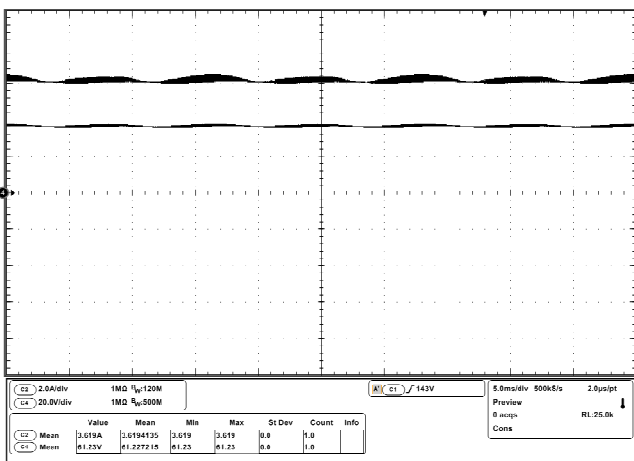


Figura 9. Formas de onda da tensão e da corrente de saída.

As Fig. 11 e Fig. 12 apresentam detalhes das formas de onda das tensões sobre os interruptores controlados. Observa-se uma sobretensão adicional causada pela indutância de dispersão do transformador e a atuação do circuito de grampeamento limitando a tensão sobre os interruptores.

Para o ensaio de rendimento, a fonte de alimentação opera com malha aberta de tensão e com potência nominal. A tensão de saída foi mantida constante ajustando-se o valor da razão cíclica.

Os transistores STW12NK80Z, que possuem R_{DSon} igual a 650 m Ω , foram substituídos por transistores SPW47N60C3, que possuem R_{DSon} igual a 70 m Ω . Como estes transistores são de 650 V, o circuito de grampeamento foi ajustado para grampear a tensão nos transistores em 630 V.

O núcleo de ferrite do indutor L_1 foi substituído por um núcleo de pó de ferro, com código K4022-E040.

A Fig. 13 apresenta a curva de rendimento em função da potência de saída. Nesta curva também é apresentado o limite estabelecido pela certificação 80 PLUS, que exige um rendimento mínimo de 80% para 20%, 50% e 100% da potência de saída (60 W, 150 W e 300 W para o projeto aqui apresentado). Observa-se que a fonte de alimentação não atinge o limite estabelecido pela certificação 80 PLUS em duas faixas de operação e por uma diferença máxima de 1%, ou seja, 3 W.

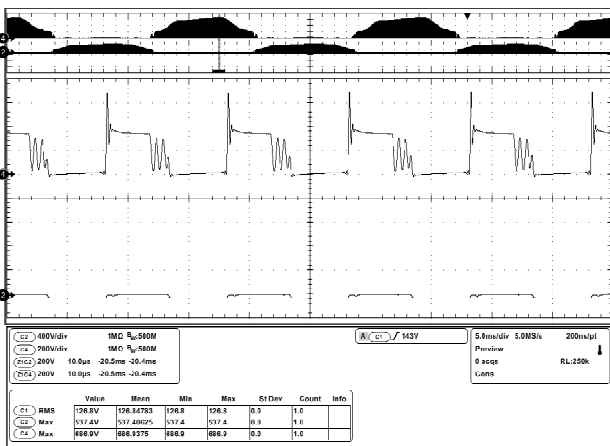


Figura 11. Detalhe da forma de onda da tensão sobre o interruptor S₁.

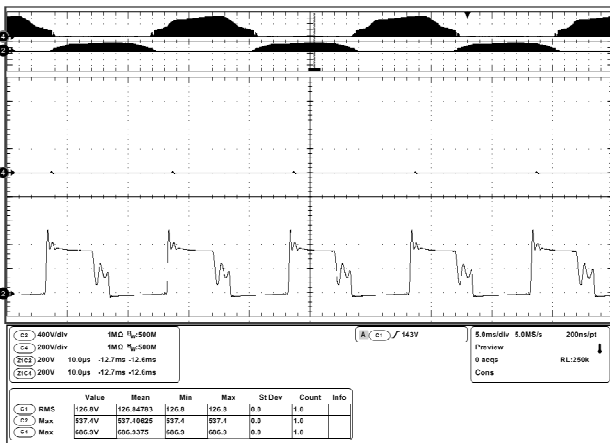


Figura 12. Detalhe da forma de onda da tensão sobre o interruptor S₂.

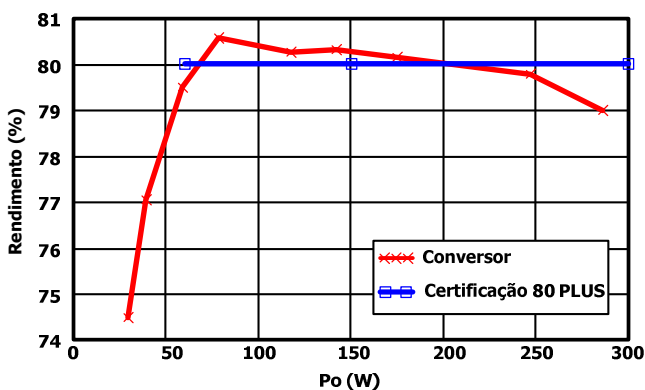


Figura 13. Curva experimental do rendimento em função da potência de saída.

Destaca-se que o rendimento obtido é para um conversor operando no modo de condução descontinuo, com comutação dissipativa, sem circuitos de ajuda à comutação e com grameamento do tipo RCD, ou seja, dissipativo.

Quando compara-se com uma fonte de alimentação de dois estágios, os resultados obtidos são equivalentes a dois conversores (retificador com elevado fator de potência e

conversor CC-CC isolado em alta frequência) operando com rendimentos de aproximadamente 90% cada um.

VI. CONCLUSÃO

Neste artigo foi analisada uma fonte de alimentação monofásica de estágio único baseada no conversor SEPIC com interruptores do lado CA. Esta topologia apresenta um número menor de semicondutores em condução no caminho da corrente nas duas primeiras etapas de operação. Tal característica é potencial para que o conversor apresente menores perdas em condução e, conseqüentemente, maior rendimento.

Apresentou-se a análise teórica e as principais equações de projeto dos componentes de potência. Tais equações permitem a reprodução e a implementação de projetos com outras especificações.

Uma metodologia de projeto foi apresentada e os resultados do projeto para uma fonte de 300W foram mostrados.

Os resultados experimentais apresentados mostram o correto funcionamento da fonte de alimentação de estágio único, que drena uma corrente praticamente senoidal com taxa de distorção harmônica da ordem de 2,6%. Para que a fonte de alimentação seja certificada pela 80 PLUS, o rendimento deve ser melhorado. Acredita-se que um novo projeto do indutor L₂ e a otimização do circuito de grameamento devem elevar o rendimento para o nível desejado, uma vez que deve-se reduzir as perdas em aproximadamente 3 W.

Devido a limitação de escolha no valor da relação de transformação do indutor L₂, consta-se que para baixas tensões de saída, tem-se elevados valores de corrente no secundário. Assim, acredita-se que esta fonte apresentará melhor desempenho em aplicações com tensões de saída mais elevadas.

Por fim, a fonte de alimentação de estágio único aqui apresentada caracteriza-se por apresentar elevada robustez, uma vez que para realizar a conversão CA-CC com elevado fator de potência e isolamento galvânica em alta frequência emprega apenas dois transistores e dois diodos e, devido a operação no modo de condução descontinuo, emprega somente um sistema de controle para a tensão de saída.

AGRADECIMENTOS

Os autores agradecem a CAPES pelo suporte financeiro na forma da Bolsa de Mestrado concedida ao Eng. Marcos Paulo Hirth.

REFERÊNCIAS

- [1] C. A. Canesin, I. Barbi, "A unity power factor multiple isolated outputs switching mode power supply using a single switch", Sixth Annual Applied Power Electronics Conference and Exposition, pp. 430 – 436, 1991.
- [2] D. S. L. Simonetti, J. Sebastian, F. S. dos Reis, J. Uceda, "Design criteria for SEPIC and Cuk converters as power factor preregulators in discontinuous conduction mode", International Conference on Industrial Electronics, Control, Instrumentation, and Automation, vol. 1, pp. 283 – 288, 1992.

- [3] D. S. L. Simonetti, J. Sebastian, J. Uceda, "The discontinuous conduction mode Sepic and Cuk power factor preregulators: analysis and design", *IEEE Trans. on Industrial Electronics*, vol. 44, no. 5, pp. 630 – 637, October, 1997.
- [4] D. Hou, Q. Zhang, X. Liu, "An isolated bridgeless power factor correction rectifier based on SEPIC topology". *Information Technology Journal*, pp. 2336 – 2342, 2011.
- [5] E. H. Ismail, "Bridgeless SEPIC rectifier with unity power factor and reduced conduction losses", *IEEE Trans. on Industrial Electronics*, vol. 56, no. 4, pp. 1147 – 1157, April, 2009.
- [6] A. J. Sabzali, E. H. Ismail, M. A. Al-Saffar, A. A. Fardoun, "New bridgeless DCM Sepic and Cuk PFC rectifiers with low conduction and switching losses", *IEEE Trans. on Industrial Electronics*, vol. 58, no. 9, pp. 4153 – 4160, September, 2011.
- [7] M. Mahdavi, H. Farzanehfard, "Bridgeless SEPIC PFC rectifier with reduced components and conduction losses", *IEEE Trans. on Industry Applications*, vol. 47, no. 2, pp. 873 – 881, March/April, 2011.