

**UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ**  
**DEPARTAMENTO ACADÊMICO DE ELÉTRICA**  
**CURSO DE ENGENHARIA ELÉTRICA**

**IGOR WOSNIAK**

**RETIFICADOR PFC HALF BRIDGE COM ELEVADO**  
**FATOR DE POTÊNCIA**

**TRABALHO DE CONCLUSÃO DE CURSO**

**PATO BRANCO**

**2017**

IGOR WOSNIAK

**RETIFICADOR PFC HALF BRIDGE COM ELEVADO  
FATOR DE POTÊNCIA**

Trabalho de Conclusão de Curso apresentado ao Departamento Acadêmico de Elétrica como requisito parcial para obtenção do grau de Engenheiro Eletricista no Curso de Engenharia Elétrica da Universidade Tecnológica Federal do Paraná.

Orientador: MSc. Diogo Ribeiro Vargas

Co-orientador: MSc. Marcelo Flavio Guepfruh

**PATO BRANCO**

**2017**

## **TERMO DE APROVAÇÃO**

O trabalho de Conclusão de Curso intitulado **Retificador PFC Half Bridge com Elevado Fator de Potência**, do aluno **Igor Wosniak** foi considerado **APROVADO** de acordo com a ata da banca examinadora N° 141 de 2017.

Fizeram parte da banca os professores:

**Jonatas Policarpo Américo (Presidente)**

**Carlos Marcelo de Oliveira Stein**

**Jean Patric da Costa**

## AGRADECIMENTOS

Em primeiro lugar, agradeço aos meus pais, que estiveram sempre ao meu lado me incentivando e apoiando durante o período de graduação.

Ao meu co-orientador, professor Ms. Marcelo Flavio Guepfrih, por ter aceitado ser meu orientador, pela paciência, apoio e confiança em meu trabalho.

Ao meu orientador, professor Diogo Ribeiro Vargas, pelas discussões e conselhos na etapa de implementação e correções do projeto.

Agradeço também a UTFPR, pela bolsa concedida através do Edital 08/2016, que tornou possível implementação desse projeto.

## RESUMO

WOSNIAK, Igor. RETIFICADOR PFC HALF BRIDGE COM ELEVADO FATOR DE POTÊNCIA. 66 f. Trabalho de Conclusão de Curso – Curso de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2017.

Devido a crescente quantidade de equipamentos elétricos alimentados em corrente contínua, torna-se cada vez mais necessária a utilização de conversores de corrente alternada para corrente contínua, também conhecidos como retificadores de tensão. Quando esses retificadores começaram a surgir, eram baseados em diodos semicondutores e não possuíam nenhum tipo de controle, tornando o processo de conversão pouco eficiente. Logo, cada vez mais surge a necessidade de otimização referente a qualidade da energia, que atualmente é realizada através de retificadores controlados. Esses circuitos de controle tem como objetivo a elevação do fator de potência e redução de distorções harmônicas, melhorando a qualidade da energia drenada da rede. Dentre várias topologias clássicas, o retificador monofásico dobrador de tensão *half bridge* foi escolhido para análise, por ser uma topologia muito utilizada em pré reguladores de fator de potência e possuir característica regenerativa. Nesse trabalho, o sistema de controle é constituído por uma malha de controle de corrente e outra malha de controle de tensão, ambas analógicas, projetadas com base no modelo de valores médios instantâneos e apoiado nos conceitos do controle clássico. Os resultados experimentais são comparados com os dados simulados e verificados de acordo com as Normas 414/2010 da Agência Nacional de Energia Elétrica (ANEEL) e 61000-3-2 da Comissão Eletrotécnica Internacional (*International Electrotechnical Commission - IEC*), que estabelecem os limites máximos para fator de potência e distorção harmônica total, respectivamente. Por meio desse trabalho, pode-se observar o funcionamento do circuito de controle, que resultou em um retificador com 84,23% de eficiência, 99,30% de fator de potência real e 5,87% de distorção harmônica total.

**Palavras-chave:** Retificador, *Boost*, Fator de Potência, Distorção Harmônica Total, Controle.

## ABSTRACT

WOSNIAK, Igor. HALF BRIDGE PFC RECTIFIER WITH HIGH POWER FACTOR. 66 f. Trabalho de Conclusão de Curso – Curso de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná. Pato Branco, 2017.

Due to the increasing amount of electrical equipment fed in direct current, it becomes increasingly necessary the use of AC-DC converters, also known as voltage rectifiers. When these rectifiers began to emerge, they were based on semiconductor diodes and had any kind of control, making the conversion process inefficient. Therefore, there is an increasing need for optimization regarding the quality of the energy, which is currently performed through controlled rectifiers. These control circuits aim to increase the power factor and reduce harmonic distortions, improving the quality of energy drained from the grid. Among several classic topologies, the single phase half bridge voltage doubler rectifier was chosen for analysis, because it is a widely used topology in power factor pre-regulators and has regenerative characteristic. In this paper, the control system consists of a current control loop and another voltage control loop, both analogue, projected based on the instantaneous averaged modeling and supported by the concepts of classical control. The experimental results are compared with the simulated data and verified according to the Norms 414/2010 of the National Agency of Electrical Energy (ANEEL) and 61000-3-2 of the International Electrotechnical Commission(IEC), which establish the maximum limits of power factor and total harmonic distortion, respectively. Through this paper, it can be observed the operation of the control circuit, which resulted in a rectifier with 84,23 % efficiency, 99,30 % of real power factor and 5,87 % of total harmonic distortion.

**Keywords:** Rectifier, Boost, Power Factor, Total Harmonic Distortion, Control.

## LISTA DE FIGURAS

FIGURA 1 – ENVELOPE DE CORRENTE DE ENTRADA CLASSE D DA NORMA IEC 61000-3-2 .....	12
FIGURA 2 – CLASSIFICAÇÃO DOS RETIFICADORES PFC .....	15
FIGURA 3 – RETIFICADOR <i>HALF BRIDGE</i> DOBRADOR DE TENSÃO ..	16
FIGURA 4 – ESTRUTURA DO RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO .....	18
FIGURA 5 – CIRCUITO PARA A PRIMEIRA ETAPA DE FUNCIONAMENTO DO RETIFICADOR .....	19
FIGURA 6 – CIRCUITO PARA A SEGUNDA ETAPA DE FUNCIONAMENTO DO RETIFICADOR .....	20
FIGURA 7 – DIAGRAMA DE BODE DA FUNÇÃO TRANSFERÊNCIA SIMPLIFICADA DA CORRENTE DE ENTRADA EM FUNÇÃO DA RAZÃO CÍCLICA .....	22
FIGURA 8 – ESTRUTURA SIMPLIFICADA DO RETIFICADOR .....	23
FIGURA 9 – ESTRUTURA SIMPLIFICADA DO RETIFICADOR COM IMPE- DÂNCIA EQUIVALENTE .....	23
FIGURA 10 – DIAGRAMA DE BODE DA FUNÇÃO TRANSFERÊNCIA SIMPLIFICADA DA TENSÃO DE SAÍDA EM FUNÇÃO DA CORRENTE DE ENTRADA .....	24
FIGURA 11 – GERAÇÃO DE SINAL PWM .....	25
FIGURA 12 – ESTRUTURA DO RETIFICADOR SIMPLIFICADO COM FONTE DE TENSÃO E INDUTOR .....	26
FIGURA 13 – ESTRUTURA COMPLETA DO CIRCUITO DE CONTROLE ..	31
FIGURA 14 – ESTRUTURA DA MALHA DE CONTROLE DE CORRENTE ..	32
FIGURA 15 – CIRCUITO COMPENSADOR DE CORRENTE .....	32
FIGURA 16 – MODULAÇÃO PWM .....	34
FIGURA 17 – ESTRUTURA DE MALHA DE CONTROLE DE TENSÃO .....	36
FIGURA 18 – CIRCUITO COMPENSADOR DE TENSÃO .....	37
FIGURA 19 – CIRCUITO DE REFERÊNCIA DE TENSÃO .....	40
FIGURA 20 – CIRCUITO DE AMOSTRA DE TENSÃO DE SAÍDA DO RETIFI- CADOR .....	41
FIGURA 21 – CIRCUITO SUBTRATOR DE TENSÃO .....	42
FIGURA 22 – CIRCUITO COMPENSADOR DE TENSÃO PROJETADO .....	43
FIGURA 23 – CIRCUITO DE AMOSTRA DE CORRENTE DA REDE .....	43
FIGURA 24 – MULTIPLICADOR ANALÓGICO AD633 .....	44
FIGURA 25 – CIRCUITO DE AQUISIÇÃO DO SINAL DE CORRENTE DE EN- TRADA .....	45

FIGURA 26–	CIRCUITO SUBTRATOR DE CORRENTE .....	45
FIGURA 27–	CIRCUITO COMPENSADOR DE CORRENTE PROJETADO .	46
FIGURA 28–	COMPARADOR PWM .....	47
FIGURA 29–	COMPARADOR PWM COMPLEMENTAR .....	47
FIGURA 30–	CIRCUITO DE TEMPO MORTO PARA O SINAL PWM .....	48
FIGURA 31–	CIRCUITO DE TEMPO MORTO PARA O SINAL PWM COMPLE- MENTAR .....	48
FIGURA 32–	CIRCUITO DE ACIONAMENTO <i>CHARGE PUMP</i> .....	49
FIGURA 33–	CIRCUITO DE ACIONAMENTO IR2110 .....	50
FIGURA 35–	MEDIDAS DO RETIFICADOR NÃO CONTROLADO PARA TEN- SÃO DE ENTRADA DE 127V .....	52
FIGURA 36–	AMOSTRA DE CORRENTE DA REDE (CH2) E AMOSTRA DE CORRENTE DE SAÍDA DO SENSOR DE CORRENTE DO RETIFI- CADOR NÃO CONTROLADO (CH1) .....	52
FIGURA 37–	DFT DO SINAL DE CORRENTE DO RETIFICADOR NÃO CON- TROLADO .....	53
FIGURA 38–	COMPARAÇÃO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR NÃO CONTROLADO COM A NORMA IEC 61000-3-2 .....	53
FIGURA 39–	AMOSTRA DE CORRENTE DA REDE (CH2) E AMOSTRA DE CORRENTE DE SAÍDA DO SENSOR DE CORRENTE DO RETIFI- CADOR CONTROLADO (CH1) .....	54
FIGURA 40–	MEDIDAS DO RETIFICADOR CONTROLADO PARA TENSÃO DE ENTRADA DE 127V .....	55
FIGURA 41–	TEMPO MORTO DO CIRCUITO IMPLEMENTADO .....	55
FIGURA 42–	SINAL DO COMPENSADOR DE CORRENTE (CH1) E SINAL DO COMPENSADOR DE TENSÃO (CH2) .....	56
FIGURA 43–	RELAÇÃO ENTRE POTÊNCIA DE SAÍDA E RENDIMENTO DO RETIFICADOR CONTROLADO .....	58
FIGURA 44–	DFT DO SINAL DE CORRENTE DO RETIFICADOR CONTRO- LADO .....	59
FIGURA 45–	COMPARAÇÃO DAS DISTORÇÕES HARMÔNICAS DE COR- RENTE DO RETIFICADOR CONTROLADO COM A NORMA IEC 61000-3-2 .....	61
FIGURA 46–	DESBALANÇO DE TENSÃO ENTRE CAPACITORES .....	61
FIGURA 47–	CIRCUITO DE ELIMINAÇÃO DE EESBALANÇO ENTRE CAPA- CITORES .....	62



## LISTA DE TABELAS

TABELA 1	– LIMITES PARA AS HARMÔNICAS DE CORRENTE DA CLASSE D DA NORMA IEC 61000-3-2 .....	12
TABELA 2	– PARÂMETROS DE CÁLCULO PARA INDUTOR DE ENTRADA DO RETIFICADOR CONTROLADO .....	28
TABELA 3	– PARÂMETROS DE CÁLCULO PARA CAPACITORES DE SAÍDA DO RETIFICADOR CONTROLADO .....	30
TABELA 4	– PARÂMETROS PARA CÁLCULO DO COMPENSADOR DE TENSÃO .....	42
TABELA 5	– PARÂMETROS PARA CÁLCULO DO COMPENSADOR DE CORRENTE .....	46
TABELA 6	– RESULTADOS DO RETIFICADOR DOBRADOR DE TENSÃO NÃO CONTROLADO .....	51
TABELA 7	– RESULTADOS DO RETIFICADOR DOBRADOR DE TENSÃO CONTROLADO .....	54
TABELA 8	– TENSÃO DE ENTRADA X RENDIMENTO .....	57
TABELA 9	– COMPARAÇÃO ENTRE A NORMA IEC 61000-3-2 E OS VALORES MEDIDOS PARA OS RETIFICADORES NÃO CONTROLADO E CONTROLADO .....	60

## LISTA DE SÍMBOLOS

FP	Fator de Potência
THD	<i>Total Harmonic Distortion</i>
ANEEL	Agência Nacional de Energia Elétrica
IEC	<i>International Electrotechnical Commission</i>
PFC	<i>Power Factor Correction</i>
CA	Corrente Alternada
PWM	<i>Pulse Width Modulation</i>
CC	Corrente Contínua
S1	MOSFET 1 do Retificador
S2	MOSFET 2 do Retificador
C1	Capacitor 1 do Retificador
$V_i$	Tensão de Entrada do Retificador
C2	Capacitor 2 do Retificador
L	Indutância de Entrada
$V_L$	Tensão sobre a Indutância de Entrada
$I_L$	Corrente Circulante no Indutor
$R_L$	Resistência Parasita do Indutor
$R_{s1}$	Resistência Parasita da Chave S <sub>1</sub>
R	Resistência da Carga
$V_{c1}$	Tensão no Capacitor C <sub>1</sub>
$V_{c2}$	Tensão no Capacitor C <sub>2</sub>
$R_{s2}$	Resistência Parasita da Chave S <sub>2</sub>
D	Razão Cíclica
$V_o$	Tensão de Saída do Retificador

$f_s$       Frequência de Chaveamento  
 $P_o$       Potência de Saída do Retificador

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	<b>10</b>
1.1	OBJETIVOS	13
1.2	ORGANIZAÇÃO DO TRABALHO	13
<b>2</b>	<b>CLASSIFICAÇÃO DE CONVERSORES CA-CC</b>	<b>15</b>
<b>3</b>	<b>RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO</b>	<b>18</b>
3.1	ETAPAS DE FUNCIONAMENTO E MODELAGEM	18
3.2	RAZÃO CÍCLICA	24
3.3	INDUTÂNCIA DE ENTRADA	26
3.3.1	Cálculo da Indutância	27
3.4	CAPACITÂNCIA DE SAÍDA	28
3.4.1	Cálculo das Capacitâncias	29
<b>4</b>	<b>PROJETO DOS CONTROLADORES</b>	<b>31</b>
4.1	MALHA DE CONTROLE DE CORRENTE	31
4.1.1	Sensor de Corrente	34
4.1.2	Modulador PWM	34
4.1.3	Compensador de Corrente	35
4.2	MALHA DE CONTROLE DE TENSÃO	36
4.2.1	Compensador de Tensão	37
4.2.2	Ganhos da Malha de Tensão	38
4.2.3	Compensador de Tensão	39
4.3	REFERÊNCIA DE TENSÃO	40
4.4	AMOSTRA DE TENSÃO DE SAÍDA DO RETIFICADOR	41
4.5	SINAL DE ERRO DE TENSÃO	41
4.6	COMPENSADOR DE TENSÃO	42
4.7	AMOSTRA DE CORRENTE DA REDE	43
4.8	MULTIPLICADOR	44
4.9	AQUISIÇÃO DO SINAL DE CORRENTE DE ENTRADA	44
4.10	SINAL DE ERRO DE CORRENTE	45
4.11	COMPENSADOR DE CORRENTE	46
4.12	SINAL PWM	47
4.13	TEMPO MORTO	47
4.14	CIRCUITO DE ACIONAMENTO	48
<b>5</b>	<b>RESULTADOS EXPERIMENTAIS</b>	<b>51</b>
5.1	RETIFICADOR NÃO CONTROLADO	51
5.2	RETIFICADOR CONTROLADO	54
<b>6</b>	<b>CONCLUSÃO</b>	<b>63</b>
6.1	TRABALHOS FUTUROS	64
	REFERÊNCIAS	65

## 1 INTRODUÇÃO

Atualmente, com a grande quantidade de cargas indutivas e equipamentos eletrônicos conectados no sistema elétrico, a qualidade da energia elétrica tem diminuído de forma significativa. As fontes de alimentação dos equipamentos eletro-eletrônicos possuem estágios de retificação por meio de diodos com objetivo de transformar a Corrente Alternada (CA), fornecida pelas concessionárias de energia elétrica, em Corrente Contínua (CC). Por isso, a corrente nesses equipamentos é não-linear em relação à tensão de entrada, reduzindo assim o Fator de Potência (FP) e aumentando a Distorção Harmônica Total (*Total Harmonic Distortion* - THD) do sistema (LARICO, 2007).

O FP é um importante indicador de qualidade de energia e pode ser representado através de duas formas. A primeira é a relação entre a potência ativa e a potência aparente e a segunda é utilizada para formas de ondas senoidais e depende da defasagem entre a tensão e a corrente, como mostram as Equações (1) e (2) (BATARSEH & WEI, 2001).

$$FP = \frac{P(W)}{S(VA)} \quad (1)$$

$$FP = \frac{VI \cos \theta}{VI} = \cos \theta \quad (2)$$

A redução do FP significa aumento de energia reativa na rede, ou seja, quanto menor o FP, maior a quantidade de energia elétrica desperdiçada, fazendo com que hajam gastos desnecessários que são repassados aos consumidores em forma de tarifas, as quais são cobradas pelas concessionárias de energia elétrica.

Além da redução do FP, as cargas indutivas e equipamentos eletrônicos aumentam a energia reativa e geram correntes pulsadas e descontínuas, que geram distorções harmônicas. Essas distorções interferem em outros equipamentos e causam problemas em elementos do sistema elétrico, como diminuição do tempo de vida útil, sobreaquecimento,

acionamento incorreto de elementos de proteção e perda de eficiência (ROGGIA, 2009).

As distorções harmônicas são representadas por um indicador conhecido como THD. Esse indicador é definido através da razão entre o valor de corrente eficaz da forma de onda, excluindo-se a fundamental, e a amplitude de corrente da fundamental, de acordo com a Equação (3).

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (3)$$

Quanto menor o valor da THD, menor o conteúdo harmônico do sinal. Além disso, a THD possui uma relação inversamente proporcional ao FP (POMÍLIO, 2014), como mostra a Equação (4).

$$FP = \frac{\cos\theta}{\sqrt{1 + THD^2}} \quad (4)$$

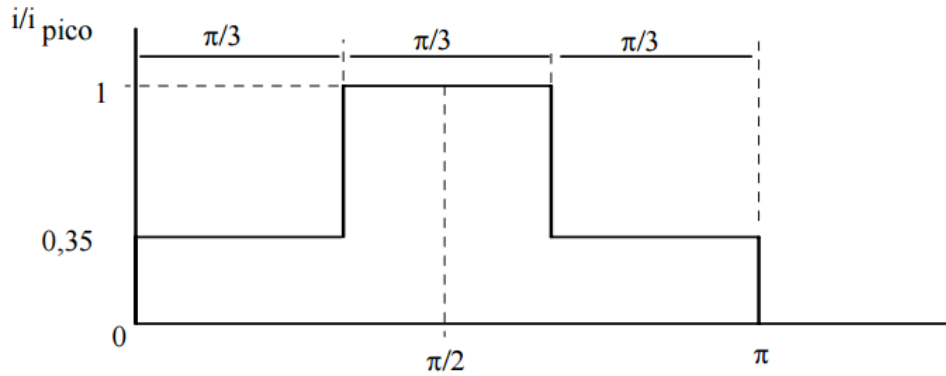
Com o rápido avanço da eletrônica de potência nas últimas décadas, houve um grande crescimento na produção, e conseqüentemente na utilização, de equipamentos elétricos e eletrônicos, que tornaram necessária a criação de algumas normas referentes ao FP e distorções harmônicas para manter a qualidade da energia elétrica em níveis toleráveis.

A Resolução Normativa N° 414/2010 da ANEEL (Agência Nacional de Energia Elétrica) estabelece que o fator de potência mínimo, indutivo ou capacitivo, deve ser 0,92 para os grupos A e B, que engloba unidades consumidoras com fornecimento em tensão igual ou superior a 2,3 kV e inferior a 2,3 kV, respectivamente. Caso ocorra o não cumprimento dessa norma, é cobrada uma multa que varia em função da energia elétrica e demanda de potência reativas excedentes (ANEEL, 2010).

As indústrias que exportam aparelhos eletrônicos e grande parte dos estudos acadêmicos consideram normas internacionais como a IEC-61000-3-2, que determina valores máximos de injeção de conteúdo harmônico para eletrônicos conectados na rede de baixa tensão variando de 220 V a 240 V entre fase e neutro e com corrente igual ou inferior a 16 A por fase e frequência entre 50 a 60 Hz (ROGGIA, 2009). Tendo em vista que a norma em questão tem origem europeia, não há limitações definidas para tensões abaixo de 220 V, já que esse é o nível de tensão atualmente utilizado na Europa.

A IEC-61000-3-2 estabelece limites de conteúdo harmônico para quatro classes de equipamentos, nomeadas de A a D. A classe D, utilizada nesse trabalho, representa equipamentos monofásicos com potência ativa de entrada superior a 75 W e inferior a 600 W,

como computadores pessoais, monitores e televisões (RODRIGUEZ; DIXON; ESPINOZA; PONTT; LEZANA, 2005). Esses equipamentos devem possuir a forma de onda para corrente de entrada delimitada pelo formato estabelecido pelo "envelope" apresentado na Figura 1.



**Figura 1: Envelope de corrente de entrada classe D da Norma IEC 61000-3-2**

**Fonte: POMÍLIO (2014).**

A Tabela 1 estabelece, de forma resumida, os valores máximos para os harmônicos de corrente para equipamentos da classe D.

**Tabela 1: Limites para as harmônicas de corrente da classe D da Norma IEC 61000-3-2**

Ordem do Harmônico (n)	Classe D (mA/W)
<b>Harmônicas Ímpares</b>	
3	3,4
5	1,9
7	1,0
9	0,5
11	0,35
13	0,296
$15 \leq n \leq 39$	$3,85/n$

**Fonte: Adaptado de POMÍLIO (2014).**

Devido a necessidade de cumprir essas normas, surgiu o método da Correção de Fator de Potência (*Power Factor Correction* - PFC), que pode ser realizada através de filtros passivos, que consiste em soluções simples, porém pouco eficientes, e filtros ativos, mais complexos e com alta eficiência.

Nesse trabalho, o foco será a modelagem, simulação e implementação de um retificador dobrador de tensão controlado analogicamente. Essa topologia é altamente utilizada em pré-reguladores de tensão e em aplicações onde o conversor deve ser regenerativo ou bidirecional, ou seja, onde a fluxo de energia pode se deslocar da entrada para a saída do retificador ou vice versa.

## 1.1 OBJETIVOS

Esse trabalho tem como objetivo o estudo da topologia do conversor dobrador de tensão do tipo *half bridge*, assim como a simulação e implementação de um sistema de controle para corrigir o fator de potência, reduzir a distorção harmônica e fixar o valor de tensão na saída do conversor.

Os objetivos específicos são:

- a) Estudo bibliográfico da topologia de retificador de tensão dobrador de tensão *half bridge*;
- b) Modelagem, simulação e implementação do retificador com cerca de 250W de potência de saída, com correção de FP e redução de THD;
- c) Análise dos resultados do protótipo;
- d) Verificar se o modelo experimental respeita as normas que estabelecem os limites máximos de FP e THD.

## 1.2 ORGANIZAÇÃO DO TRABALHO

No Capítulo 2 é apresentada a classificação dos retificadores PFC, destacando o método de controle ativo de alta frequência por modulação de largura de pulso. Além disso, define-se o retificador *boost half bridge* dobrador de tensão e suas vantagens, assim como suas etapas de funcionamento. Por fim, aborda-se as vantagens da técnica de controle por corrente média, escolhida para esse trabalho.

O Capítulo 3 aborda a modelagem matemática para as duas etapas de operação do retificador, com objetivo de obter as funções transferência necessárias para o projeto das malhas de controle de tensão e corrente. Também são definidas aqui as equações para razão cíclica, indutor e capacitores, necessárias para o projeto do retificador.



O Capítulo 4 tem como objetivo determinar a sequência de projeto detalhado para as malhas de controle de corrente e tensão. Além disso, são explicadas as funções e detalhes de todos os circuitos envolvidos no projeto do circuito de controle analógico.

O Capítulo 5 apresenta os resultados obtidos na implementação do retificador não controlado e do retificador controlado, comprovando-se a efetividade do circuito de controle e o cumprimento desejável das normas de FP e THD.

Por fim, no Capítulo 6 são apresentados os aspectos conclusivos do trabalho, bem como sugestões para trabalhos futuros.

## 2 CLASSIFICAÇÃO DE CONVERSORES CA-CC

Os conversores CA-CC com PFC podem ser divididos em soluções passivas e soluções ativas. Os conversores PFC que possuem apenas elementos passivos, como indutores, capacitores e diodos, são altamente confiáveis e robustos, porém são pesados, volumosos e sensíveis a surtos (POMÍLIO, 2014).

As soluções ativas possuem, além dos elementos passivos, elementos semicondutores controláveis, como IGBTs, MOSFETs e tiristores que controlam o sinal de entrada. Esse tipo de retificador pode ser ainda classificado em baixa ou alta frequência de chaveamento dos elementos ativos. As soluções ativas de baixa frequência são comutados pela rede e tem como desvantagem o volume elevado dos componentes passivos.

Em alta frequência (normalmente dezenas de kHz), como é o caso desse trabalho, o comando de acionamento para os elementos ativos pode ser realizado através de um sinal com Modulação por Largura de Pulso (*Pulse Width Modulation* - PWM) (NISHIOKA, 2011). Além disso, em alta frequência ainda há a vantagem devido à redução do volume dos elementos passivos. A Figura 2 demonstra a classificação dos retificadores PFC.

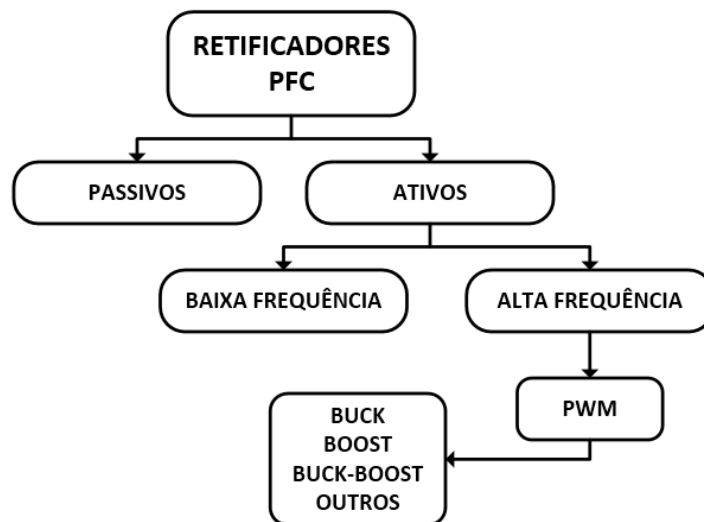


Figura 2: Classificação dos Retificadores PFC

Fonte: Autoria Própria.

Existem diversas topologias clássicas de conversores que podem ser utilizados para soluções ativas com modulação PWM em alta frequência, como por exemplo: *boost*, *buck*, *buck-boost*, *flyback*, SEPIC, Cuk, entre outros (ROGGIA, 2009). Um dos conversores mais utilizados atualmente para PFC é do tipo *boost* dobrador de tensão, pois possui como vantagem:

- Estrutura simples;
- Alta tensão no barramento CC;
- Fluxo de energia bidirecional (retificador regenerativo).

De forma mais específica, o retificador a ser implementado nesse projeto é do tipo *boost* com retificação controlada em meia ponte (*half bridge*), onde os MOSFETs S1 e S2 são controlados através de sinais PWM complementares, denominados como PWM1 e PWM2, como apresentado na Figura 3.

Esse circuito possui duas etapas de operação. Na primeira etapa, o MOSFET S1 recebe o comando do sinal PWM1 e entra em condução, carregando o capacitor C1 até o valor de tensão  $V_i$ . Na outra etapa, o MOSFET S2 recebe o comando do sinal PWM2 e entra em condução, carregando o capacitor C2 até o valor de tensão  $V_i$ . Logo, o valor de tensão de saída é a soma das tensões acumuladas nos dois capacitores, tornando a tensão de saída, no mínimo, o dobro da tensão de pico de entrada.

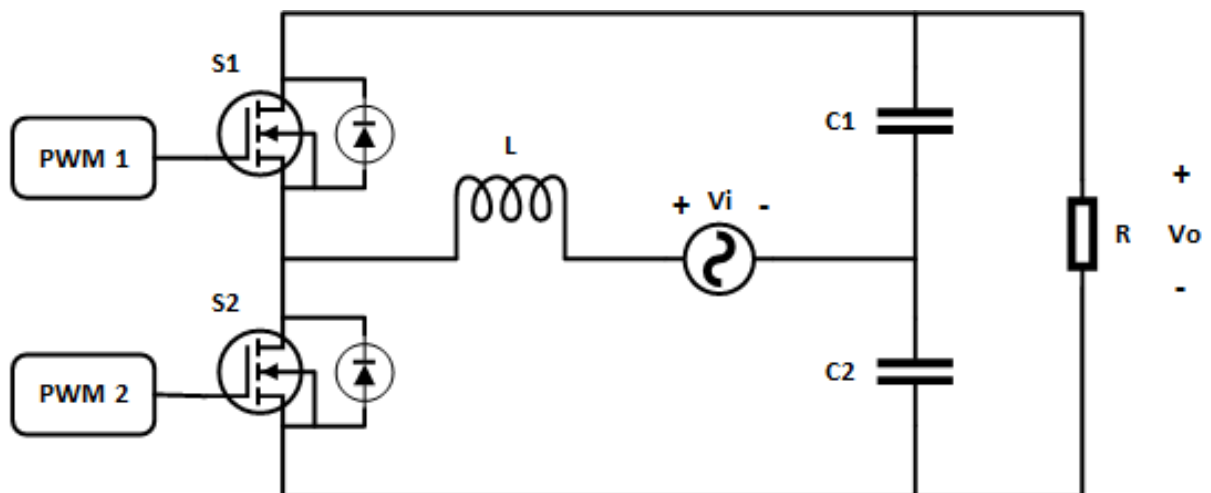


Figura 3: Retificador *Half Bridge* Dobrador de Tensão

Fonte: Autoria Própria.

Para realizar a correção do FP, é necessário o controle de corrente de entrada do circuito retificador. Esse controle de corrente pode ser realizado por meio de algumas

técnicas, classificadas como: corrente média instantânea, corrente de pico, histerese e controle por portadora programada (LARICO, 2007).

A técnica de controle por corrente média instantânea foi escolhida por ser a mais robusta e popular na atualidade. Essa técnica consiste em duas malhas de controle. A malha interna, ou de corrente, tem como função criar uma corrente de referência através do controle da razão cíclica do sinal de comando PWM. A malha externa tem como função regular a amplitude da corrente de referência, com objetivo de manter a tensão de saída constante, mediante variação de carga (LARICO, 2007). Essa técnica possui algumas vantagens e desvantagens listadas abaixo:

Vantagens:

- a) FP elevado;
- b) Frequência constante;
- c) Modulação por PWM.

Desvantagens:

- a) Deve-se obter as funções transferência do retificador para projetar as malhas de controle;
- b) Maior complexidade da modelagem do sistema.

### 3 RETIFICADOR MONOFÁSICO DOBRADOR DE TENSÃO

Neste capítulo serão abordados os cálculos para a modelagem do retificador monofásico dobrador de tensão e seus componentes passivos.

#### 3.1 ETAPAS DE FUNCIONAMENTO E MODELAGEM

A Figura 4 apresenta o circuito proposto para a modelagem do retificador, através do método dos valores médios instantâneos, que considera as resistências série do indutor  $L$ , das chaves  $S_1$  e  $S_2$  e dos capacitores  $C_1$  e  $C_2$ .

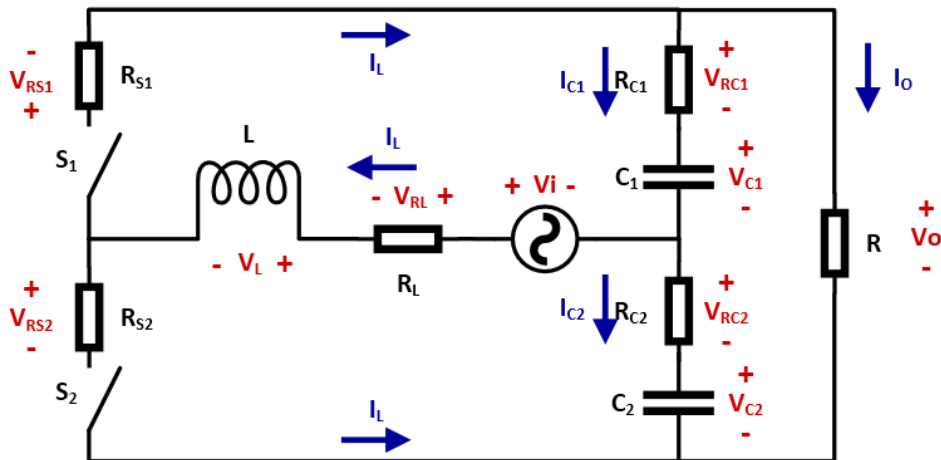
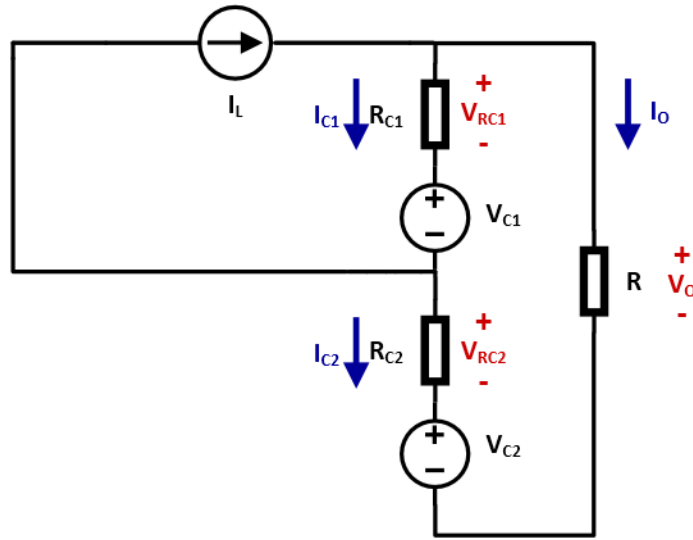


Figura 4: Estrutura do Retificador Monofásico Dobrador de Tensão

Fonte: Autoria Própria.

Essa topologia funciona em duas etapas, que são controlados através dos MOSFETs  $S_1$  e  $S_2$ , que recebem sinais de comando PWM complementares provenientes do circuito de controle, ou seja, quando o sinal aplicado no *gate* do MOSFET  $S_1$  estiver em nível alto, o sinal aplicado no *gate* do MOSFET  $S_2$  deve estar em nível baixo, evitando assim a ocorrência de curto circuito na fonte de tensão. A modelagem das duas etapas é descrita a seguir.

Etapa 1: Nessa etapa, a chave  $S_1$  está conduzindo e a chave  $S_2$  está aberta, carregando assim o capacitor  $C_1$  com o valor de tensão de entrada  $V_i$ . O circuito da etapa 1 é apresentado na Figura 5, onde a fonte de tensão em série com o indutor foi substituído por uma fonte de corrente, facilitando assim a análise do circuito, como mostra a Figura 5.



**Figura 5: Circuito para a Primeira Etapa de Funcionamento do Retificador**

**Fonte: Autoria Própria.**

Utilizando as ferramentas de análise de circuitos elétricos, como as Leis de Corrente e Tensão de Kirchhoff e considerando as igualdades (5) e (6).

$$V_L = L \frac{di_L}{dt} \quad (5)$$

$$I_C = C \frac{dV_c}{dt} \quad (6)$$

Foram obtidas as equações diferenciais (7), (8), (9) e (10).

$$\frac{dI_L}{dt} = - \left( \frac{R_L + R_{s1} + R_c}{L} + \frac{R_c^2}{LR_{eq}} \right) I_L - \left( \frac{R + R_c}{LR_{eq}} \right) V_{c1} + \left( \frac{R_c}{LR_{eq}} \right) V_{c2} + \frac{V_i}{L} \quad (7)$$

$$\frac{dV_{c1}}{dt} = \frac{(R + R_c)I_L - V_{c1} - V_{c2}}{CR_{eq}} \quad (8)$$

$$\frac{dV_{c2}}{dt} = \frac{-R_c I_L - V_{c1} - V_{c2}}{C R_{eq}} \quad (9)$$

$$V_o = \frac{(R_c R) I_L + R V_{c1} + R V_{c2}}{R_{eq}} \quad (10)$$

Onde:

$$R_{eq} = R + 2R_c \quad (11)$$

Etapa 2: Nessa etapa, a chave  $S_2$  está conduzindo, enquanto a chave  $S_1$  está aberta, carregando o capacitor C2 com o valor de tensão de entrada  $V_i$ . O circuito da etapa 2 é apresentado na Figura 6.

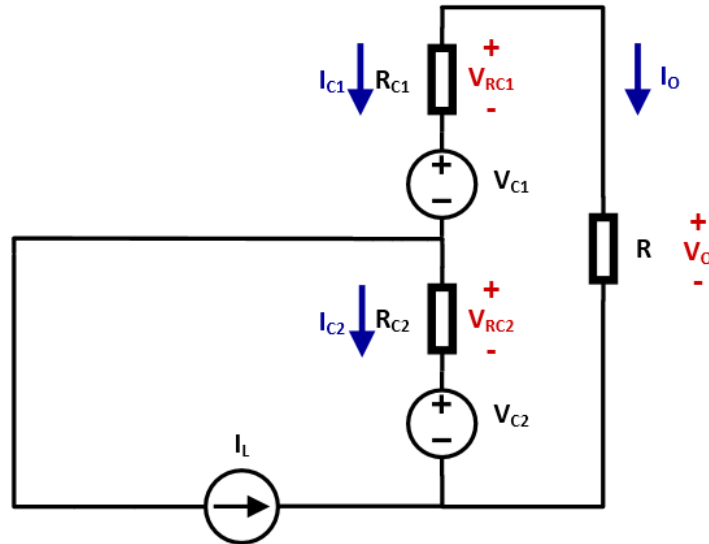


Figura 6: Circuito para a Segunda Etapa de Funcionamento do Retificador

Fonte: Autoria Própria.

Assim, foram obtidas as equações diferenciais (12), (13), (14) e (15).

$$\frac{dI_L}{dt} = -\left(\frac{R_L + R_{s2} + R_c}{L} + \frac{R_c^2}{L R_{eq}}\right) I_L - \left(\frac{R_c}{L R_{eq}}\right) V_{c1} + \left(\frac{R + R_c}{L R_{eq}}\right) V_{c2} + \frac{V_i}{L} \quad (12)$$

$$\frac{dV_{c1}}{dt} = \frac{R_c I_L - V_{c1} - V_{c2}}{C R_{eq}} \quad (13)$$

$$\frac{dV_{c2}}{dt} = \frac{-(R_o + R_c) I_L - V_{c1} - V_{c2}}{C R_{eq}} \quad (14)$$

$$V_o = \frac{-(R_c R)I_L + R V_{c1} + R V_{c2}}{R_{eq}} \quad (15)$$

Onde:

$$R_{eq} = R + 2R_c \quad (16)$$

Como o funcionamento do sistema é realizado pelo chaveamento complementar dos MOSFETs, pode-se definir que a primeira etapa atua conforme a razão cíclica  $D$  e a segunda etapa atua conforme a razão cíclica complementar  $D'$ , ou  $1-D$ . Dessa forma, multiplicando-se a etapa 1 por  $D$  e a etapa 2 por  $(1-D)$  e somando as duas etapas, tem-se como resultado as matrizes (17) e (18).

$$\begin{bmatrix} \frac{dI_L}{dt} \\ \frac{dV_{c1}}{dt} \\ \frac{dV_{c2}}{dt} \end{bmatrix} = \begin{bmatrix} -\left(\frac{R_L + R_s + R_c}{L} + \frac{R_c^2}{LR_{eq}}\right) & -\left(\frac{DR + R_c}{LR_{eq}}\right) & \left(\frac{R_c + (1-D)R}{LR_{eq}}\right) \\ \frac{DR + R_c}{CR_{eq}} & -\frac{1}{CR_{eq}} & -\frac{1}{CR_{eq}} \\ -\left(\frac{R_c + (1-D)R}{CR_{eq}}\right) & -\frac{1}{CR_{eq}} & -\frac{1}{CR_{eq}} \end{bmatrix} \begin{bmatrix} I_L \\ V_{c1} \\ V_{c2} \end{bmatrix} + \begin{bmatrix} \frac{V_i}{L} \\ 0 \\ 0 \end{bmatrix} \quad (17)$$

$$V_o = \begin{bmatrix} \frac{(2D-1)RR_c}{R_{eq}} & \frac{R}{R_{eq}} & \frac{R}{R_{eq}} \end{bmatrix} \begin{bmatrix} I_L \\ V_{c1} \\ V_{c2} \end{bmatrix} \quad (18)$$

Aplicando uma perturbação na variável da razão cíclica  $D$  e na corrente no indutor  $I_L$ , compostas por uma parcela contínua e outra dependente do tempo.

$$D_p = D + d(t) \quad (19)$$

$$I_{Lp} = I_L + i_L(t) \quad (20)$$

Desconsiderando as componentes CC, a expressão (21) é obtida.

$$\frac{di_L(t)}{dt} = -\left(\frac{R_L + R_s + R_c}{L} + \frac{R_c^2}{LR_{eq}}\right)I_L(t) - \left(\frac{d(t)R + R_c}{LR_{eq}}\right)V_{c1} + \left(\frac{R_c + (1-d(t))R}{LR_{eq}}\right)V_{c2} \quad (21)$$

Aplicando a transformada de Laplace e isolando os termos.

$$\left(s + \frac{R_L + R_s + R_c}{L} + \frac{R_c^2}{LR_{eq}}\right)I_L(s) = -\left(\frac{D(s)R}{LR_{eq}}\right)V_{c1} - \left(\frac{D(s)R}{LR_{eq}}\right)V_{c2} \quad (22)$$



Logo, sabendo que  $V_o = V_{c1} + V_{c2}$ , temos a Equação (23) que apresenta a função transferência do retificador para a modelagem de pequenos sinais, que relaciona a variação da corrente de entrada com a razão cíclica do sinal de controle:

$$\frac{I_L(s)}{D(s)} = \frac{RV_o}{LR_{eq}s + (R_{eq}(R_L + R_s + R_c) + R_c^2)} \quad (23)$$

Se as resistências parasitas  $R_s$ ,  $R_L$  e  $R_c$  forem desconsideradas, temos a Equação (24).

$$\frac{I_L(s)}{D(s)} = \frac{V_o}{sL} \quad (24)$$

Na Figura 7 é apresentado o diagrama de Bode para a função transferência resultante da Equação (24), com frequência de corte localizada na frequência de aproximadamente 21,6 kHz.

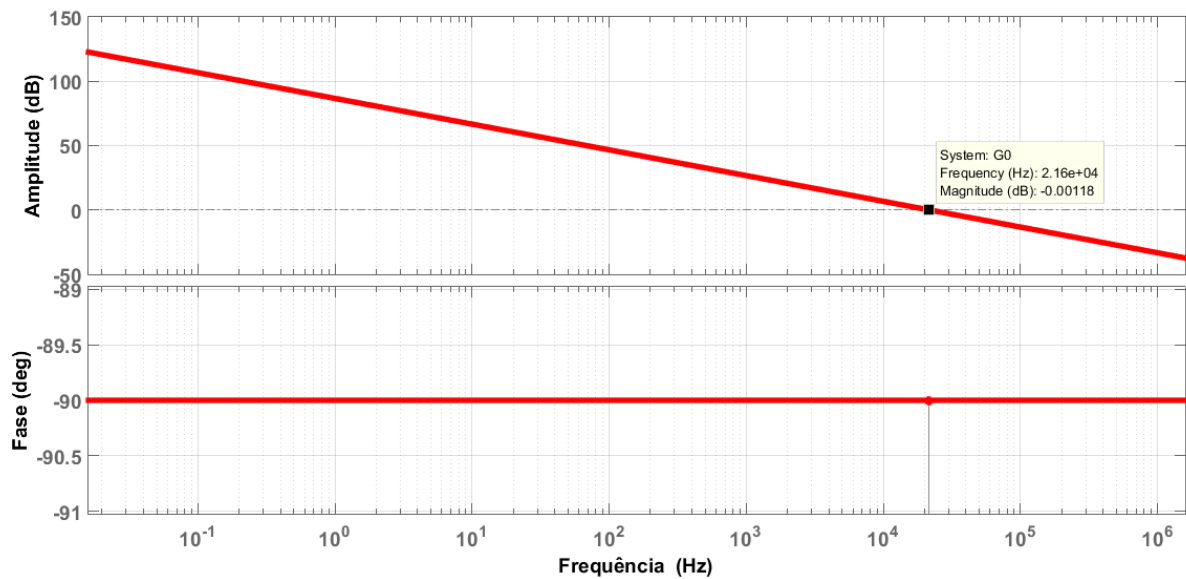


Figura 7: Diagrama de Bode da Função Transferência Simplificada da Corrente de Entrada em Função da Razão Cíclica

Fonte: Autoria Própria.

Além da função transferência (24), também é necessária a obtenção de outra função transferência que relaciona a tensão de saída  $V_o$  com a corrente de entrada  $I_L$ .

A partir do circuito original do retificador, pode-se estabelecer duas fontes de corrente, denominadas  $I_L(D)$  e  $I_L(1-D)$  no lugar das chaves, fonte de tensão e indutor, como mostra a Figura 8.

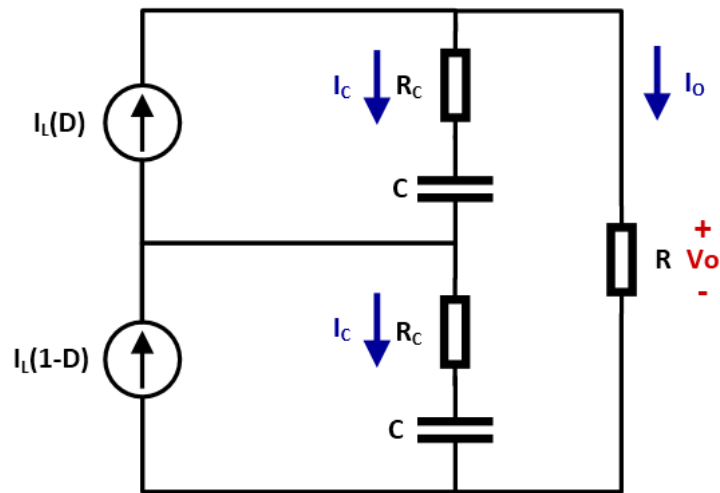


Figura 8: Estrutura Simplificada do Retificador

Fonte: Autoria Própria.

Pode-se ainda fazer mais uma etapa de simplificação, onde é realizada a soma das duas fontes de corrente, assim como os elementos resistivos e capacitivos do circuito, resultando em um circuito com uma fonte de corrente em série com uma impedância, como é apresentado na Figura 9.

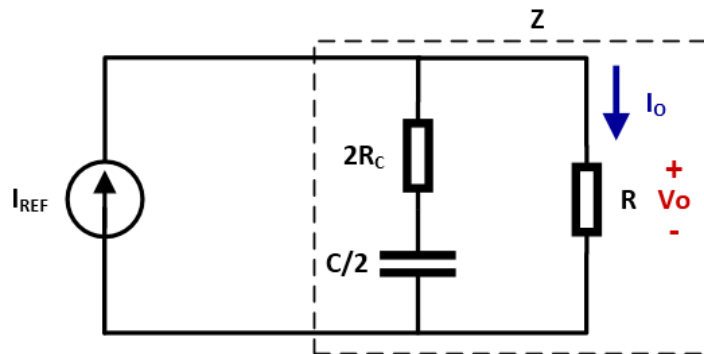


Figura 9: Estrutura Simplificada do Retificador com Impedância Equivalente

Fonte: Autoria Própria.

Dessa forma, a impedância equivalente de todos os elementos passivos em série e em paralelo resulta em (25).

$$Z = \frac{R(2R_cCS + 1)}{C(R + 2R_c)S + 1} \quad (25)$$

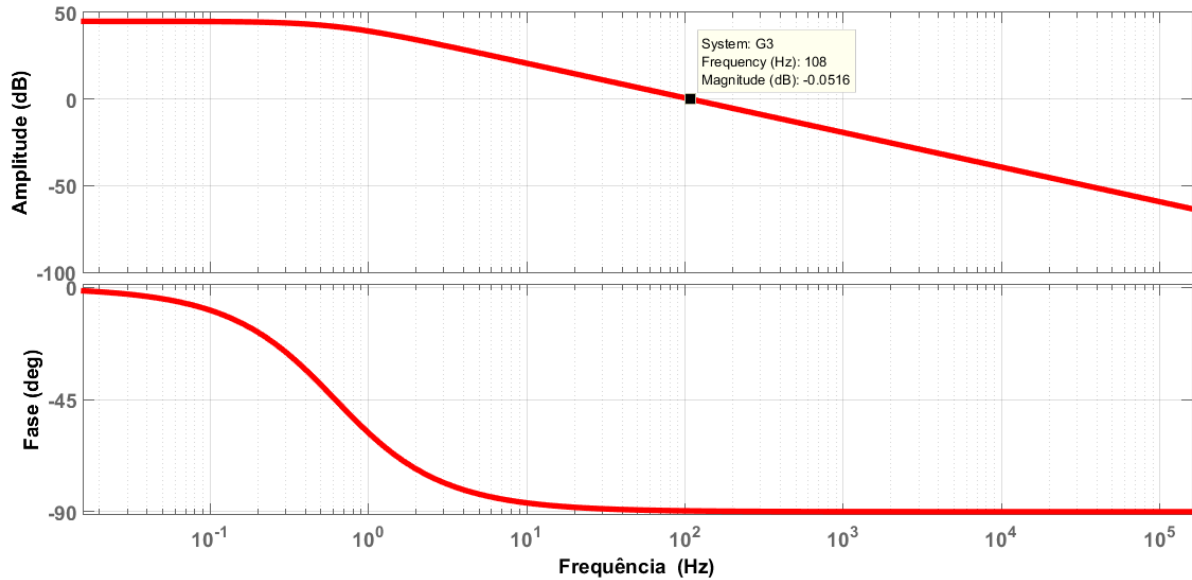
Com a equação de impedância equivalente, pode-se estabelecer, pela lei de Ohm, a função transferência da tensão de saída em função da corrente de entrada:

$$\frac{V_o(S)}{I_L(S)} = \frac{R(2R_cCS + 1)}{CS(R + 2R_c) + 1} \quad (26)$$

Se as resistências parasitas dos capacitores forem desconsideradas, obtém-se a função transferência simplificada (27):

$$\frac{V_o(S)}{I_L(S)} = \frac{R}{CRS + 1} \quad (27)$$

O diagrama de Bode para a função transferência resultante é apresentado na Figura 10, com frequência de corte localizada na frequência de aproximadamente 108 Hz.



**Figura 10: Diagrama de Bode da Função Transferência Simplificada da Tensão de Saída em Função da Corrente de Entrada**

Fonte: Autorial Própria.

### 3.2 RAZÃO CÍCLICA

A razão cíclica é definida como a razão entre o tempo de condução e o período total de um ciclo de chaveamento, ou seja, a razão entre o tempo de condução e a soma do tempo de condução e não condução de uma chave controlada.

Essa técnica é realizada a partir da comparação de um sinal modulador de baixa frequência, proveniente do compensador de corrente e um sinal portador, que é uma onda triangular com frequência elevada que define a frequência de chaveamento  $f_s$  (MORA, 2014). Tal comparação é apresentada na Figura 11.

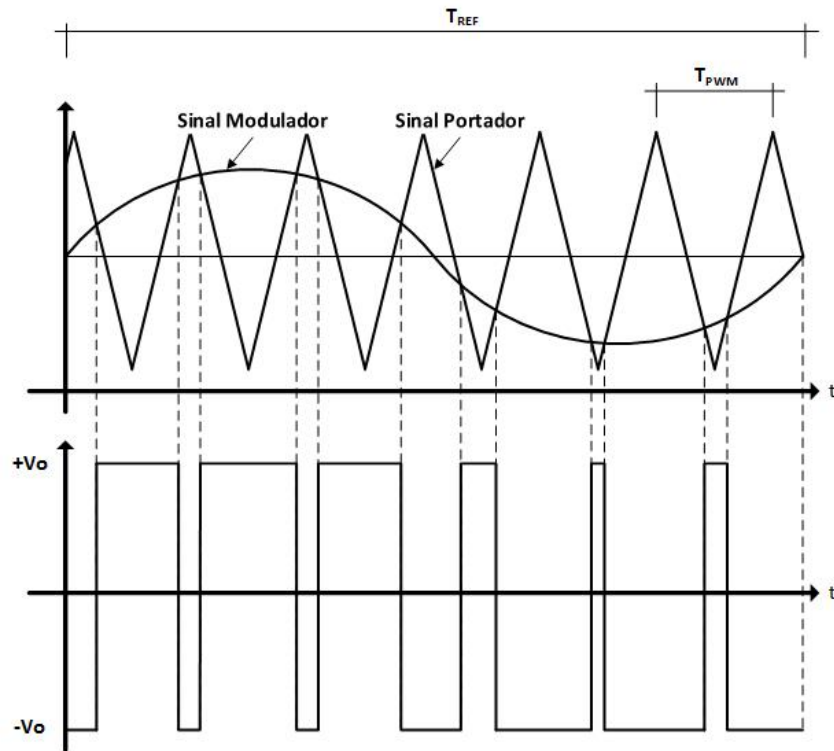


Figura 11: Geração de sinal PWM

Fonte: Adaptado de MORA (2014).

Para o intervalo de tempo  $T_{PWM}$ , a tensão média aplicada na carga é dada pela Equação (28), onde  $V_{AFE}$  é a soma da tensão média da fonte de entrada e a queda de tensão no indutor.

$$V_{AFE} = \frac{1}{T_{PWM}} \left[ \int_0^{DT_{PWM}} (-V_o) dt + \int_{DT_{PWM}}^{T_{PWM}} V_o dt \right] = V_o(1 - 2D) \quad (28)$$

Sabendo que a tensão  $V_{AFE}$  varia senoidalmente e desconsiderando a queda de tensão no indutor, tem-se a Equação (29).

$$V_{AFE}(\omega t) = V_{pAFE} \text{sen}(\omega t) \quad (29)$$

Outra consideração é a relação entre a amplitude do sinal modulador e a amplitude do sinal portador, conhecido como índice de modulação, apresentado na Equação (30).

$$ma = \frac{V_{p\text{modulador}}}{V_{p\text{portador}}} = \frac{V_{pAFE}}{V_o} \quad (30)$$

Substituindo a Equação (30) em (29), obtem-se a Equação (31).

$$V_{AFE}(\omega t) = V_o ma \cdot \text{sen}(\omega t) \quad (31)$$

Por fim, combinando as Equações (31) e (28), obtém-se a Equação (32) que define a variação da razão cíclica em função do tempo.

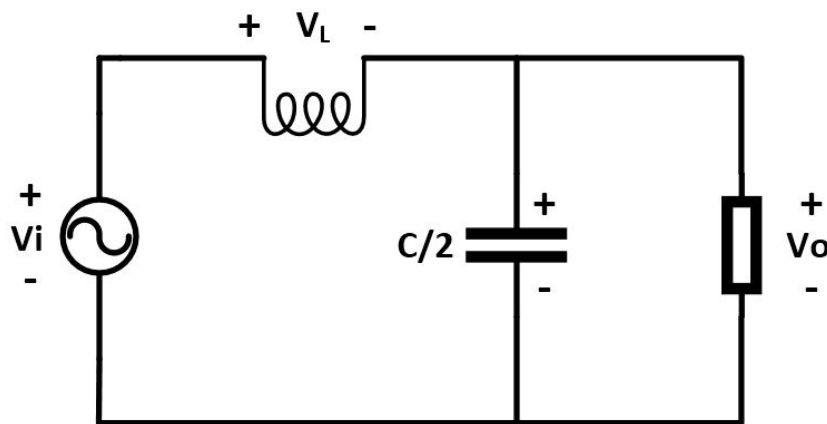
$$D(\omega t) = \frac{1}{2}(1 - ma \cdot \text{sen}(\omega t)) \quad (32)$$

### 3.3 INDUTÂNCIA DE ENTRADA

O indutor tem como função absorver variações de tensão da rede, filtrando distorções harmônicas e também possibilitar o controle de corrente de entrada.

Para a obtenção de um FP elevado, a corrente que circula pelo indutor deve estar em fase com a tensão de entrada da rede. Portanto, a corrente do indutor é corrigida pela malha de controle e é composta por uma componente de baixa frequência da rede e outra componente de alta frequência de chaveamento (BARBI, 2015).

A partir do circuito simplificado apresentado na Figura 12, e fazendo uma rápida análise, determina-se a Equação (33).



**Figura 12: Estrutura do Retificador Simplificado com Fonte de Tensão e Indutor**

**Fonte: Autoria Própria.**

$$L \frac{\Delta I_L}{\Delta t} = V_i - V_c \quad (33)$$

Na qual, em um período de chaveamento, o tempo em que a chave opera em condução

é definido por (34).

$$\Delta t = \frac{D(\omega t)}{f_s} \quad (34)$$

Substituindo (34) e (32) em (33), obtém-se a expressão (35).

$$L = (V_i - V_c) \frac{1}{\Delta I_L f_s} \left( \frac{1}{2} - \frac{V_p}{2V_o} \text{sen}(\omega t) \right) \quad (35)$$

Definindo ainda que:

$$V_i = V_p \text{sen}(\omega t) \quad (36)$$

$$V_c = \frac{V_o}{2} \quad (37)$$

Substituindo (36) e (37) em (35).

$$L = \left( \frac{3V_p \text{sen}(\omega t)}{4} - \frac{V_p^2}{2V_o} \text{sen}^2(\omega t) - \frac{V_o}{4} \right) \frac{1}{\Delta I_L f_s} \quad (38)$$

Considerando  $\omega=0$  ou  $\omega=\pi$ , onde ocorre a máxima ondulação, obtém-se a equação da indutância (39) em função da tensão de saída, ondulação de corrente no indutor e frequência de chaveamento,

$$L = \frac{V_o}{4\Delta I_L f_s} \quad (39)$$

### 3.3.1 Cálculo da Indutância

O valor de indutância para o indutor de entrada do retificador foi calculado utilizando-se a Equação (39) e os respectivos parâmetros definidos na Tabela 2, na qual a tensão de saída foi definida com aproximadamente o dobro da tensão de pico de entrada e a frequência de chaveamento definida como 40kHz para redução de volume dos componentes passivos. A variação máxima da corrente de entrada foi definido como 30% do valor de corrente de pico de entrada.

**Tabela 2: Parâmetros de Cálculo para Indutor de Entrada do Retificador Controlado**

Parâmetro	Valor
Tensão de Saída	370V
Varição Máxima da Corrente de Entrada	0,85A
Frequência de Chaveamento	40kHz

**Fonte: Autoria Própria.**

Logo, utilizando os parâmetros da Tabela 2 na Equação (39), obtém-se o valor da indutância para a implementação do projeto.

$$L = \frac{V_o}{4\Delta I_L f_s} = \frac{370}{4 \cdot 0,85 \cdot 40000} = 2,75mH \quad (40)$$

### 3.4 CAPACITÂNCIA DE SAÍDA

Partindo do princípio de conservação de energia, pode-se dizer que, idealmente, a potência de saída do conversor é igual a potência fornecida pela fonte de alimentação em determinado período (LARICO, 2007). A potência de entrada instantânea é dada pela lei de Ohm através da Equação (41).

$$P_{in}(t) = V_{in} \cdot \text{sen}(\omega t) \cdot I_{in} \cdot \text{sen}(\omega t) \quad (41)$$

Utilizando uma relação trigonométrica básica, define-se a igualdade:

$$P_{in}(t) = \frac{V_{in} \cdot I_{in}}{2} - \frac{V_{in} \cdot I_{in}}{2} \cos(2\omega t) \quad (42)$$

Pode-se perceber através da Equação (42) que a potência instantânea de entrada possui uma parcela contínua associada à carga resistiva e outra parcela alternada com o dobro de frequência da rede associada à corrente que incide sobre os capacitores (LARICO, 2007). Logo, a potência de saída sobre a carga é dada por (43).

$$P_o = \frac{V_{in} \cdot I_{in}}{2} = \frac{V_o^2}{R_o} \quad (43)$$

E a potência de saída sobre os capacitores é dada por (44).

$$P_c(t) = V_o I_c(t) = -\frac{V_{in} \cdot I_{in}}{2} \cos(2\omega t) \quad (44)$$

Substituindo a Equação (43) em (44), temos:

$$i_c(t) = \frac{P_o}{V_o} \cos(2\omega t) \quad (45)$$

Aplicando a Equação (45) em (6), a tensão no capacitor é dada por (46).

$$V_c(t) = -\frac{P_o}{2\omega C V_o} \text{sen}(2\omega t) \quad (46)$$

Logo, considerando os valores de pico, quando a igualdade  $\text{sen}(2\omega t)=1$  é satisfeita, a ondulação de tensão de pico a pico no capacitor é dado por:

$$\Delta V_c = \frac{P_o}{2\pi f_r C_o V_o} \quad (47)$$

Ou ainda, estabelecendo a igualdade com a capacitância de saída em evidência:

$$C_o = \frac{P_o}{2\pi f_r \Delta V_c V_o} \quad (48)$$

Estabelecendo alguns parâmetros iniciais de projeto, pode-se definir o valor dos capacitores de saída para o retificador. A Equação (48) mostra que os capacitores possuem relação diretamente proporcional com a potência de saída e inversamente proporcional com a tensão de saída (LARICO, 2007).

#### 3.4.1 Cálculo das Capacitâncias

O valor de capacitância para os capacitores de saída do retificador foi calculado utilizando a Equação (48) e os respectivos parâmetros definidos na Tabela 3.



**Tabela 3: Parâmetros de Cálculo para Capacitores de Saída do Retificador Controlado**

<b>Parâmetro</b>	<b>Valor</b>
Potência de Saída	250W
Tensão de Saída	370V
<i>Ripple</i> da Tensão de Saída	3,7V
Frequência da Tensão da Rede	60Hz

**Fonte: Autoria Própria.**

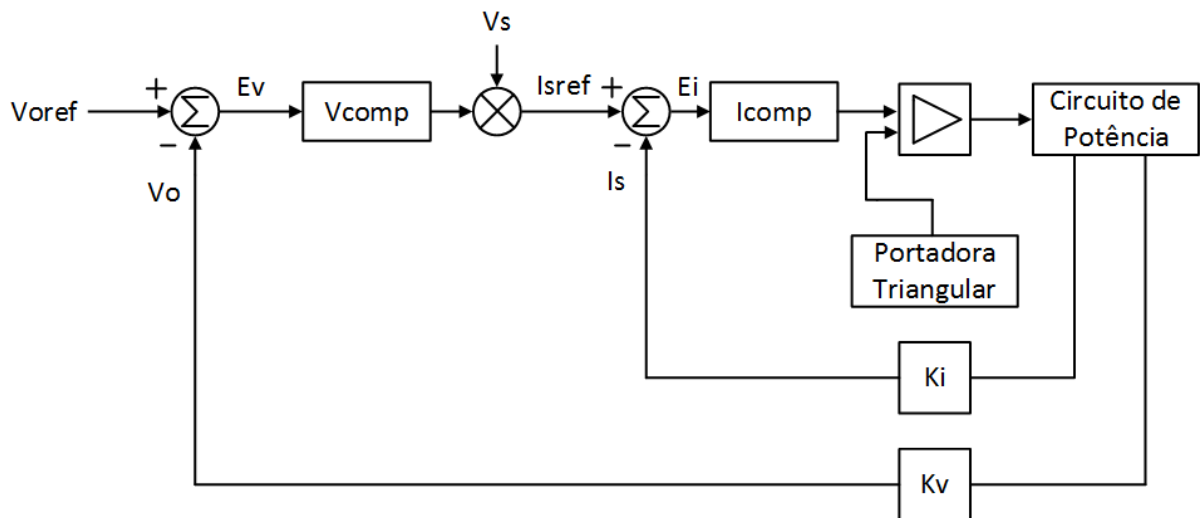
Logo, utilizando os parâmetros da Tabela 3 na Equação (48), obtém-se o valor da capacitância para a implementação do projeto.

$$C_o = \frac{P_o}{2\pi f \Delta V_c V_o} = \frac{250}{2 \cdot \pi \cdot 60 \cdot 3,7 \cdot 370} = 484 \mu F \quad (49)$$

## 4 PROJETO DOS CONTROLADORES

### 4.1 MALHA DE CONTROLE DE CORRENTE

A malha de controle de corrente tem como objetivo produzir um sinal de corrente em fase com o sinal de tensão de alimentação na entrada do retificador, elevando o FP e reduzindo a THD. Nessa malha, o sinal de corrente do indutor ( $I_s$ ) é subtraído de um sinal sinusoidal, proveniente da rede ( $I_{Sref}$ ). A partir dessa subtração, um sinal de erro ( $E_i$ ) é gerado e aplicado a um circuito compensador de corrente. O sinal de saída do compensador de corrente é comparado com uma onda triangular com frequência  $f_s$  e amplitude  $V_{Srr}$  (PADILHA, 2003). Essa comparação de sinais gera os pulsos PWM com razão cíclica variável, que comanda o acionamento das chaves do circuito de potência.



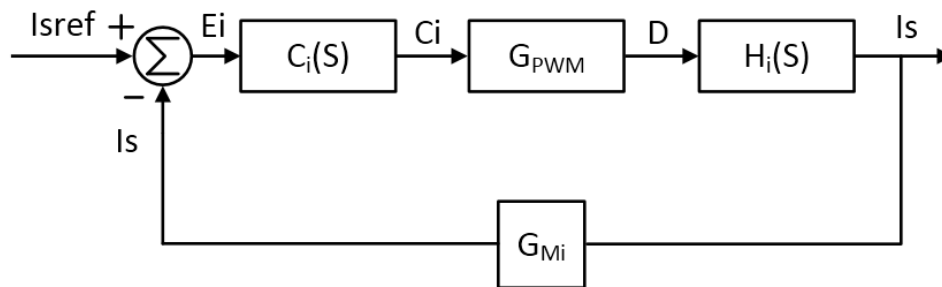
**Figura 13: Estrutura Completa do Circuito de Controle**

Fonte: Adaptado de PADILHA (2003).

O documento intitulado “Retificadores Monofásicos Com Correção Ativa do Fator de Potência Empregando o Conversor Boost” (BARBI, 2015), foi utilizado como base para os cálculos dos circuitos de controle de corrente e tensão desse trabalho.

Analisando o sistema como um diagrama de blocos, pode-se determinar alguns blocos

para a malha de corrente, como mostra a Figura 14.



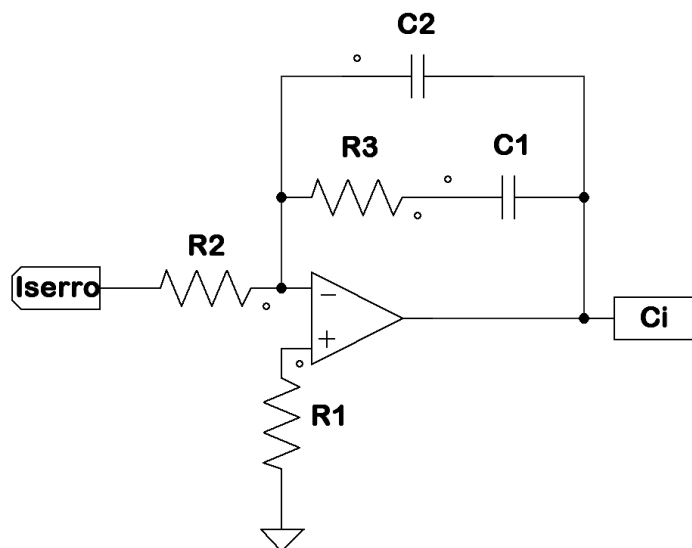
**Figura 14: Estrutura da Malha de Controle de Corrente**

Fonte: Adaptado de BARBI (2015).

Onde:

- $C_i(S)$  - Compensador de corrente;
- $G_{PWM}$  - Ganho do modulador PWM;
- $H_i(S)$  - Modelo por valores médios instantâneos do circuito de potência ( $I_s/D$ );
- $G_{MI}$  - Ganho do sensor de corrente.

Com base nos parâmetros iniciais de projeto e no modelo por valores médios instantâneos, pode-se projetar o compensador de corrente. A Figura 15 mostra o compensador de malha de corrente clássico. Esse compensador apresenta dois pólos e um zero, proporcionando maior grau de liberdade para o ajuste de resposta do sistema.



**Figura 15: Circuito Compensador de Corrente**

Fonte: Adaptado de BARBI (2015).

O compensador é um amplificador somador não inversor, cuja função transferência é dada pela Equação (50).

$$C_i(s) = \frac{R_3 C_1 s + 1}{s R_2 (C_1 + C_2) \left[ \left( \frac{R_3 C_1 C_2}{C_1 + C_2} \right) s + 1 \right]} \quad (50)$$

O compensador possui o zero situado em  $f_z$ :

$$f_z = \frac{1}{2\pi R_3 C_1} \quad (51)$$

E os pólos  $f_{p1}$  e  $f_{p2}$  situados em:

$$f_{p1} = 0 \quad (52)$$

$$f_{p2} = \frac{C_1 + C_2}{2\pi R_3 C_1 C_2} \quad (53)$$

Na faixa plana, sabe-se que:

$$s R_3 C_1 \gg 1 \quad (54)$$

$$s \left( \frac{R_3 C_1 C_2}{C_1 + C_2} \right) \ll 1 \quad (55)$$

E para  $f_z \ll f_{p2}$ :

$$C_1 \gg C_2 \quad (56)$$

Dessa forma, na Equação (57) é definida a função transferência simplificada para a faixa plana.

$$C_i(s) = \frac{R_3}{R_2} \quad (57)$$

#### 4.1.1 Sensor de Corrente

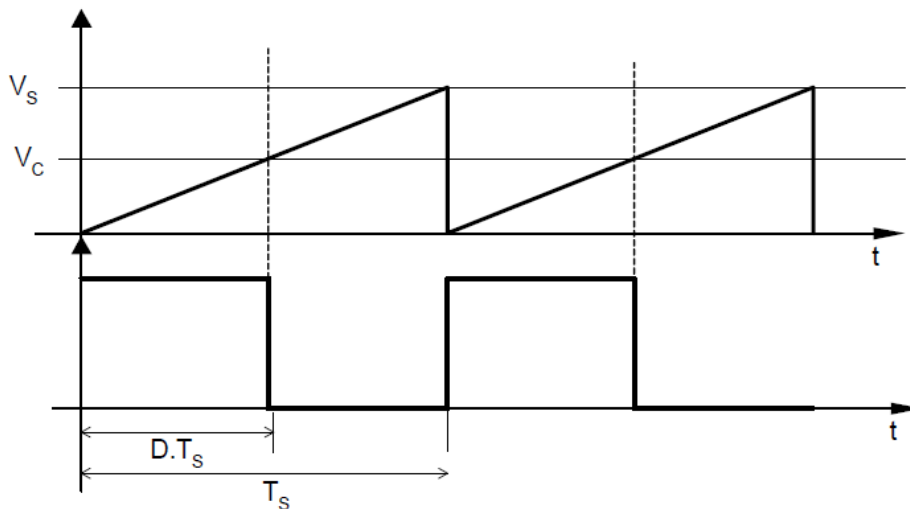
A obtenção do sinal de corrente de entrada do retificador foi realizada por meio de um sensor. O sensor de corrente utilizado foi o modelo ACS712-5A, que utiliza o princípio de efeito Hall para efetuar as medidas. A entrada do sensor capta o sinal de corrente e produz um sinal de tensão na saída com ganho específico de 185mV/A (ALLEGRO, 2012).

$$G_{MI} = 0,185 \quad (58)$$

#### 4.1.2 Modulador PWM

A Figura 16 ilustra a técnica de modulação PWM, que tem como objetivo transformar a saída do compensador de corrente  $C_i$ , em um sinal pulsado, dependente da variável de controle  $D$ , que comanda o circuito de potência por meio das chaves.

De forma mais detalhada, o sinal de saída do compensador de corrente  $C_i$  é comparado com um sinal triangular de amplitude  $V_s$  e frequência  $f_s$ , gerando um sinal PWM com a mesma frequência.



**Figura 16: Modulação PWM**

**Fonte: BARBI (2015).**

Essa técnica resulta em um ganho  $G_{PWM}$  na malha de controle de corrente, que depende do sinal triangular.

$$V_s(t) = \frac{V_s}{T_s}t \quad (59)$$

Quando  $V_s(t) = V_c$ , em  $t = DT_s$ :

$$V_s(t) = V_c = \frac{V_s}{T_s}DT_s \quad (60)$$

Logo:

$$D = \frac{V_c}{V_s} \quad (61)$$

A partir da equação acima, pode-se perceber uma relação linear entre  $D$  e  $V_c$ , ou seja, quanto maior o sinal  $V_c$ , maior a razão cíclica do PWM. A variável  $V_s$  determina o ganho estabelecido pelo sinal triangular:

$$G_{\text{PWM}} = \frac{1}{V_s} \quad (62)$$

#### 4.1.3 Compensador de Corrente

A função transferência de malha aberta do circuito de controle de corrente deve utilizar uma banda passante suficientemente larga para que ocorra o desacoplamento entre as malhas de tensão e corrente. Outro detalhe a ser notado, é que a frequência de cruzamento seja estabelecida a no mínimo uma década abaixo da frequência de comutação. Dessa forma, dois critérios devem ser seguidos:

- A frequência do zero deve ser estabelecida em uma frequência suficiente para uma correta reprodução da corrente de referência;
- O segundo pólo do compensador de corrente deve ser posicionado na faixa plana do compensador, onde o ganho de faixa plana é determinado por:

$$G_{\text{fp}} = 20 \log \left( \frac{R_3}{R_2} \right) \quad (63)$$

O ganho  $G_{\text{fp}}$  é obtido através do critério de estabilidade em malha aberta:

$$|FTMA_i(s)|_{s=j\omega_c} = 1 \quad (64)$$

No caso da malha de corrente apresentada na Figura 14, temos então:

$$|C_i(s)G_{\text{PWM}}H_i(s)G_{\text{Mi}}|_{s=j\omega_c} = 1 \quad (65)$$

Substituindo as Equações (24), (62) e (63) em (65), tem-se:

$$C_i(s) \frac{1}{V_s} \frac{V_o}{L\omega_c} G_{\text{Mi}} = 1 \quad (66)$$

Logo:

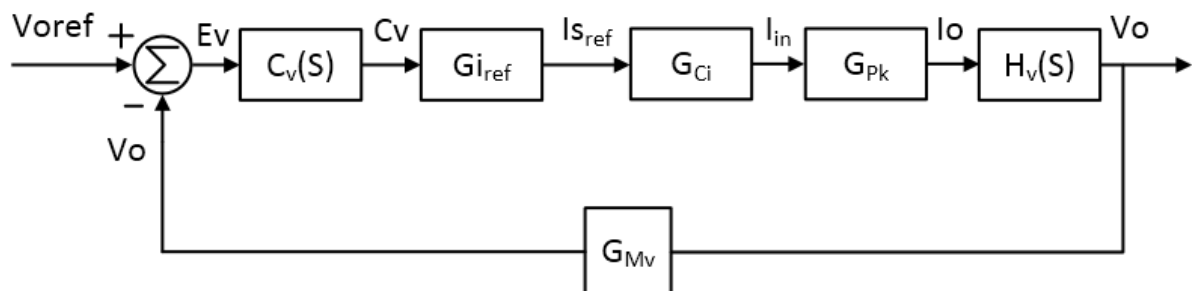
$$\frac{R_3}{R_2} = \frac{2\pi L f_c V_s}{V_o G_{\text{Mi}}} \quad (67)$$

Dessa forma, já em posse dos parâmetros de projeto, define-se um valor arbitrário para  $R_2$  e por meio da Equação (67), o valor de  $R_3$  é obtido. Definindo valores de frequência de zero e pólo do compensador e utilizando as Equações (51) e (53), determina-se o valor dos capacitores  $C_1$  e  $C_2$ .

## 4.2 MALHA DE CONTROLE DE TENSÃO

A malha de controle de tensão tem como função o controle do valor de tensão de saída e conseqüentemente do ponto de operação do conversor, já que com a alteração de carga, o ponto de operação é deslocado.

O diagrama de blocos dessa malha é apresentado na Figura 17.



**Figura 17: Estrutura de Malha de Controle de Tensão**

**Fonte: Adaptado de BARBI (2015).**

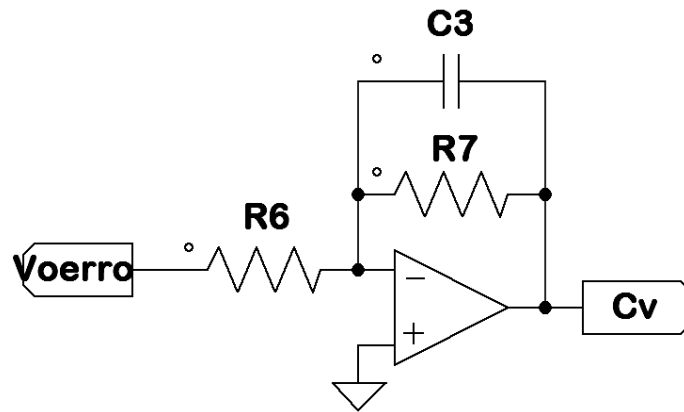
Onde:

- $H_v(s)$  - Modelo por valores médios instantâneos do circuito de potência ( $V_o/I_s$ );

- $C_v(s)$  - Compensador de tensão;
- $G_{i_{ref}}$  - Multiplicador;
- $G_{C_i}$  - Compensador de corrente em regime;
- $G_{P_k}$  - Relação entre  $I_{in}$  e  $I_o$ ;
- $G_{M_v}$  - Ganho do sensor de tensão.

#### 4.2.1 Compensador de Tensão

O compensador de tensão é um controlador PI (Proporcional-Integral), como mostra a Figura 18.



**Figura 18: Circuito Compensador de Tensão**

**Fonte: Adaptado de BARBI (2015).**

A função transferência que define o circuito compensador de tensão é apresentado na Equação (68).

$$\frac{C_v}{V_{oerro}} = -\frac{R_7}{R_6 R_7 C_3 s + R_6} \quad (68)$$

Onde o ganho estático e a posição do polo são dados por:

$$C_v = \frac{R_7}{R_6} \quad (69)$$

$$f_{pv} = \frac{1}{2\pi R_7 C_3} \quad (70)$$



#### 4.2.2 Ganhos da Malha de Tensão

Como pode ser visto na Figura 17, vários ganhos atuam sobre a malha de controle de tensão. O ganho denominado  $G_{i_{\text{ref}}}$  é o ganho de linearização do multiplicador, utilizado para o controle de tensão de saída do retificador. Devido a dinâmica dessa malha, a corrente senoidal  $i_{\text{ref}}(t)$ , pode ser representada pelo seu valor de pico. Dessa forma, calcula-se o ganho do multiplicador.

$$G_{i_{\text{ref}}} = \frac{i_{\text{refp}}}{V_{\text{ref}}} \quad (71)$$

Na qual:

$$i_{\text{refp}} = \frac{i_{\text{inp}} \cdot G_{\text{MI}}}{R_1} \quad (72)$$

O segundo ganho, denominado  $G_{\text{CI}}$ , é referente ao comportamento da malha de corrente em regime permanente, ou seja, o ganho entre a corrente de referência  $i_{\text{ref}}(t)$  e a corrente de entrada  $I_{\text{in}}(t)$ , como mostra a Equação (73):

$$G_{\text{CI}} = \frac{i_{\text{in}}}{i_{\text{ref}}} = \frac{R_1}{G_{\text{MI}}} \quad (73)$$

O terceiro ganho é a relação entre a corrente de pico de entrada e a corrente média de saída. Esse ganho é calculado a partir da equação de balanço de potência.

$$P_{\text{in}} = P_{\text{o}} \quad (74)$$

$$\frac{V_{\text{inp}} i_{\text{inp}}}{2} = V_{\text{o}} i_{\text{o}} \quad (75)$$

Logo:

$$G_{\text{Pk}} = \frac{i_{\text{o}}}{i_{\text{inp}}} = \frac{V_{\text{inp}}}{2V_{\text{o}}} \quad (76)$$

O último ganho é dado pelo sensor de tensão, realizado através de um divisor resistivo ligado em paralelo com a carga do sistema. O ganho então é dado pela relação entre a tensão medida diretamente nos terminais de saída do retificador e a amostra de tensão que é comparada com a tensão de referência da malha de controle de tensão, como mostra

a Equação (77).

$$G_{Mv} = \frac{V_o}{V_{oret}} \quad (77)$$

#### 4.2.3 Compensador de Tensão

Os critérios adotados para o ajuste dos parâmetros do compensador de tensão foram o valor de pico da tensão de saída do compensador de tensão  $V_a$  e o erro estático na tensão média de saída  $\epsilon_o$ .

A partir do teorema do valor final, o erro estático é obtido através do diagrama de blocos da Figura 17.

$$\epsilon_o = \frac{1}{FTMA_v(0) + 1} \quad (78)$$

Onde:

$$FTMA_v(s) = C_v(s)G_{i_{ref}}G_{CI}G_{Pk}H_v(s)G_{Mv} \quad (79)$$

E o ganho de faixa plana  $H_v(0)$  é dado por:

$$H_v(0) = R_o \quad (80)$$

Substituindo as Equações (79), (69) e (80) em (78) e considerando  $G = G_{i_{ref}}G_{CI}G_{Pk}$ , obtém-se:

$$\frac{R_7}{R_6} = \left( \frac{1 - \epsilon_o}{\epsilon_o} \right) \frac{1}{GR_oG_{Mv}} \quad (81)$$

Logo, definindo um valor aleatório para um dos resistores, pode-se calcular o outro. A segunda relação é obtida pela ondulação de tensão na entrada de  $C_v(s)$ , que é atenuada pelo sensor de tensão:

$$\Delta V_C = \Delta V_o G_{Mv} \quad (82)$$

Nesse caso, deseja-se a atenuação apresentada pelo compensador de tensão, represen-

tada pela Equação (83):

$$V_o = |C_V(2f_r)| \Delta V_o \quad (83)$$

Então, substituindo (68) em (83) e calculando-se o módulo de  $C_V(S)$ , encontra-se o capacitor  $C_3$ :

$$C_3 = \frac{\Delta V_o G_{Mv}}{V_a 2\pi 2f_r R_6} \quad (84)$$

### 4.3 REFERÊNCIA DE TENSÃO

O circuito de tensão de referência, como mostra a Figura 19, tem como função gerar um sinal contínuo de baixa tensão  $V_{oref}$ , linearmente proporcional ao sinal de saída do retificador. Esse circuito possui uma fonte de tensão alternada variável (Variac) conectado a um transformador abaixador ( $127/12 V_{rms}$ ) e posteriormente uma ponte de diodos que retifica o sinal. Após o sinal ser retificado, o sinal ainda é aplicado a um capacitor eletrolítico de  $2000\mu F$  para eliminar o *ripple*, um divisor resistivo e um filtro passa baixa de primeira ordem com frequência de corte de  $10Hz$  para eliminar ruídos indesejáveis. Por fim, o circuito é conectado a um *buffer* para garantir o acoplamento de impedâncias e ganho de potência estável entre os circuitos. De forma simplificada, esse circuito possui a seguinte relação linear:

$$V_{oref} = \frac{V_{in} \cdot 3,7}{127} \quad (85)$$

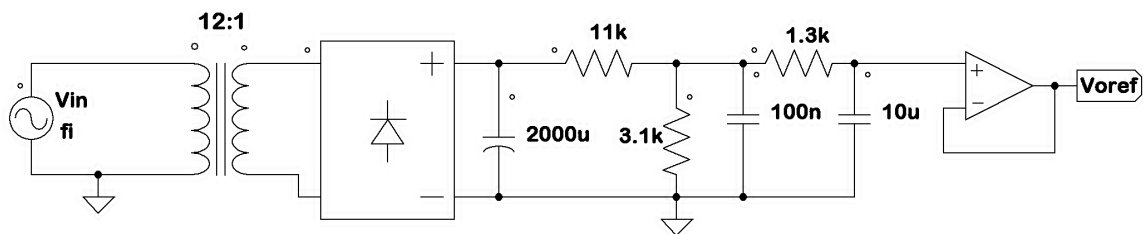


Figura 19: Circuito de Referência de Tensão

Fonte: Autoria Própria.

#### 4.4 AMOSTRA DE TENSÃO DE SAÍDA DO RETIFICADOR

A função do circuito apresentado na Figura 20 é a obtenção da amostra de medida de tensão de saída do retificador ( $V_o$ ). Basicamente é constituído por um divisor resistivo com ganho igual a 0,01, e um filtro passa baixa. O filtro passa baixa de primeira ordem é projetado com frequência de corte de 12 Hz, ou seja, uma década abaixo de 120 Hz (frequência do sinal de saída do retificador). Um amplificador de instrumentação, modelo INA128, é utilizado com ganho unitário para Rejeição a Sinais de Modo Comum (*Common Mode Rejection* - CMR), melhorando assim a precisão das medidas.

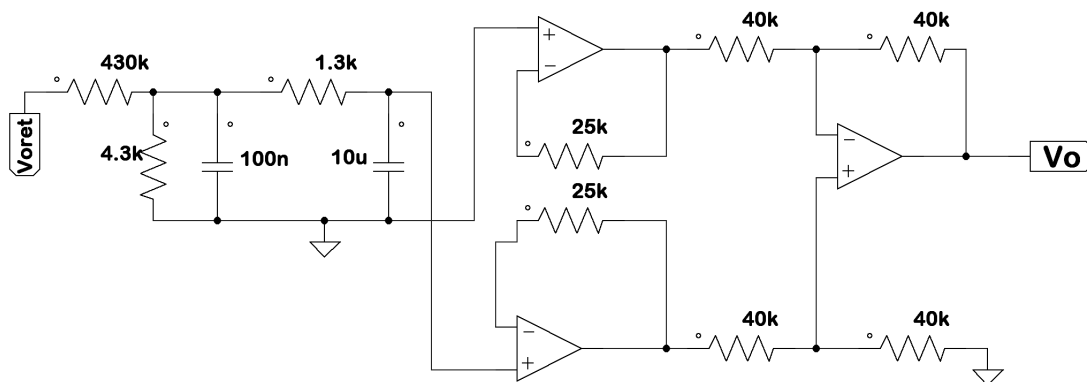
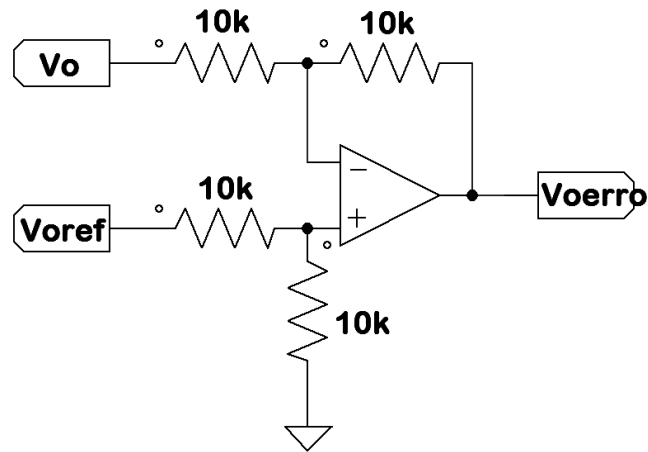


Figura 20: Circuito de Amostra de Tensão de Saída do Retificador

Fonte: Autoria Própria.

#### 4.5 SINAL DE ERRO DE TENSÃO

A diferença entre os sinais  $V_{\text{oref}}$  e  $V_o$  é realizada através de um circuito subtrator, como mostra a Figura 21. Dessa forma, a saída desse circuito gera um sinal de erro denominado  $V_{\text{erro}}$ .



**Figura 21: Circuito Subtrator de Tensão**

**Fonte: Autoria Própria.**

#### 4.6 COMPENSADOR DE TENSÃO

O sinal obtido no circuito subtrator, apresentado na seção anterior, é aplicado na entrada do circuito compensador de tensão. A partir do modelo de projeto para controle de tensão, apresentado na Seção 4.2, e dos parâmetros da Tabela 4, pode-se definir os valores dos componentes desse circuito, cujos valores podem ser observados na Figura 22.

**Tabela 4: Parâmetros para Cálculo do Compensador de Tensão**

<b>Parâmetro</b>	<b>Sigla</b>	<b>Valor</b>
Tensão de Referência	$V_{REF}$	3,7V
Resistor 1	$R_1$	10k $\Omega$
Corrente de Pico de Entrada	$V_{inp}$	180V
Corrente de Saída do Retificador	$V_o$	370V
Erro Estático de Tensão	$\epsilon_o$	0,02
Resistor 6	$R_6$	10k $\Omega$
Frequência da Rede	$f_R$	60Hz
Valor de Pico da Ondulação a 120Hz	$V_a$	100mV

**Fonte: Autoria Própria.**

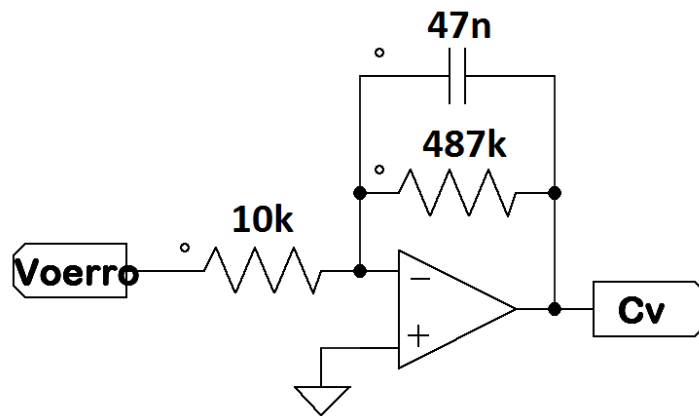


Figura 22: Circuito Compensador de Tensão Projetado

Fonte: Autoria Própria.

Como a topologia desse controlador é inversora, foi utilizado um inversor na saída do compensador para desinverter o sinal.

#### 4.7 AMOSTRA DE CORRENTE DA REDE

Esse circuito tem como objetivo a aquisição do sinal de referência de corrente, proveniente da rede. Por meio de um transformador (127/12  $V_{rms}$ ) e um divisor resistivo, o sinal da rede é rebaixado e aplicado a um filtro passa baixa de primeira ordem com frequência de corte de 1500 Hz, ou seja, aproximadamente uma década acima de frequência do sinal retificado. Esse circuito também utiliza um amplificador de instrumentação INA128 para melhorar a precisão do sinal medido.

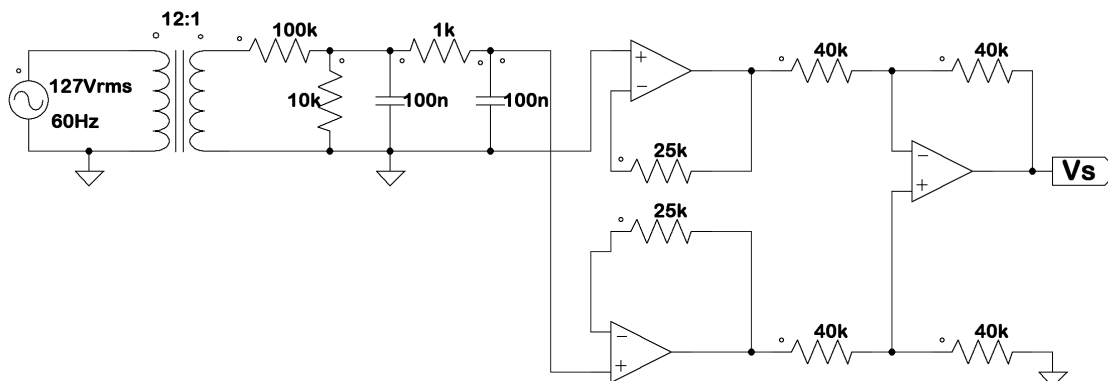


Figura 23: Circuito de Amostra de Corrente da Rede

Fonte: Autoria Própria.

## 4.8 MULTIPLICADOR

O circuito integrado utilizado para realizar a multiplicação de sinais foi o modelo AD633. Essa etapa multiplica o sinal senoidal  $V_s$  pelo sinal contínuo  $C_v$ , apresentados anteriormente. Logo, o sinal de saída, denominado  $i_{sref}$  é um sinal senoidal de corrente de referência.

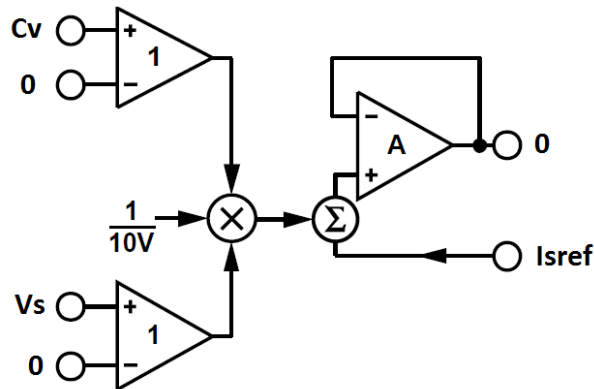


Figura 24: Multiplicador Analógico AD633

Fonte: Adaptado de ANALOG DEVICES (2015).

## 4.9 AQUISIÇÃO DO SINAL DE CORRENTE DE ENTRADA

A aquisição do sinal de corrente de entrada do retificador é realizada por meio de um sensor de corrente ACS712-5A. Através do efeito Hall, esse circuito mede a corrente e fornece em sua saída um sinal de tensão com ganho de  $185\text{mV/A}$ . Além disso, esse sensor é projetado com um *offset* de  $2,5\text{V}$  positivo. Porém, nesse caso, esse deslocamento de sinal é indesejável e é retirado através de um circuito amplificador somador, como mostra a Figura 25.

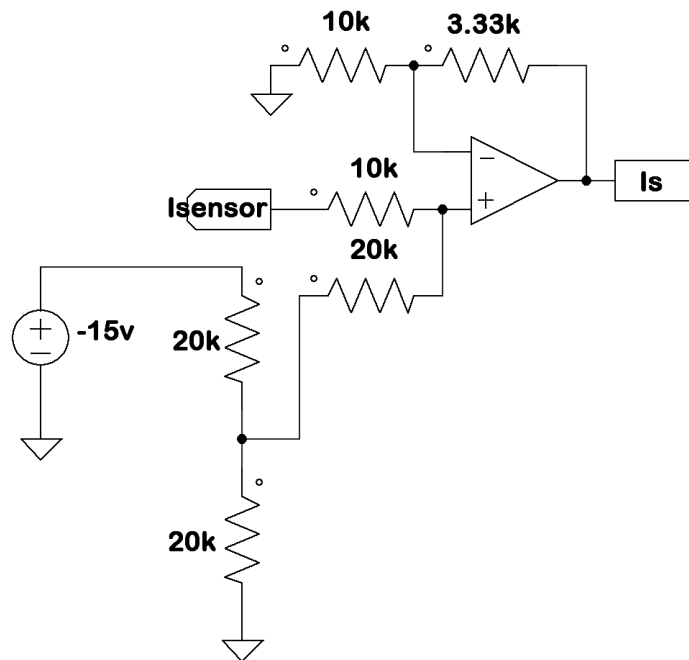


Figura 25: Circuito de Aquisição do Sinal de Corrente de Entrada

Fonte: Autoria Própria.

#### 4.10 SINAL DE ERRO DE CORRENTE

A diferença entre os sinais  $I_s$  e  $I_{sref}$  é obtida através de um circuito subtrator, como mostra a Figura 26. Logo, a saída desse circuito gera um sinal de erro de corrente denominado  $I_{serro}$ .

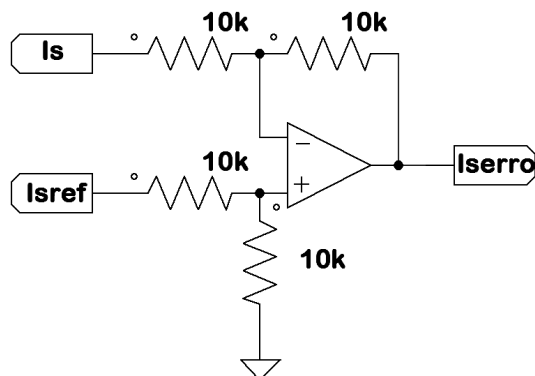


Figura 26: Circuito Subtrator de Corrente

Fonte: Autoria Própria.



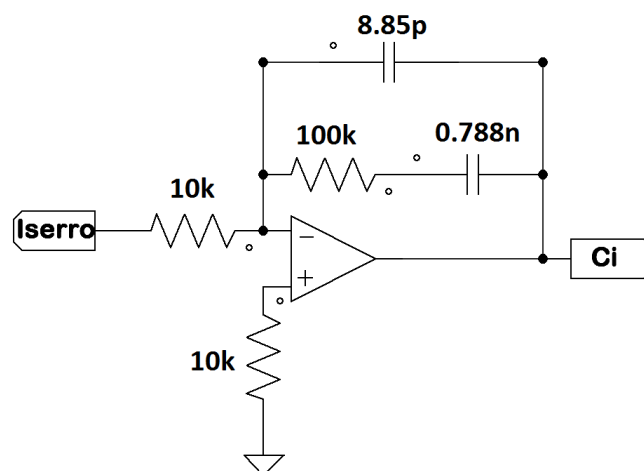
#### 4.11 COMPENSADOR DE CORRENTE

O sinal obtido no circuito subtrator de corrente, apresentado na seção anterior é aplicado na entrada do circuito compensador de corrente. A partir do modelo de projeto para controle de corrente, apresentado na Seção 4.1 e dos parâmetros apresentados na Tabela 5, podemos definir os valores dos componentes desse circuito, cujos valores podem ser visualizados na Figura 27.

**Tabela 5: Parâmetros para Cálculo do Compensador de Corrente**

Parâmetro	Sigla	Valor
Tensão de Saída	$V_o$	370V
Tensão de Pico do Sinal Triangular	$V_s$	10V
Indutância	L	2,75mH
Frequência de Chaveamento	$f_c$	40kHz
Ganho do Sensor de Corrente	$G_{Mi}$	0,185
Resistor 1	$R_1$	10k $\Omega$
Resistor 2	$R_2$	10k $\Omega$
Frequência do Zero	$f_z$	2kHz
Frequência do Segundo Polo	$f_{p2}$	90 $f_z$

**Fonte: Autoria Própria.**

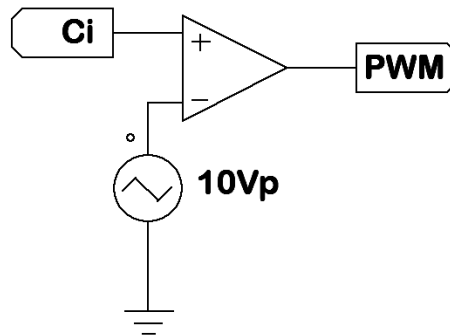


**Figura 27: Circuito Compensador de Corrente Projetado**

**Fonte: Autoria Própria.**

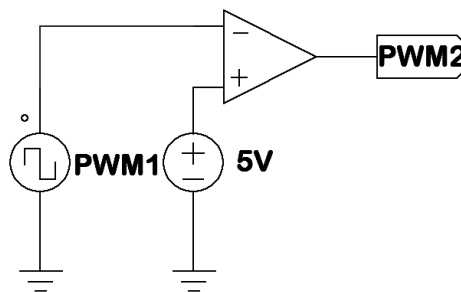
#### 4.12 SINAL PWM

O sinal de saída do compensador de corrente é comparado com um sinal triangular com razão cíclica de 50% e tensão de 20V pico a pico. Dessa forma, um sinal PWM com frequência variável é gerado e aplicado a um outro comparador para a criação de um sinal PWM complementar.



**Figura 28: Comparador PWM**

Fonte: Autoria Própria.



**Figura 29: Comparador PWM Complementar**

Fonte: Autoria Própria.

#### 4.13 TEMPO MORTO

A função desses circuitos é garantir que os MOSFETs inferior e superior não conduzam simultaneamente, ocasionando um curto-circuito no barramento CC. Para garantir que as duas chaves não conduzam ao mesmo tempo, os circuitos de tempo morto foram projetados para aproximadamente  $2\mu\text{s}$  e aplicado aos sinais de comando, como mostra a Figura 30.

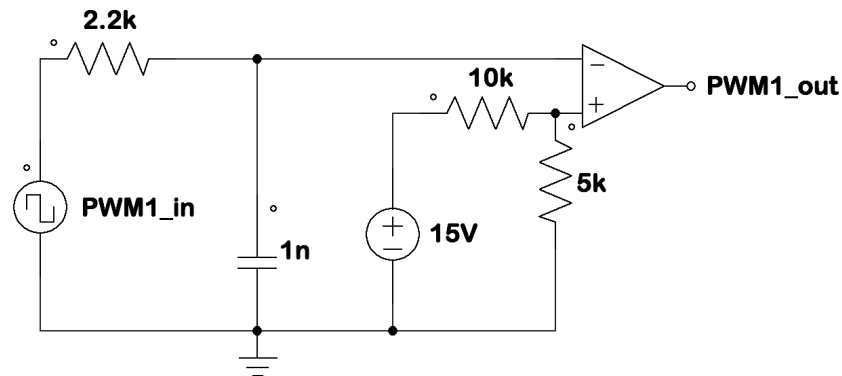


Figura 30: Circuito de Tempo Morto para o Sinal PWM  
 Fonte: Autoria Própria.

O sinal PWM que entra na porta inversora é aplicado a um capacitor, gerando um atraso. Tal sinal é comparado com um outro sinal contínuo aplicado na porta não inversora, como mostra a Figura 31, resultando em um sinal PWM com tempo morto.

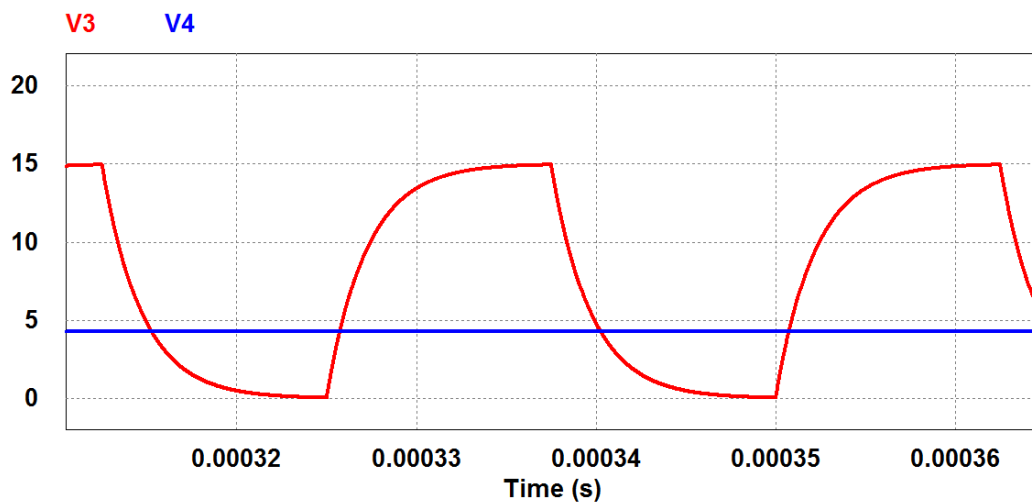


Figura 31: Circuito de Tempo Morto para o Sinal PWM Complementar  
 Fonte: Autoria Própria.

#### 4.14 CIRCUITO DE ACIONAMENTO

Na configuração do retificador dobrador de tensão *half-bridge*, a chave superior tem seu terminal *source* conectado ao terminal do indutor, ou seja, a referência da chave superior é flutuante. Logo, para solucionar esse problema, o método *charge pump* é aplicado.

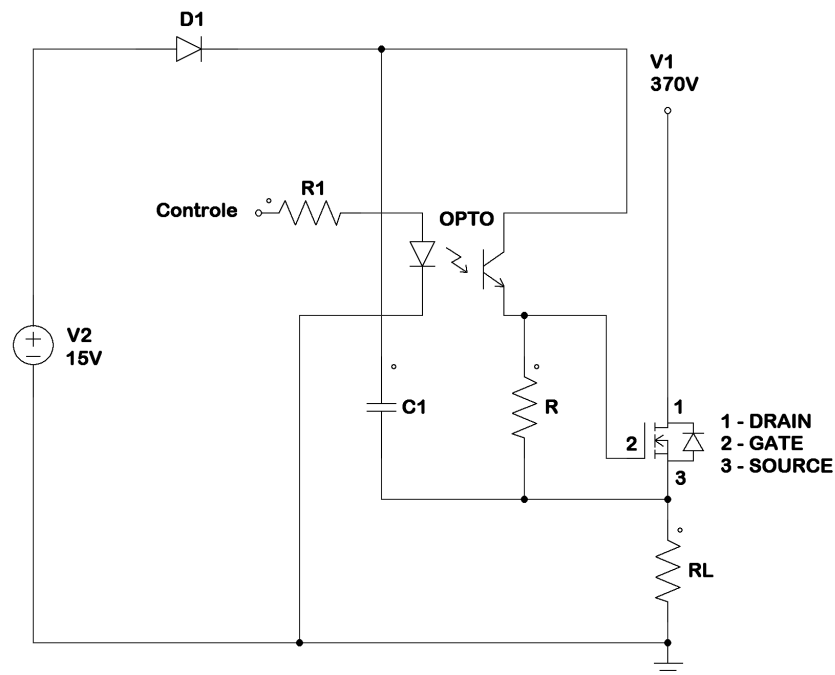


Figura 32: Circuito de Acionamento *Charge Pump*

Fonte: Adaptado de PADILHA (2004).

A técnica *charge pump* consiste em aplicar uma tensão entre 10 a 15V entre os terminais de *gate* e *source* da chave através da carga e descarga de um capacitor. O capacitor C1 é carregado com a tensão V2 quando há um circuito fechado pela carga RL. Quando um sinal é aplicado no terminal de controle, a tensão do capacitor C1 é aplicada no *gate*, permitindo a condução de corrente do barramento V1 para a carga RL. Na etapa de operação em que o sinal de controle é nulo, o capacitor C1 carrega novamente e o ciclo se repete.

O diodo D1 tem como função bloquear a passagem de corrente do circuito de alta tensão para a fonte de 15V e o circuito de controle. Logo, o diodo deve possuir tensão reversa compatível com o barramento de alta tensão e possuir atuação rápida, já que a frequência de operação é elevada (PADILHA, 2004).

Para realizar a função de acionamento das chaves com a técnica *charge pump*, o circuito integrado IR2110 foi escolhido por facilidade de uso e redução de volume de circuitos. A Figura 33 demonstra o circuito de acionamento IR2110 conectado ao circuito de potência.



## 5 RESULTADOS EXPERIMENTAIS

Neste capítulo serão apresentados os resultados obtidos da implementação dos retificadores não controlado e controlado.

### 5.1 RETIFICADOR NÃO CONTROLADO

Os cálculos dos parâmetros de qualidade de energia foram realizados através de uma rotina em MATLAB adaptada de (BACURAU, 2014). Os resultados da implementação do retificador não controlado são apresentados na Tabela 6.

**Tabela 6: Resultados do Retificador Dobrador de Tensão Não Controlado**

$V_{in}$ ( $V_{RMS}$ )	$V_o$ (V)	$P_i$ (W)	$P_o$ (W)	$\eta$ (%)	FP	$FP_{real}$	THD(%)
127,48	378,65	207,15	163,58	78,96	0,68	0,48	101,48

**Fonte: Autoria Própria.**

Dessa forma, pode-se observar que o retificador não controlado resulta baixo FP e alto nível de THD, não obedecendo as normas e comprovando assim a necessidade da aplicação de um sistema de controle para correção de FP.

Os valores de tensão e corrente de entrada e tensão e corrente de saída, respectivamente, apresentados na Tabela 8 são comprovados através da Figura 35, que apresenta os valores obtidos do retificador não controlado implementado. Na Figura 36 são apresentados as formas de onda referentes as amostras de tensão e corrente de entrada, onde pode-se perceber o baixo FP.



Figura 35: Medidas do Retificador Não Controlado para Tensão de Entrada de 127V

Fonte: Autoria Própria.

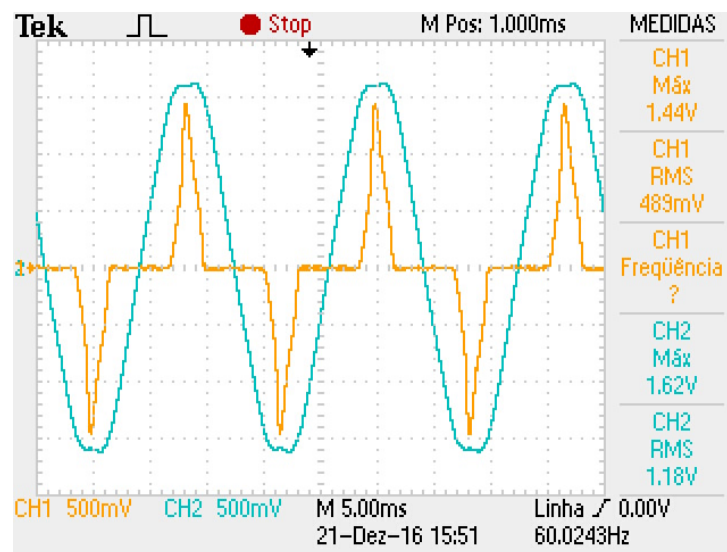


Figura 36: Amostra de Corrente da Rede (CH2) e Amostra de Corrente de Saída do Sensor de Corrente do Retificador Não Controlado (CH1)

Fonte: Autoria Própria.

Através do gráfico da DFT de corrente, apresentado na Figura 37, é possível notar que o nível de distorção harmônica é mais elevado entre a 1<sup>a</sup> e 5<sup>a</sup> harmônica. Para melhor análise, o gráfico da DFT de corrente medida foi comparada com os limites estabelecidos pela norma, como mostra a figura 38, onde pode-se perceber a violação da norma IEC 61000-3-2 até a 17<sup>a</sup> harmônica

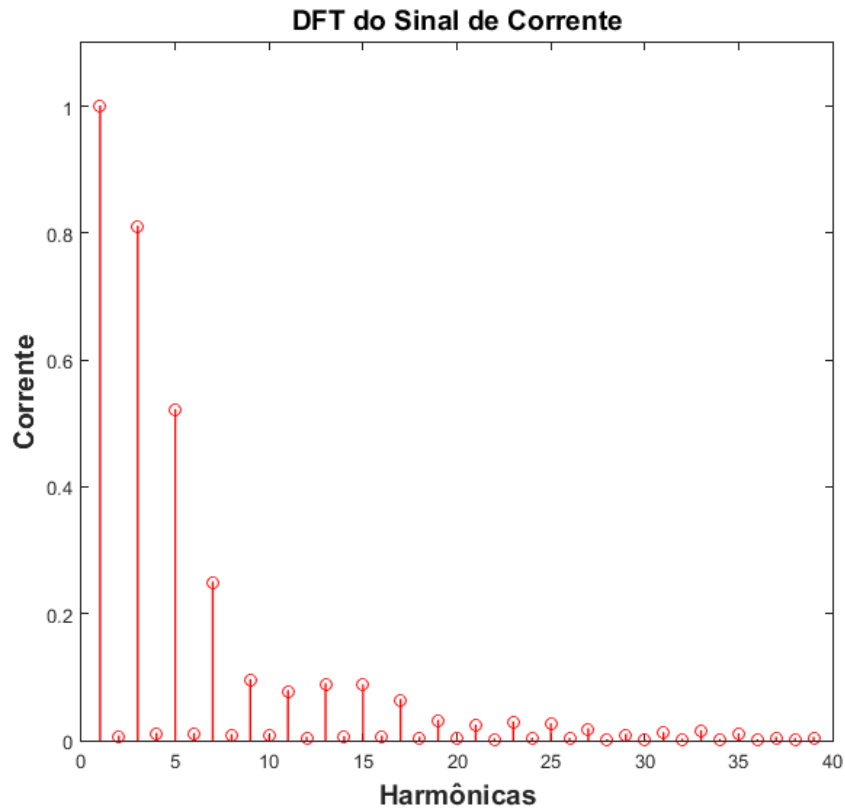


Figura 37: DFT do Sinal de Corrente do Retificador Não Controlado  
Fonte: Autoria Própria.

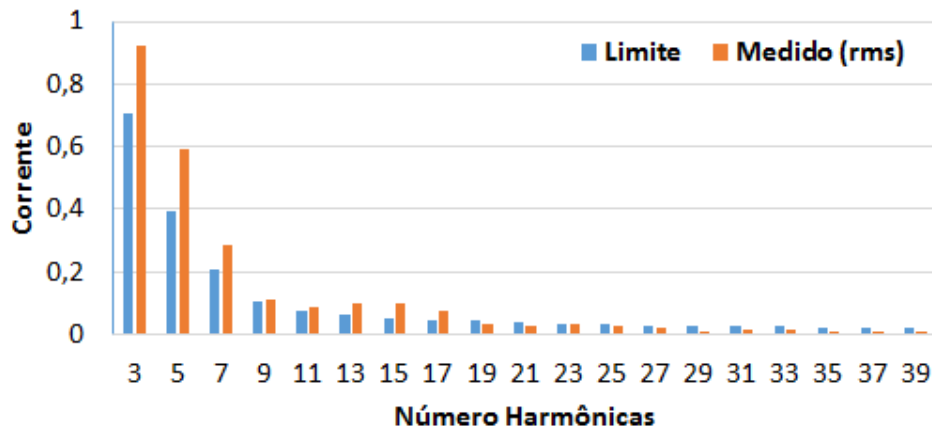


Figura 38: Comparação das Distorções Harmônicas de Corrente do Retificador Não Controlado com a Norma IEC 61000-3-2

Fonte: Autoria Própria.



## 5.2 RETIFICADOR CONTROLADO

Na implementação do retificador dobrador de tensão controlado, foram utilizados dois MOSFETs IRF740 de canal N, limitados por uma tensão  $V_{DS}$  de 400V, uma corrente eficaz de dreno de 10A e tensão  $V_{GS}$  máxima de  $\pm 20V$ . Além disso, esse modelo possui baixa resistência entre *drain* e *source* ( $R_{DS} = 0,55\Omega$ ).

Por meio de multímetros e da rotina de cálculos em MATLAB (BACURAU, 2014), foram obtidos os resultados apresentados na Tabela 7. É notável, tanto pelo valor apresentado na Tabela 7, quanto no sinal de amostra de corrente da Figura 39, que o FP é elevado e superior aos 0,92 estabelecidos como mínimo pela Norma 414/2010 da ANEEL.

Tabela 7: Resultados do Retificador Dobrador de Tensão Controlado

Vin (Vrms)	Vo (V)	Pi (W)	Po (W)	$\eta$ (%)	FP	FP <sub>real</sub>	THD(%)
127,08	369,67	296,22	249,53	84,24	0,99	0,99	5,87

Fonte: Autoria Própria.

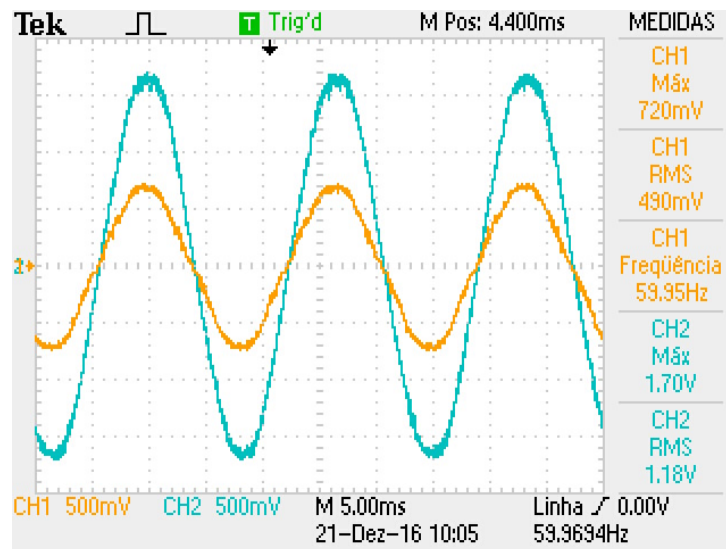


Figura 39: Amostra de Corrente da Rede (CH2) e Amostra de Corrente de Saída do Sensor de Corrente do Retificador Controlado (CH1)

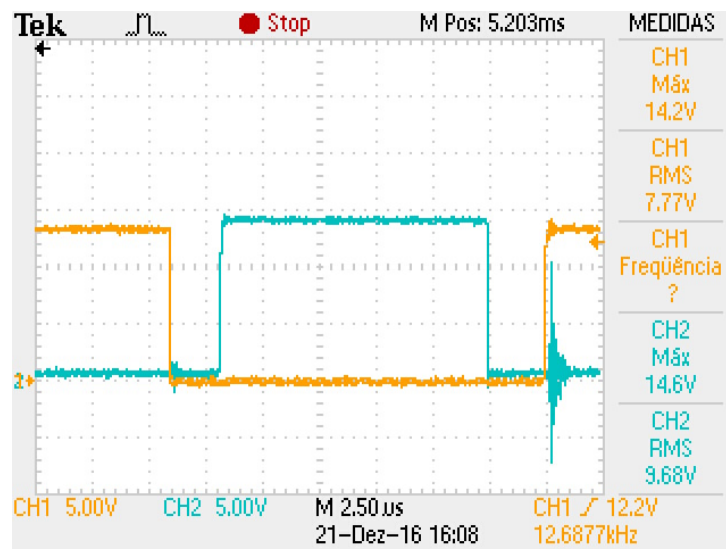
Fonte: Autoria Própria.



**Figura 40: Medidas do Retificador Controlado para Tensão de Entrada de 127V**

**Fonte: Autoria Própria.**

Entre os sinais PWM, foi necessário a criação de um circuito de tempo morto, para evitar que as chaves fossem acionadas simultaneamente, ocasionado assim um curto-circuito na fonte de alimentação. O tempo morto foi projetado para  $2,5 \mu s$  e o resultado pode ser comprovado na Figura 41.

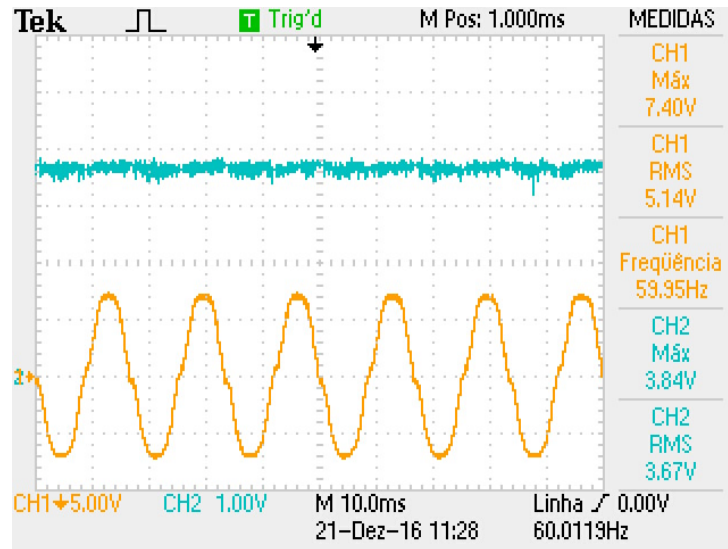


**Figura 41: Tempo Morto do Circuito Implementado**

**Fonte: Autoria Própria.**

Os sinais dos compensadores de corrente e tensão obtidos da implementação estão apresentados na Figura 42. O sinal de controle da malha externa de tensão mostrado no canal 2 do osciloscópio varia de acordo com o erro entre a tensão de referência e a tensão

medida na saída do retificador, ou seja, se a tensão de saída do retificador está muito baixa, o sinal do compensador de tensão aumenta, fazendo com que exija-se mais corrente na entrada do retificador e vice-versa.



**Figura 42: Sinal do Compensador de Corrente (CH1) e Sinal do Compensador de Tensão (CH2)**

**Fonte: Autoria Própria.**

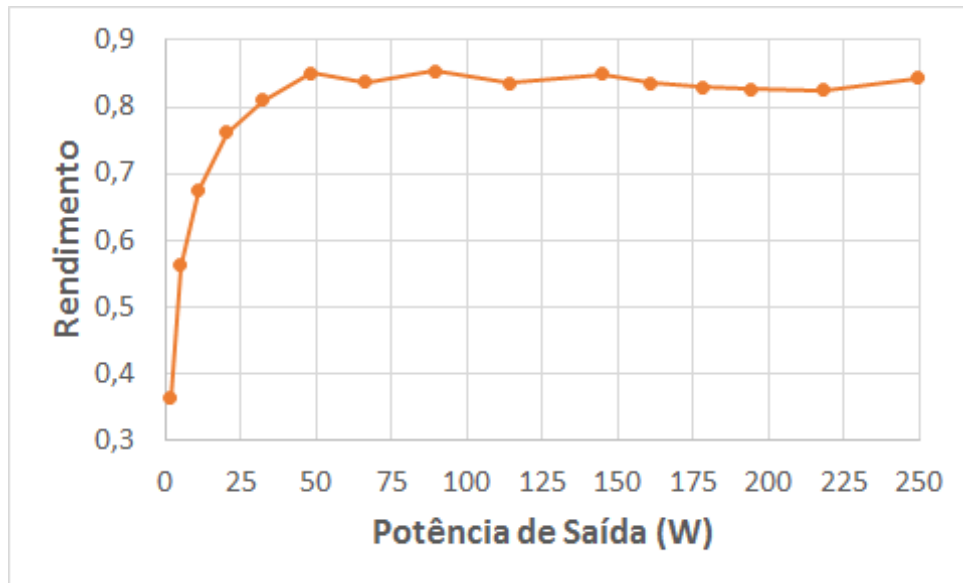
As malhas de controle interna e externa foram projetadas com base em alguns parâmetros iniciais, como por exemplo, tensão de entrada de  $127V_{RMS}$ . Logo, espera-se o funcionamento ideal quando o sistema opere em tal tensão. Sabendo-se disso, a Tabela 8 é apresentada para determinar o rendimento do circuito para tensões de entrada que variam entre 10 a  $127V_{RMS}$ .

Tabela 8: Tensão de Entrada x Rendimento

Vin (Vrms)	Iin (Arms)	Vo (V)	Io (A)	Pi (W)	Po (W)	$\eta$ (%)
10,17	0,37	28,30	0,05	3,75	1,36	36,20
20,10	0,44	52,95	0,09	8,86	4,98	56,16
30,12	0,54	78,71	0,14	16,20	10,94	67,52
40,14	0,65	105,95	0,19	26,29	20,02	76,16
50,30	0,79	134,33	0,24	39,79	32,24	81,03
60,40	0,94	163,35	0,30	56,84	48,35	85,07
70,04	1,13	191,87	0,34	79,07	66,19	83,71
80,15	1,30	222,01	0,40	104,60	89,25	85,33
90,05	1,52	251,02	0,45	136,52	113,96	83,48
100,39	1,70	283,00	0,51	170,76	144,89	84,85
104,97	1,84	296,56	0,54	192,83	161,03	83,51
110,29	1,95	312,47	0,57	214,73	178,11	82,94
115,05	2,04	326,13	0,59	234,93	194,05	82,60
120,46	2,19	346,88	0,63	264,29	218,19	82,56
127,08	2,33	369,67	0,67	296,22	249,53	84,24

Fonte: Autoria Própria.

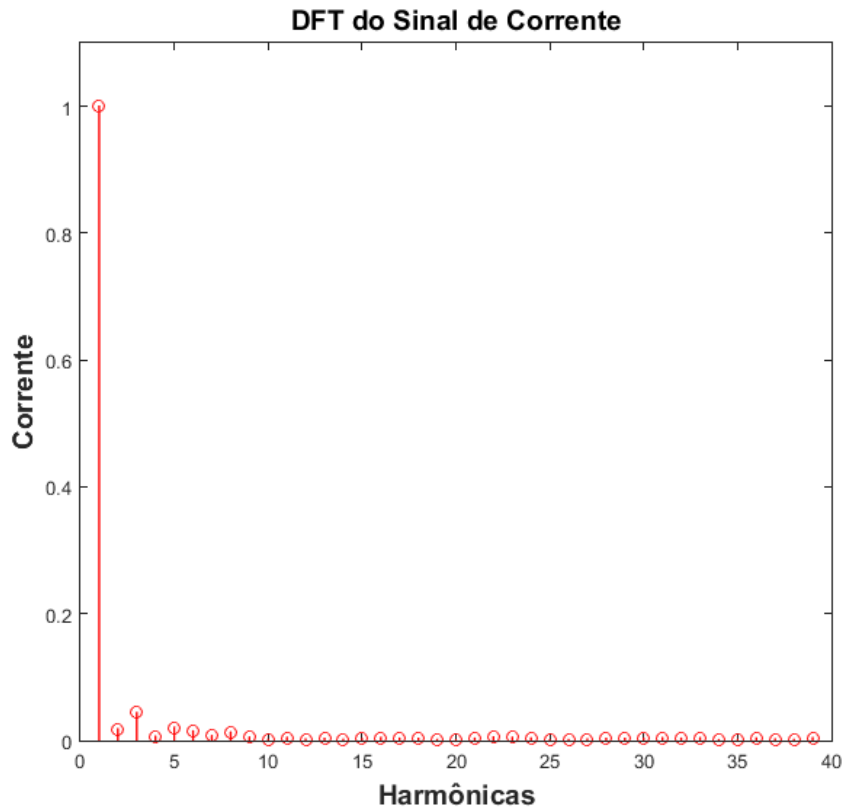
Pode-se notar que o circuito começa a operar de forma satisfatória a partir de 50V<sub>RMS</sub> de entrada e atuando de forma satisfatória até a tensão de entrada desejada. A Figura 43 demonstra de forma clara a variação de rendimento para toda a faixa de valores de tensão de entrada do retificador.



**Figura 43: Relação entre Potência de Saída e Rendimento do Retificador Controlado**

**Fonte: Autoria Própria.**

Na Figura 44 pode-se observar a redução expressiva dos níveis harmônicos para o circuito controlado.



**Figura 44: DFT do Sinal de Corrente do Retificador Controlado**

**Fonte: Autoria Própria.**

A Tabela 9 apresenta, para o retificador não controlado e para o retificador controlado, os limites estabelecidos pela Norma e os valores medidos de corrente para as harmônicas ímpares na faixa entre 3 a 39. Pode-se notar que para o retificador não controlado, os valores de corrente medidos até a 17ª harmônica extrapolam os limites da Norma IEC 61000-3-2, enquanto todos os valores medidos de corrente do retificador controlado estão muito abaixo dos valores máximos estabelecidos pela Norma. A diferença de valores nos limites de corrente, para cada harmônica, entre os Retificadores Não Controlado e Controlado, é devido a diferença de potência de entrada de cada implementação.

**Tabela 9: Comparação entre a Norma IEC 61000-3-2 e os Valores Medidos para os Retificadores Não Controlado e Controlado**

Ordem	Retificador Não Controlado		Retificador Controlado	
	Limite(A)	Valor Medido (A)	Limite (A)	Valor Medido (A)
3	0,704327	0,924151	1,007160	0,101943
5	0,393594	0,594511	0,562825	0,047440
7	0,207155	0,284353	0,296223	0,017101
9	0,103577	0,108772	0,148112	0,011845
11	0,072504	0,088742	0,103678	0,010385
13	0,061318	0,101069	0,087682	0,007386
15	0,053170	0,099638	0,076031	0,005533
17	0,046914	0,073100	0,067086	0,007800
19	0,041976	0,035366	0,060024	0,003327
21	0,037978	0,027053	0,054308	0,007705
23	0,034676	0,032704	0,049585	0,011141
25	0,031902	0,029486	0,045618	0,001977
27	0,029539	0,020489	0,042239	0,005281
29	0,027502	0,010409	0,039326	0,007410
31	0,025727	0,013141	0,036789	0,009891
33	0,024168	0,016926	0,034559	0,010057
35	0,022787	0,011445	0,032585	0,002980
37	0,021555	0,004771	0,030823	0,004235
39	0,020450	0,004715	0,029243	0,008769

**Fonte: Autoria Própria.**

Para melhor visualização dos níveis de distorções harmônicas, é apresentado o gráfico da Figura 45, no qual percebe-se de forma clara, os baixos níveis de harmônicos produzidos pelo retificador perante a Norma IEC 61000-3-2.

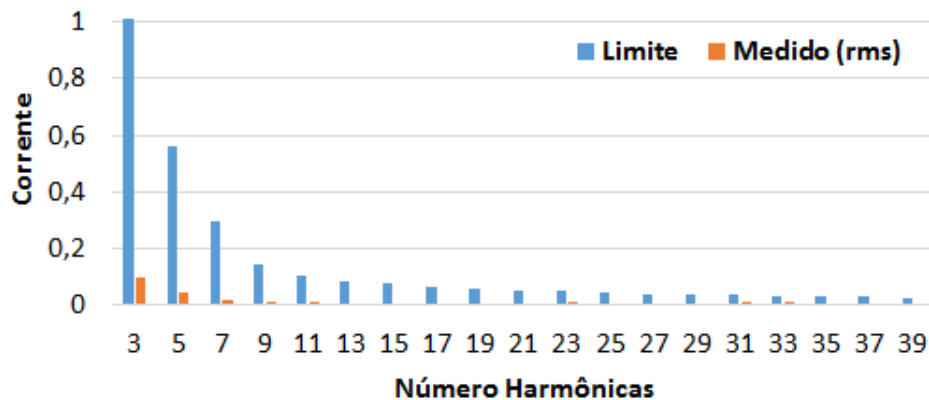


Figura 45: Comparação das Distorções Harmônicas de Corrente do Retificador Controlado com a Norma IEC 61000-3-2

Fonte: Autoria Própria.

A Figura 46 apresenta as medidas obtidas nos terminais dos capacitores do retificador controlado. Pode-se notar, através da função matemática de subtração do osciloscópio, que há um desbalanço de tensão entre os capacitores. Segundo (RAMESH, 1997), o desbalanço de tensão entre os capacitores ocorre devido a alguns *offsets* de tensão CC nos componentes analógicos do controlador e também devido as condições iniciais do sistema.

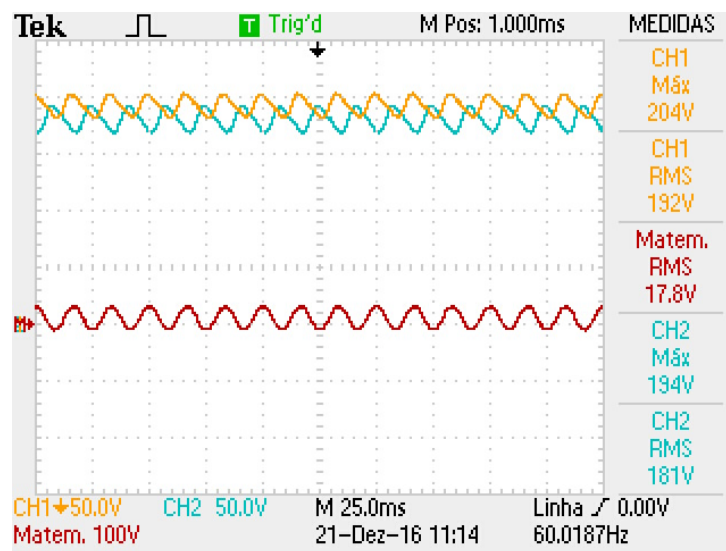


Figura 46: Desbalanço de Tensão entre Capacitores

Fonte: Autoria Própria.

A eliminação desse desbalanço indesejável pode ser realizada através da implementação de controle de balanço, como mostra a Figura 47, onde o sinal de erro obtido da subtração entre a metade do valor do sinal de tensão de referência de saída e o valor de tensão do capacitor C2 é aplicado a um circuito de controle proporcional.



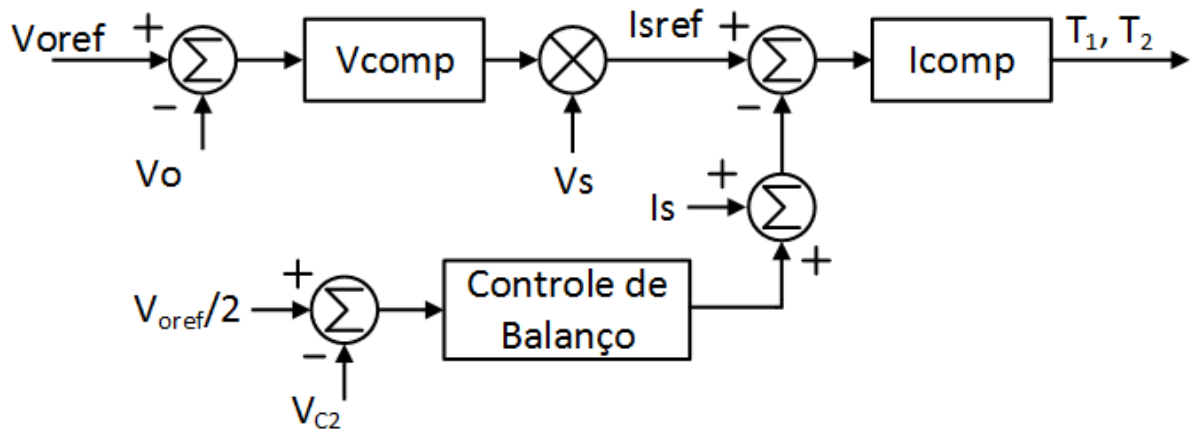


Figura 47: Circuito de Eliminação de Desbalanço entre Capacitores

Fonte: Adaptado de RODRÍGUEZ (2005).

## 6 CONCLUSÃO

Esse trabalho demonstrou a importância dos retificadores monofásicos controlados na atualidade, pois com o aumento da utilização de equipamentos eletrônicos, que tornou-se necessário a otimização da qualidade de energia. Também teve como objetivo o estudo e implementação específicos do retificador monofásico dobrador de tensão *half bridge* sem controle e com circuito de controle para elevar o FP e reduzir a THD.

A implementação do retificador monofásico dobrador de tensão não controlado apresentou THD de corrente elevada (101,48%) e baixo FP (0,68), não atingindo os valores mínimos exigidos pelas Normas 414/2010 (ANEEL) e IEC 61000-3-2.

Após verificar-se a real necessidade de um circuito de controle para o retificador em questão, deu-se início ao estudo do funcionamento do retificador, bem como a modelagem através de equações diferenciais para cada etapa. O método de controle através do modelo de valores médios, associado aos controladores analógicos de tensão e corrente por PWM de frequência fixa, foi utilizado para eliminar a defasagem entre o sinal da corrente de entrada e tensão de entrada do sistema. Com isso, pôde-se observar, tanto na simulação quanto na implementação, que houve uma melhora considerável no FP (0,99) e THD (5,87%), de forma que o circuito atendesse ambas as Normas.

O desbalanço entre os capacitores C1 e C2 já era esperado e foi confirmado. Um método de controle foi apresentado, porém não foi implementado nesse trabalho.

Por fim, esse trabalho contribuiu para a compreensão dos conceitos de eletrônica de potência, especificamente na área de retificadores monofásicos bidirecionais, utilizados em larga escala na atualidade. Além do desenvolvimento teórico, os desafios encontrados na simulação e principalmente na implementação dos circuitos foram de grande valia para o desenvolvimento do aluno.

## 6.1 TRABALHOS FUTUROS

A projeto apresentado nesse trabalho pode ser aperfeiçoado com a implementação de um circuito para o controle do desbalanço dos capacitores, tornando assim, o controle de corrente e tensão do retificador dobrador de tensão *half bridge* completo, como sugerido no meio científico.

Outra opção para otimizar as malhas de controle seria a utilização de métodos de controle digital, por meio de um DSP (*Digital Signal Processor*), reduzindo o volume do circuito e facilitando a implementação e correções de parâmetros de projeto.

## REFERÊNCIAS

- ALLEGRO MICROSYSTEMS. **Datasheet ACS712**, 2012. Disponível em:  
<<http://www.allegromicro.com/~media/Files/Datasheets/ACS712-Datasheet.ashx>>.  
Acesso em: 15 set. 2016.
- ANALOG DEVICES. **Datasheet AD633**, 2015. Disponível em:  
<<http://www.analog.com/media/en/technical-documentation/data-sheets/AD633.pdf>>.  
Acesso em: 15 set. 2016.
- ANEEL. Resolução Normativa nº414. **ANEEL**. [S.l.], 2010.
- BATARSEH, I. WEI, H. Power Factor Correction Circuits. In: RASHID, M. H. **Power Electronics Handbook: Devices, Circuits, and Applications Handbook**. Orlando: Elsevier, 2001. 523-545 p.
- DIAS, J. **Condicionador Unificado de Qualidade de Energia com Controle Digital**. Dezembro de 2009. 154 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Ciências Tecnológicas, Universidade do Estado de Santa Catarina, Joinville, 2010.
- J. R. Rodriguez, J. W. Dixon, J. R. Espinoza, J. Pontt and P. Lezana, **"PWM regenerative rectifiers: state of the art"**, in IEEE Transactions on Industrial Electronics, vol. 52, no. 1, pp. 5-22, Feb. 2005.
- LARICO, Hugo R. E. **Conversor Boost Controlado em Corrente Aplicado ao Retificador Monofásico**. Março de 2007. 181 f. Dissertação (Mestrado em Engenharia Elétrica), Universidade Federal de Santa Catarina, Florianópolis, 2007.
- BARBI, I. **Retificadores Monofásicos com Correção Ativa do Fator de Potência Empregando o Conversor Boost**. Agosto de 2015. Universidade Federal de Santa Catarina, Florianópolis, 2015.

BARBI, I. MARTINS, D. C. **Eletrônica de Potência: Conversores CC-CC Básicos não Isolados**. 2. ed. rev. - Florianópolis: Ed. dos Autores, 2006. 377p.

MORA, J. C. **Conversores CA-CC *Boost* PWM Bidirecionais Conectados em Rede com Distúrbios Pré-Existentes**. Abril de 2014. 254 p. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Itajubá, Itajubá, 2014.

NISHIOKA, J. K. **Sistema de Controle Digital para Retificador Trifásico a Quatro Fios com Filtro LCL**. Agosto de 2011. 159 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Ciências Tecnológicas, Universidade do Estado de Santa Catarina, Joinville, 2011.

POMÍLIO, J. A. **Pré Reguladores de Fator de Potência**. Faculdade de Engenharia Elétrica e de Computação - Departamento de Sistemas e Energia, Universidade Estadual de Campinas, Campinas, 2014.

RAMESH, S. RAMESH, O. **Analysis and design of power factor correction using half bridge boost topology**. Proceedings of APEC 97 - Applied Power Electronics Conference, Atlanta, GA, 1997, pp. 489-499 vol.1.

ROGGIA, L. **Estudo, Controle e Implementação do Conversor Boost PFC 15 Operando no Modo de Condução Mista**. Novembro de 2009. 144 f. Dissertação (Mestrado em Engenharia Elétrica) - PPGEE, Universidade Federal de Santa Maria, Santa Maria, 2009.