

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
MESTRADO EM ENGENHARIA ELÉTRICA

KLEBER CHAN BEKOSKI

DESENVOLVIMENTO DE UM DRIVER PARA LEDS
APLICADO À ILUMINAÇÃO PÚBLICA COM REDUZIDO
PROCESSAMENTO REDUNDANTE DE ENERGIA,
ENTRADA UNIVERSAL E CONTROLE DE
INTENSIDADE LUMINOSA

DISSERTAÇÃO DE MESTRADO

Pato Branco

2020

KLEBER CHAN BEKOSKI

**DESENVOLVIMENTO DE UM DRIVER PARA LEDS
APLICADO À ILUMINAÇÃO PÚBLICA COM REDUZIDO
PROCESSAMENTO REDUNDANTE DE ENERGIA,
ENTRADA UNIVERSAL E CONTROLE DE
INTENSIDADE LUMINOSA**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica - PPGEE, da Universidade Tecnológica Federal do Paraná - UTFPR, Campus Pato Branco, como requisito parcial para obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Juliano de Pelegrini Lopes

Coorientador: Prof. Dr. Gustavo Weber Denardin

PATO BRANCO

2020

B424d

Bekoski, Kleber Chan.

Desenvolvimento de um driver para LEDs aplicado à iluminação pública com reduzido processamento redundante de energia, entrada universal e controle de intensidade luminosa / Kleber Chan Bekoski. -- 2020.

108 f. : il.

Orientador: Prof. Dr. Juliano de Pelegrini Lopes

Coorientador: Prof. Dr. Gustavo Weber Denardin

Dissertação (Mestrado) - Universidade Tecnológica Federal do Paraná.

Programa de Pós-Graduação em Engenharia Elétrica. Pato Branco, PR, 2020.

Inclui bibliografia.

1. Diodos emissores de luz. 2. Iluminação - Controle. 3. Fator de potência. 4. Conversores de corrente elétrica. 5. Iluminação municipal. I. Lopes, Juliano de Pelegrini, orient. II. Denardin, Gustavo Wever, coorient. III. Universidade Tecnológica Federal do Paraná. Programa de Pós-Graduação em Engenharia Elétrica. IV. Título.

CDD 22. ed. 621.3

Ficha Catalográfica elaborada por
Suélem Belmudes Cardoso CRB9/1630
Biblioteca da UTFPR Campus Pato Branco



TERMO DE APROVAÇÃO

Título da Dissertação n.º 082

“Desenvolvimento de um Driver para LEDs Aplicado à Iluminação Pública com Reduzido Processamento Redundante de Energia, Entrada Universal e Controle de Intensidade Luminosa”

por

Kleber Chan Bekoski

Dissertação apresentada às oito horas e trinta minutos do dia vinte e oito do mês de fevereiro de dois mil e vinte, como requisito parcial para obtenção do título de **MESTRE EM ENGENHARIA ELÉTRICA**. Programa de Pós-Graduação em Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Câmpus Pato Branco. O candidato foi arguido pela Banca Examinadora composta pelos professores abaixo assinados. Após deliberação, a Banca Examinadora considerou o trabalho APROVADO.

Banca examinadora:

Prof. Dr. Gustavo Weber Denardin
(Coorientador)
UTFPR/PB

Prof. Dr. Carlos Marcelo de Oliveira Stein
UTFPR/PB

Prof. Dr. Marco Antônio Dalla Costa
UFSM - RS
(Participação à Distância)

Homologado por:

Prof. Dr. Juliano de Pelegrini Lopes
Vice-Coordenador do Programa de Pós-Graduação
em Engenharia Elétrica - PPGEE/UTFPR

AGRADECIMENTOS

Gostaria de deixar aqui registrado meus sinceros agradecimentos:

Aos meus familiares, por todo suporte, apoio incondicional e por acreditarem no meu potencial.

Ao meu orientador Prof. Dr. Juliano de Pelegrini Lopes e ao meu coorientador Prof. Dr. Gustavo Weber Denardin, pela oportunidade, pelos esforços investidos no desenvolvimento deste trabalho e pelos conhecimentos técnicos transmitidos.

Aos amigos e colegas de laboratório, por compartilharem o conhecimento em diversas áreas, pelas contribuições auxiliando no desenvolvimento do trabalho e pelos momentos de descontração.

À Universidade Tecnológica Federal do Paraná (UTFPR) – Campus Pato Branco e ao Programa de Pós Graduação em Engenharia Elétrica (PPGEE), pela oportunidade e por contribuírem no aprendizado e aperfeiçoamento desde a graduação até o mestrado, e a todos os professores e servidores que fizeram parte de alguma forma na minha formação.

À Coordenação de Aperfeiçoamento de Pessoal Nível Superior (CAPES), pelo suporte financeiro.

RESUMO

BEKOSKI, Kleber Chan. Desenvolvimento de um driver para LEDs aplicado à iluminação pública com reduzido processamento redundante de energia, entrada universal e controle de intensidade luminosa. 2020. 108 f. Dissertação - Programa de Pós-Graduação em Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Pato Branco, PR, 2020.

Neste trabalho é apresentado o desenvolvimento de um *driver* de LEDs para iluminação pública com entrada universal de tensão e controle de intensidade luminosa, que utiliza uma conexão de reduzido processamento redundante de energia. É destacada a necessidade de *drivers* para o acionamento de LEDs e uma revisão dos meios de acionamento é apresentada. É realizada uma revisão da vida útil dos *drivers* e discutidas alternativas de tornar compatível a vida útil do *driver* com a do LED. É apresentada uma revisão das topologias utilizadas em *drivers* e definida a utilização da cascata parcial. São definidos os conversores SEPIC no modo de condução descontínua para o estágio de correção de fator de potência e o conversor *flyback* também no modo de condução descontínua para o estágio de controle de potência. Os conversores são modelados pelo modelo médio do interruptor e controladores do tipo proporcional-integral são especificados para os conversores. Para obtenção dos resultados práticos é desenvolvido em laboratório um protótipo de 100 W. Os resultados experimentais mostram o funcionamento do *driver* proposto para variação da tensão de entrada e variação de potência de saída. A ondulação da corrente de saída é reduzida com a utilização das malhas de controle e todos os pontos de operação estão de acordo com a recomendação prática IEEE Std. 1789-2015. É obtido rendimento acima de 90% em alguns pontos de operação e na faixa de variação da potência de saída de 30% a 100%, o *driver* atende aos requisitos da norma IEC 61000-3-2 Classe C para toda a faixa de variação da tensão de entrada.

Palavras-chave: Cascata Parcial, Controle de Intensidade Luminosa, Conversores CC-CC, Correção de Fator de Potência, Diodo Emissor de Luz, *Driver*, Entrada Universal de Tensão, Iluminação Pública.

ABSTRACT

BEKOSKI, Kleber Chan. Development of a LEDs driver applied to street lighting with reduced redundant power processing, universal input, and dimming. 2020. 108 f. Master's Dissertation - Post-graduate Program in Electrical Engineering, Universidade Tecnológica Federal de Paraná, Pato Branco, PR, 2020.

This work presents the development of an LED driver for street lighting with universal input voltage and dimming that makes use of a connection with reduced redundant power processing. The need for drivers for powering LEDs is highlighted, and a review of the driving means is presented. A review of the drivers' lifespan is carried out, and alternatives to make the driver and the LED compatibles in lifespan are discussed. A review of the topologies used in LED drivers is presented, and the partial cascade connection is selected. The SEPIC converter in discontinuous conduction mode is defined for the power factor correction stage, and the flyback converter also in the discontinuous conduction mode is set for the power control stage. The converters are modeled by the average switch model, and proportional-integral controllers are specified for the converters. To obtain experimental results, a 100 W prototype is built in the laboratory. The experimental results show the operating of the proposed LED driver for variation of the input voltage and variation of output power. The output current ripple is reduced with the control loops, and in all operating points, the flicker complies with the practical recommendation IEEE Std. 1789-2015. Is achieved efficiency above 90% in some operating points, and the 30% to 100% output power range the driver meets the requirements of IEC 61000-3-2 Class C for the entire input voltage range.

Keywords: Partial cascade, Dimming, DC-DC converters, Power factor correction, Light emitting diode, Driver, Universal input voltage, Street lighting.

LISTA DE FIGURAS

Figura 1:	Modelo elétrico simplificado do LED.	25
Figura 2:	Comparação do modelo real e simplificado da curva tensão versus corrente.	25
Figura 3:	Fluxo luminoso versus corrente direta.	26
Figura 4:	Limites das recomendações práticas para modulação de corrente nos LEDs em função da frequência do <i>flicker</i>	29
Figura 5:	Controle da intensidade luminosa por AM.	32
Figura 6:	Controle da intensidade luminosa por PWM.	33
Figura 7:	Classificação das topologias ativas para <i>driver</i>	37
Figura 8:	Estágio único.	37
Figura 9:	Múltiplos estágios independentes.	38
Figura 10:	Múltiplos estágios integrados.	39
Figura 11:	Múltiplos estágios R^2P^2	40
Figura 12:	Conexão R^2P^2 com <i>buck-boost</i> para CP.	41
Figura 13:	<i>Boost</i> em série com capacitor de saída deslocado.	42
Figura 14:	<i>Driver</i> em cascata parcial conectado à rede.	43
Figura 15:	Fluxo de potência entre os estágios na cascata parcial.	45
Figura 16:	Formas de onda de tensão dos estágios do <i>driver</i> em cascata parcial.	46
Figura 17:	Curva de rendimento total do <i>driver</i> em função dos rendimentos dos estágios CFP e CP para $k = 0,2$	47
Figura 18:	Ponte retificadora de onda completa.	49
Figura 19:	Formas de onda da corrente dos diodos D_{r1} e D_{r2} da ponte retificadora de onda completa.	50
Figura 20:	Conversor SEPIC aplicado para CFP.	51
Figura 21:	Circuito equivalente do conversor SEPIC.	52

Figura 22:	Modo de condução crítica do conversor SEPIC.	54
Figura 23:	Conversor <i>flyback</i> alimentado pela tensão de saída do estágio CFP.	55
Figura 24:	Modo de condução crítica do conversor <i>flyback</i>	56
Figura 25:	Tensão <i>Drain-Source</i> do MOSFET do conversor <i>flyback</i>	57
Figura 26:	Circuito <i>snubber</i> RCD	58
Figura 27:	Cascata parcial SEPIC- <i>flyback</i>	59
Figura 28:	Diagrama de blocos da malha de controle da tensão de saída do estágio CFP.	63
Figura 29:	Circuito de realimentação da tensão de saída do estágio CFP.	64
Figura 30:	Resposta ao degrau do sistema compensado para o estágio CFP.	65
Figura 31:	Diagrama de blocos da malha de controle da corrente nos LEDs.	66
Figura 32:	Circuito de realimentação da corrente nos LEDs.	66
Figura 33:	Resposta ao degrau do sistema compensado para o estágio CP.	68
Figura 34:	Foto do protótipo do <i>driver</i> proposto. Dimensões 16,3 cm x 11,6 cm.	70
Figura 35:	Foto da carga de 53 LEDs em série. Dimensões 30 cm x 17,2 cm x 3,2 cm.	70
Figura 36:	Circuito de <i>driver</i> para MOSFET.	71
Figura 37:	Formas de onda experimentais de tensão e corrente de entrada e saída do <i>driver</i> operando com $V_{in} = 85$ V e carga nominal. (a) Malha aberta. (b) Malha fechada.	72
Figura 38:	Resultados experimentais de rendimento para variação de potência de saída em diferentes níveis de tensão de entrada.	72
Figura 39:	Resultados experimentais de fator de potência para variação de potência de saída em diferentes níveis de tensão de entrada.	73
Figura 40:	Resultados experimentais de THD de corrente para variação de potência de saída em diferentes níveis de tensão de entrada.	74
Figura 41:	Conteúdo harmônico da corrente de entrada em relação à norma IEC 61000-3-2 Classe C para diferentes pontos de operação.	74

Figura 42:	Resultados experimentais de <i>flicker</i> para variação de potência de saída em diferentes níveis de tensão de entrada em comparação com o limite recomendado pela IEEE <i>Std.</i> 1789-2015.	75
Figura 43:	Formas de onda experimentais de tensão e corrente de entrada e saída do <i>driver</i> . (a) Com variação da tensão de entrada. (b) Com variação da potência de saída.	75
Figura 44:	Formas de onda experimentais de tensão e corrente de entrada e saída do <i>driver</i> operando com $V_{in} = 85$ V. (a) $P_{LEDs} = 20\%$. (b) $P_{LEDs} = 100\%$	76
Figura 45:	Formas de onda experimentais de tensão e corrente de entrada e saída do <i>driver</i> operando com $V_{in} = 265$ V. (a) $P_{LEDs} = 20\%$. (b) $P_{LEDs} = 100\%$	76
Figura 46:	Formas de onda experimentais da tensão de saída dos estágio CFP, CP e LEDs. (a) $V_{in} = 85$ V. (b) $V_{in} = 265$ V.	77
Figura 47:	Formas de onda experimentais de tensão e corrente no MOSFET do conversor SEPIC para $V_{in} = 85$ V. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).	78
Figura 48:	Formas de onda experimentais de tensão e corrente no MOSFET do conversor SEPIC para $V_{in} = 265$ V. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).	78
Figura 49:	Formas de onda experimentais de corrente do diodo do conversor SEPIC. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).	78
Figura 50:	Detalhe das formas de onda experimentais de tensão no MOSFET e corrente nos enrolamentos do indutor acoplado do conversor <i>flyback</i> para operação com carga nominal para. (a) $V_{CFP_{max}}$. (b) $V_{CFP_{min}}$	79
Figura 51:	Núcleos e carretel do tipo E-E.	93
Figura 52:	Particionamento dos enrolamentos do indutor acoplado.	96
Figura 53:	Conversor <i>flyback</i> e carga considerada para modelagem.	97
Figura 54:	Rede de interruptores do conversor <i>flyback</i>	97
Figura 55:	Modelo médio do conversor <i>flyback</i>	99
Figura 56:	Modelo de pequenos sinais do conversor <i>flyback</i>	102

Figura 57:	Modelo simplificado de pequenos sinais do conversor <i>flyback</i>	102
Figura 58:	Circuito simulado do conversor <i>flyback</i> e função de transferência. . .	103
Figura 59:	Resultado de simulação do conversor <i>flyback</i> em comparação com o modelo.	104
Figura 60:	Conversor SEPIC.	105
Figura 61:	Rede de interruptores do conversor SEPIC.	105
Figura 62:	Transformação da rede de interruptores em correspondente modelo médio	106
Figura 63:	Modelo médio do conversor SEPIC.	106
Figura 64:	Modelo de pequenos sinais do conversor SEPIC.	107
Figura 65:	Modelo de pequenos sinais simplificado do conversor SEPIC. . . .	107
Figura 66:	Circuito simulado do conversor SEPIC e função de transferência. .	108
Figura 67:	Resultado de simulação do conversor SEPIC em comparação com o modelo.	109

LISTA DE TABELAS

Tabela 1:	Limites das harmônicas de corrente de entrada para norma IEC 61000-3-2 Classe C.	34
Tabela 2:	Parâmetros de Projeto.	49
Tabela 3:	Componentes projetados do conversores SEPIC e <i>flyback</i>	59
Tabela 4:	Componentes reais do <i>driver</i>	60
Tabela 5:	Componentes do circuito de realimentação de V_{CFP}	64
Tabela 6:	Componentes do circuito de realimentação da corrente nos LEDs.	67
Tabela 7:	Componentes do circuito de <i>driver</i> para MOSFET.	71
Tabela 8:	Resultados experimentais de tensão de saída dos estágios CFP, CP e LEDs em comparação com os valores de projeto.	77
Tabela 9:	Potência medida em diferentes pontos do <i>driver</i>	80
Tabela 10:	Comparação do rendimento estimado para o projeto e valores medidos.	80
Tabela 11:	Parâmetros de Projeto de Indutor.	93
Tabela 12:	Parâmetros de Projeto do Indutor Acoplado.	95

LISTA DE SIGLAS

AD	Conversor Analógico-Digital
AM	<i>Amplitude modulation</i> - Modulação de Amplitude
CA	Corrente Alternada
CC	Corrente Contínua
CFP	Correção de Fator de Potência
CP	Controle de Potência
FP	Fator de Potência
LED	<i>Light Emitting Diode</i> - Diodo Emissor de Luz
MCC	Modo de Condução Contínua
MCCr	Modo de Condução Crítica
MCD	Modo de Condução Descontínua
PI	Proporcional Integral
PWM	<i>Pulse Width Modulation</i> - Modulação por Largura de Pulso
R^2P^2	<i>Reduced Redundant Power Processing</i> - Reduzido Processamento Redundante de Energia
THD	<i>Total Harmonic Distortion</i> - Distorção Harmônica Total

LISTA DE SÍMBOLOS

$\Delta I_{in_{max}}$	Máxima ondulação da corrente de entrada
$\Delta I_{LED}(\%)$	Ondulação de corrente nos LEDs percentual
ΔV_{CFP}	Variação da tensão de saída do estágio CFP
ΔV_{CP}	Variação da tensão de saída do estágio CP
ΔV_{sn}	Variação da tensão <i>snubber</i>
$C1_{CFP}$	Capacitor 1 do estágio CFP
$C2_{CFP}$	Capacitor 2 do estágio CFP
C_{CP}	Capacitor de estágio CP
C_{oss}	Capacitância parasita do MOSFET
C_{sn}	Capacitor <i>snubber</i>
$C_{SCFP}(s)$	Função de transferência do controlador para CFP
$C_{SCP}(s)$	Função de transferência do controlador para CP
D	Razão cíclica
$D1_{CFP}$	Razão cíclica do estágio CFP
$D1_{CP}$	Razão cíclica do estágio CP
D_i	Diodo ideal
D_{CCFP}	Razão cíclica no modo de condução crítico do estágio CFP
D_{CCP}	Razão cíclica no modo de condução crítico do estágio CP
D_{CFP}	Diodo do estágio CFP
D_{CP}	Diodo do estágio CP
D_{dim}	Razão cíclica do controle de intensidade luminosa
dim	Variável de ajuste no nível de intensidade luminosa
$D_{r(1-4)}$	Diodos da ponte retificadora
D_{sn}	Diodo <i>snubber</i>
$e_{CFP}(s)$	Erro na malha de controle para CFP
$e_{CP}(s)$	Erro na malha de controle para CP
f_{CCFP}	Frequência de corte do filtro <i>anti-aliasing</i> da realimentação de V_{CFP}
f_{CCP}	Frequência de corte do filtro <i>anti-aliasing</i> da realimentação de I_{LEDs}
f_e	Frequência da rede de energia elétrica

$f_{flicker}$	Frequência do <i>flicker</i>
f_r	Frequência de ressonância entre $C1_{CFP}$, $L1_{CFP}$ e $L2_{CFP}$
$G_{i_{LEDs}d_{CP}}(s)$	Função de transferência do estágio CP
$G_{v_{CFP}d_{CFP}}(s)$	Função de transferência do estágio CFP
$H_{CFP}(s)$	Função de transferência do circuito de realimentação de V_{CFP}
$H_{CP}(s)$	Função de transferência do circuito de realimentação de I_{LEDs}
i_{1pk}	Corrente de pico do enrolamento primário
I_{avg}	Corrente média
$I_{D_{CFP}}$	Corrente no diodo D_{CFP}
$i_{D_{CFP}}(t)$	Corrente instantânea no diodo D_{CFP}
$I_{D_{r(1-4)}}$	Corrente nos diodos da ponte retificadora
$I_{D_{r1}avg}$	Corrente média no diodo D_{r1}
$I_{in_{max}}$	Máxima corrente de entrada
I_{inCP}	Corrente de entrada do estágio CP
I_{in}	Corrente de entrada
$I_{L_{CP}}$	Corrente do do indutor acoplado do estágio CP
$I_{L_{CP}pk}$	Corrente de pico do estágio CP
$i_{L_{CP}}(t)$	Corrente instantânea em L_{CP}
I_{LED}	Corrente média no LED
I_{LEDs}	Corrente média no conjunto de LEDs
I_{nom}	Corrente nominal
I_{oCFP}	Corrente de saída do estágio CFP
I_{oCP}	Corrente de saída do estágio CP
I_{ref}	Sinal de referência para Corrente nos LEDs
$I_{S_{CFP}}$	Corrente na chave S_{CFP}
$i_{S_{CFP}}(t)$	Corrente instantânea na chave S_{CFP}
k	Fator de reprocessamento
$L1_{CFP}$	Indutor 1 do estágio CFP
$L2_{CFP}$	Indutor 2 do estágio CFP
L_{CP}	Indutância de magnetização do estágio CP
L_{eq}	Indutância equivalente do paralelo entre $L1_{CFP}$ e $L2_{CFP}$
L_{Lk1}	Indutância de dispersão do indutor acoplado
L_{max}	Nível máximo de luminância
L_{min}	Nível mínimo de luminância

$Mod(\%)$	<i>Flicker</i> percentual
N_1	Espiras do enrolamento primário
N_2	Espiras do enrolamento secundário
η_{CFP}	Rendimento do estágio CFP
η_{CP}	Rendimento do estágio CP
P_{CFP}	Potência de saída do estágio CFP
$P_{CFPLEDs}$	Potência entregue pelo estágio CFP diretamente à carga
P_{CP}	Potência de saída do estágio CP
P_{in}	Potência de entrada
P_{inCP}	Potência de entrada do estágio CP
P_{LEDs}	Potência no conjunto de LEDs
R_o	Resistor de saída
R_{CFP}	Resistência equivalente do circuito conectado na saída do estágio CFP
R_{CP}	Resistência equivalente do circuito conectado na saída do estágio CP
R_{LED}	Resistência interna do LED
R_{LEDs}	Resistência interna do conjunto de LEDs
R_{SEP}	Resistência equivalente do conversor SEPIC vista pela rede elétrica
R_{sn}	Resistor <i>snubber</i>
S_{CFP}	Chave do estágio CFP
S_{CP}	Chave do estágio CP
T_s	Período de chaveamento
$u_{CFP}(s)$	Ação de controle na malha de controle para CFP
$u_{CP}(s)$	Ação de controle na malha de controle para CP
V_o	Tensão de saída
V_{CFP}	Tensão média de saída do estágio CFP
$V_{CFP_{max}}$	Tensão máxima na saída do estágio CFP
$V_{CFP_{min}}$	Tensão mínima na saída do estágio CFP
V_{CP}	Tensão média de saída do estágio CP
V_{dd}	Tensão de alimentação do sensor de corrente
V_{in}	Tensão de entrada
V_{LED}	Tensão média no LED
V_{LEDs}	Tensão média no conjunto de LEDs
V_{out}	Tensão de saída do sensor de corrente
V_P	Tensão de polarização do LED

V_{pk}	Tensão de pico da rede
V_{Ps}	Tensão de polarização do conjunto de LEDs
V_{ref}	Sinal de referência para tensão V_{CFP}
V_{SCFP}	Tensão na chave do estágio CFP
V_{SCP}	Tensão na chave do estágio CP
V_{sn}	Tensão <i>snubber</i>
ω	Frequência angular da rede

SUMÁRIO

1	INTRODUÇÃO	19
1.1	CONTRIBUIÇÃO	23
1.2	ESTRUTURA DO TRABALHO	23
2	ACIONAMENTO DE LEDS	24
2.1	MODELO ELÉTRICO DO LED	24
2.2	<i>FLICKER</i>	26
2.3	VIDA ÚTIL	29
2.4	CONTROLE DE INTENSIDADE LUMINOSA	31
2.4.1	Modulação de Amplitude	31
2.4.2	Modulação de Largura de Pulso	32
2.4.3	Controle <i>bi-level</i>	32
2.5	ENTRADA UNIVERSAL DE TENSÃO	33
2.6	CORREÇÃO DO FATOR DE POTÊNCIA	34
2.7	CONSIDERAÇÕES FINAIS DO CAPÍTULO	35
3	<i>DRIVER</i>	36
3.1	TOPOLOGIAS PARA <i>DRIVERS</i>	36
3.1.1	Topologias Ativas: Estágio Único	37
3.1.2	Topologias Ativas: Múltiplos Estágios	38
3.1.2.1	Cascata	38
3.1.2.2	Estágios Integrados	39
3.1.2.3	Cascata Parcial	40
3.2	CONSIDERAÇÕES FINAIS DO CAPÍTULO	42
4	PROJETO DOS CONVERSORES	43
4.1	DEFINIÇÃO DOS PARÂMETROS DE PROJETO	43

4.2	PROJETO DA PONTE RETIFICADORA	49
4.3	ESTÁGIO CFP	50
4.3.1	Projeto do Conversor SEPIC	51
4.4	ESTÁGIO CP	54
4.4.1	Projeto do Conversor <i>Flyback</i>	55
4.4.2	Projeto do <i>Snubber</i> RCD	57
4.5	CASCATA PARCIAL SEPIC-FLYBACK	58
4.6	CONSIDERAÇÕES FINAIS DO CAPÍTULO	60
5	PROJETO DOS CONTROLADORES	61
5.1	MODELAGEM DOS CONVERSORES	61
5.2	PROJETO DOS CONTROLADORES	62
5.2.1	Controle do Conversor SEPIC	63
5.2.2	Controle do Conversor <i>Flyback</i>	65
5.3	ENTRADA UNIVERSAL DE TENSÃO E CONTROLE DE INTENSIDADE LUMINOSA	67
5.4	CONSIDERAÇÕES FINAIS DO CAPÍTULO	68
6	ANÁLISE DE RESULTADOS	70
7	CONCLUSÕES	81
7.1	SUGESTÕES PARA TRABALHOS FUTUROS	82
	PRODUÇÃO CIENTÍFICA	83
	REFERÊNCIAS	84
	APÊNDICE A - PROJETO DE INDUTOR	93
	APÊNDICE B - PROJETO DE INDUTOR ACOPLADO	95
	APÊNDICE C - MODELAGEM DO CONVERSOR FLYBACK	97
	APÊNDICE D - MODELAGEM DO CONVERSOR SEPIC	105

1 INTRODUÇÃO

A iluminação pública é fundamental para as cidades, por proporcionar melhor visualização do trânsito, segurança aos cidadãos e possibilitar atividades de lazer em períodos noturnos. No Brasil, no ano de 2017, o consumo de energia elétrica com iluminação pública chegou a 15,04 TWh, cerca de 3,3% de toda a energia consumida no país, sendo as principais metodologias utilizadas na iluminação pública atualmente constituídas a base de lâmpadas de vapor de sódio em alta pressão e lâmpadas de vapor de mercúrio (EPE, 2017; PINTO, 2012). Entretanto, a tecnologia dos diodos emissores de luz, ou LEDs, vem ganhando espaço em sistemas de iluminação artificial por se tratar de dispositivos com maior eficiência e longa vida útil em relação às demais tecnologias (LUZ, 2013).

Uma das primeiras formas de iluminação artificial por eletricidade comercializada foi a lâmpada incandescente, patenteada em 1879 por Joseph Wilson Swan e Thomas Alva Edison. Este tipo de lâmpada era baseado na radiação térmica gerada por uma corrente elétrica percorrendo um filamento de carbono. Com o passar dos anos passou-se a utilizar filamento de tungstênio, por suportar maiores temperaturas. Aproximadamente 90% da energia consumida por este tipo de lâmpada é dissipada na forma de calor, resultando em baixa eficiência luminosa, cerca de 12 lm/W e sua vida útil é baixa, cerca de 1000 horas (BOWERS, 1980; CAMPONOGARA, 2015).

Devido à baixa eficiência em converter energia elétrica em luz, as lâmpadas incandescentes vêm sendo abolidas em diversos países do mundo, inclusive no Brasil. Atualmente, as lâmpadas de descarga em alta e baixa pressão são amplamente utilizadas em sistemas de iluminação artificial. A mais popular lâmpada de descarga utilizada é a lâmpada fluorescente. O funcionamento deste tipo de lâmpada consiste de um gás que quando ionizado emite radiação ultravioleta, que ao incidir sobre uma camada fluorescente na superfície dos tubos de vidro, a radiação transforma-se em luz visível. A eficiência luminosa de uma lâmpada fluorescente é superior à das lâmpadas incandescentes, chegando próximo aos 100 lm/W e com vida útil em torno de 24000 horas (PINTO, 2008; COPEL, 2016; OSRAM, 2019).

Em ambientes externos, onde geralmente o acesso às luminárias depende de andaimes ou guindastes, o custo de manutenção se torna elevado. Por este motivo buscam-se lâmpadas de longa duração para iluminação externa. Nesse contexto, as lâmpadas de vapor de mercúrio e vapor de sódio em alta pressão, que possuem vida útil de cerca de 24000 horas, ainda são as mais utilizadas na iluminação pública. Todavia, as lâmpadas de vapor de mercúrio possuem eficiência luminosa inferior, cerca de 55 lm/W, se comparado com cerca de 130 lm/W das lâmpadas de vapor de sódio. Por possuir maior eficiência luminosa, as lâmpadas de vapor de sódio passaram a substituir as de vapor de mercúrio. A principal limitação das lâmpadas de vapor de sódio é o baixo índice de reprodução de cores (COPEL, 2016; PINTO, 2012).

A tecnologia dos LEDs teve seu princípio de funcionamento observado em 1907, e em 1962 entra no mercado o primeiro LED vermelho, desenvolvido por Nick Holonyak, inicialmente utilizado apenas de forma indicativa em circuitos eletrônicos, devido seu baixo fluxo luminoso (LEDVANCE, 2018; BENDER *et al.*, 2015). Contudo, o LED teve sua evolução ao longo dos anos e, atualmente, atinge níveis elevados de fluxo luminoso, cerca de 170lm/W, e já é considerada uma das formas mais eficientes de produzir luz através de eletricidade. Além disso, o LED possui elevada vida útil, cerca de 50000 horas e não conta com problemas presentes nas lâmpadas de descarga, como reignição, ressonância acústica, desgaste de eletrodos e tempo de aquecimento (MATULKA; WOOD, 2013; CAMPONOOGARA, 2015; BRIDGELUX, 2017).

Embora o custo de instalação de um sistema de iluminação de LED ainda ser superior ao de um sistema tradicional, o custo do LED vem reduzindo-se nos últimos anos. Com isso, cada vez mais estudos mostram que tanto a economia de energia quando sua durabilidade tornam o LED uma solução viável economicamente em sistemas de iluminação (CAMPONOOGARA, 2015; DOE, 2016).

Bons exemplos práticos da substituição de sistemas de iluminação pública por lâmpadas de LED já são realidade em diversas cidades, como em Maceió, onde foram instaladas 841 luminárias ao longo de 20 Km de uma importante avenida costeira. Além da economia de energia de 62%, a instalação também conta com índices de iluminação melhorado (LEDRODWAY, 2016), agora a prefeitura já faz planos pra implementação de iluminação de LED em todos os bairros da cidade (MACEIÓ, 2018).

Em Foz do Iguaçu a Ponte da Amizade, fronteira entre Brasil e Paraguai, também conta com iluminação de LED. Além da economia de energia de 70% em relação

à antiga iluminação da ponte, há ainda outras vantagens, a luz branca e uniforme aumenta a sensação de segurança de motoristas e pedestres e é mais sensível para as câmeras de segurança, que captam melhor o ambiente (PORTALCIDADE, 2016).

Em Cingapura a iluminação de LED do circuito de Marina Bay, contribuiu para a primeira corrida de Fórmula 1 noturna. Foram instaladas 1500 luminárias e as condições de iluminação proporcionam um ambiente seguro para os pilotos na pista, mesmo a mais de 300 km/h, além de atender os padrões de transmissão de televisões de alta definição (PHILIPS, 2008). Depois disso, outros circuitos passaram a imitar e Marina Bay deixa de ser exclusividade (FORMULA1, 2015).

Na cidade de Pato Branco, as lâmpadas de vapor de sódio também vêm sendo substituídas por lâmpadas de LED após um investimento de mais de 1 milhão de reais que visa trocar 1758 lâmpadas. Com a substituição no sistema de iluminação, estima-se uma economia anual de mais de 900 mil reais com a redução do consumo de energia e manutenção (Pato Branco, 2019).

Fica evidente o avanço da utilização do LED em sistemas de iluminação, seja na melhora da qualidade da iluminação e principalmente na redução do consumo de energia e manutenção, indicando a tendência do LED dominar o mercado de iluminação mundial (PHILIPS, 2018; DOE, 2016). Contudo, os LEDs são dispositivos que operam com corrente contínua. Por este motivo, não é possível conectá-los diretamente à rede elétrica e necessita-se de um circuito eletrônico auxiliar de acionamento, também conhecido como *driver*. Um *driver* é um dispositivo eletrônico responsável por converter a tensão alternada em contínua e adequar a tensão e corrente aos padrões necessários para o acionamento do LED (ABILUX, 2017).

Outras funções avançadas atribuídas às lâmpadas de LED, tais como capacidade de controlar intensidade luminosa e cor, entrada universal de tensão, comunicação de luz visível, e até mesmo detecção de pessoas em ambientes internos ou carros em rodovias, são na realidade obtidas graças ao *driver* (Castro *et al.*, 2019; WANG *et al.*, 2018; MOHAMED, 2013). Por conta disso, o *driver* para LEDs tem sido o tópico de muitos trabalhos de pesquisa, buscando maneiras de torná-lo cada vez mais eficiente e confiável.

Como o *driver* faz parte do conjunto da lâmpada de LEDs, é importante que o *driver* apresente uma vida útil compatível com a dos LEDs, caso contrário o *driver* acabaria limitando a durabilidade do conjunto. Para obter um tempo de duração compatível com a do LED, o circuito do *driver* deve utilizar componentes com longa vida útil, o que

faz com que o uso de capacitores eletrolíticos tradicionais não seja recomendado. Outros requisitos para que o *driver* seja considerado adequado é estar em conformidade com a norma IEC 61000-3-2 Classe C, que trata das limitações das harmônicas de corrente injetadas na rede de energia elétrica, e atender às recomendações IEEE Std 1789-2015 que refere-se aos níveis de *flicker* da luz emitida (Castro *et al.*, 2019; ALMEIDA *et al.*, 2015).

Devido ao seu desempenho, os *drivers* ativos são mais utilizados do que os passivos. O *driver* ativo mais simples é o de estágio único, que por ser baseado na utilização de apenas um conversor apresenta limitações de operação quanto à integração de várias funções como correção de fator de potência (CFP), saída constante, controle de intensidade luminosa e entrada universal de tensão (LI *et al.*, 2016).

Para melhorar o desempenho do circuito operando com diferentes funções, vários estágios podem ser empregados, cada estágio sendo responsável por parte das atribuições do *driver*. Normalmente, um estágio para CFP e o outro para o controle de potência (CP) (LI *et al.*, 2016). A conexão dos múltiplos estágios pode ser em cascata, integrados ou em cascata parcial. A conexão em cascata permite flexibilidade de projeto, capacitâncias reduzidas e a adição de funções avançadas ao *driver*. Entretanto, nessa topologia, a potência total demandada pela carga é processada duas vezes, aumentando as perdas de energia. Ao integrar os dois estágios em apenas uma chave, o número de comutadores ativos e seus circuitos de comando são reduzidos, mas a complexidade do controle e a tensão e/ou corrente da chave são elevadas. Além disso, os conversores integrados devem operar na mesma frequência de comutação e razão cíclica, dificultando a adição de funções avançadas, como controle de intensidade luminosa ou entrada universal de tensão (GOBBATO *et al.*, 2018; WU; YU, 1998). No entanto, utilizando a conexão em cascata parcial, que é uma técnica baseada no conceito de reduzido processamento redundante de energia, do inglês *Reduced Redundant Power Processing (R²P²)*, é possível continuar operando com os dois estágios evitando os inconvenientes de integrar ambos estágios em uma única chave. Porém, sem reprocessar a totalidade da energia demandada pela carga em um dos estágios, contribuindo para a redução das perdas e elevando o rendimento geral do *driver*.

Nesse contexto, este trabalho de mestrado propõe o desenvolvimento de um *driver* para LEDs, utilizando a conexão em cascata parcial, destinado à utilização em sistemas de iluminação pública com controle de intensidade luminosa e entrada universal de tensão.

No desenvolvimento do trabalho estão presentes os objetivos de projetar conversores chaveados e malhas de controle para tornar possível a operação do *driver* em toda a faixa de variação da tensão de entrada e potência de saída. Busca-se atender às normas vigentes de qualidade de energia e alternativas para elevar a vida útil do circuito proposto. Também inclui-se o desenvolvimento e implementação de um protótipo para comprovar o funcionamento da topologia proposta.

1.1 CONTRIBUIÇÃO

A principal contribuição pretendida com o desenvolvimento deste trabalho de mestrado é a integração simultânea das funções de entrada universal de tensão e controle de intensidade luminosa em um *driver* para LEDs que utiliza a conexão em cascata parcial.

1.2 ESTRUTURA DO TRABALHO

No primeiro capítulo apresentaram-se os motivos que levam as lâmpadas de LEDs serem cada vez mais empregadas em sistemas de iluminação. Apresentou-se também o motivo da lâmpada de LED necessitar de um *driver* para seu acionamento e o motivo do *driver* ser foco de diversos trabalhos de pesquisa. Por fim, foram apresentados os objetivos e a contribuição deste trabalho de mestrado.

No Capítulo 2 é apresentado o modelo elétrico do LED e a maneira adequada de realizar o seu acionamento. Apresenta-se também a recomendação prática IEEE *Std.* 1789-2015 para níveis de *flicker* e as possíveis soluções para tornar a vida útil do *driver* compatível com a do LED. Por fim, são apresentadas as funções avançadas de controle de intensidade luminosa e entrada universal de tensão. No Capítulo 3 é apresentada uma revisão dos circuitos de acionamento de LEDs, seguido das definições dos parâmetros de projeto e projeto dos conversores no Capítulo 4. No Capítulo 5 é abordada a modelagem dos conversores e o projeto dos controladores para operar o *driver* com entrada universal de tensão e controle de intensidade luminosa. No Capítulo 6 são apresentados os resultados experimentais obtidos, seguidas das conclusões apresentadas no Capítulo 7.

2 ACIONAMENTO DE LEDS

No presente capítulo é apresentada a metodologia de acionamento dos LEDs. Inicialmente é descrito o modelo elétrico do LED e a maneira adequada de realizar seu acionamento. É apresentada a recomendação prática da IEEE para limites do *flicker* na operação de lâmpadas de LEDs. Na sequência é apresentada uma discussão acerca da vida útil do *driver* e as formas de estender a durabilidade das luminárias. Por fim, são apresentadas diferentes técnicas de controle da intensidade luminosa e a faixa de tensão necessária para implementar a entrada universal de tensão.

2.1 MODELO ELÉTRICO DO LED

Para o projeto de um *driver* para LED é necessário conhecer o modelo elétrico da carga, ou seja, a modelagem do LED tem por objetivo conhecer seu comportamento elétrico dado pela relação entre sua tensão e corrente (MENKE, 2016).

A curva característica teórica que relaciona a tensão e corrente de uma junção P-N é dada pela equação exponencial de *Shockley*. No entanto, frequentemente a construção da junção apresenta resistências parasitas, modeladas como uma resistência série (R_d) e outra em paralelo (R_p) ao diodo. Sendo o valor de R_p elevado, por questões práticas essa resistência é desprezada. Assim, a equação de *Shockley* é usualmente modificada de forma a considerar estes parâmetros (MENKE, 2016; CAMPONOGARA, 2015).

Embora a equação de *Shockley* represente o comportamento elétrico do LED, a análise da interação do LED com o *driver* não é prática através dessa equação (MENKE, 2016). Portanto, para analisar o comportamento do LED, o modelo mais utilizado é o modelo elétrico simplificado do LED, sendo o modelo aproximado por um diodo ideal D_i , uma fonte de tensão de polarização direta do diodo V_p e uma resistência interna R_{LED} , conforme ilustrado na Figura 1 (PINTO, 2012; ALMEIDA, 2014; GOBBATO, 2017)

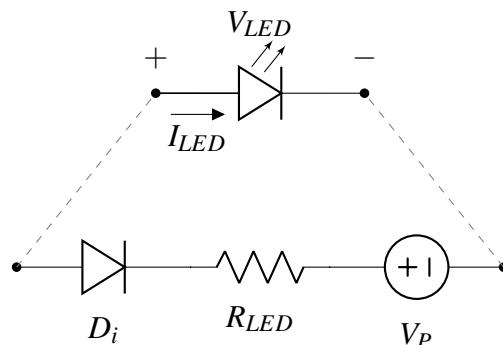


Figura 1: Modelo elétrico simplificado do LED.

Sendo a equação resultante do modelo dada por

$$V_{LED} = V_P + R_{LED}I_{LED}. \quad (1)$$

A Figura 2 apresenta uma comparação da curva característica de tensão versus corrente entre o modelo real e o modelo elétrico simplificado do LED FUTURLEC (2018). A curva real geralmente é fornecida pelo fabricante em folha de dados ou pode ser obtida experimentalmente através do ensaio do componente. Enquanto a curva aproximada é obtida traçando-se, no ponto de operação desejado, uma reta tangente à curva real.

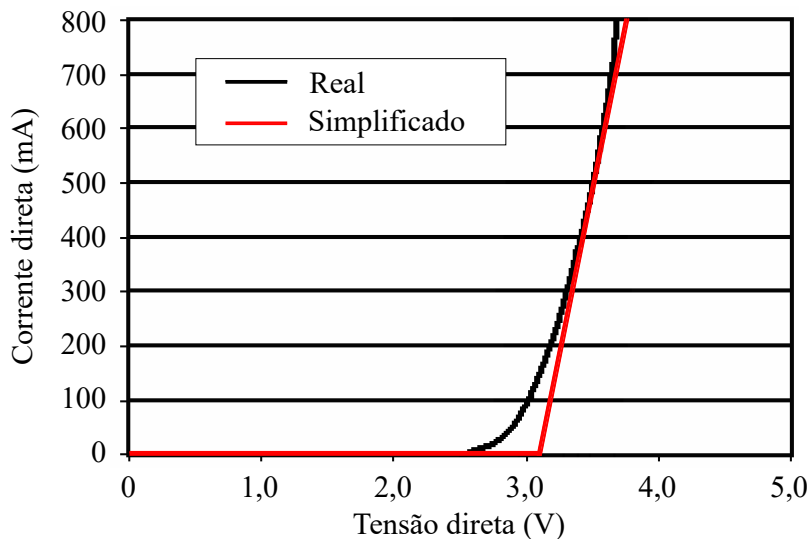


Figura 2: Comparação do modelo real e simplificado da curva tensão versus corrente.
Fonte: Adaptado de FUTURLEC (2018).

Analisando o gráfico da Figura 2 na região de condução, pode-se observar que uma pequena variação no valor da tensão sobre o LED causa uma grande variação na corrente direta. Cabe ressaltar também que existe uma variação paramétrica devido à

temperatura e até mesmo entre componentes do mesmo fabricante (BENDER, 2012). Outro fator que deve ser levado em consideração é que o fluxo luminoso produzido por um LED é diretamente proporcional à corrente, conforme apresentado no gráfico da Figura 3 para o LED FUTURLEC (2018).

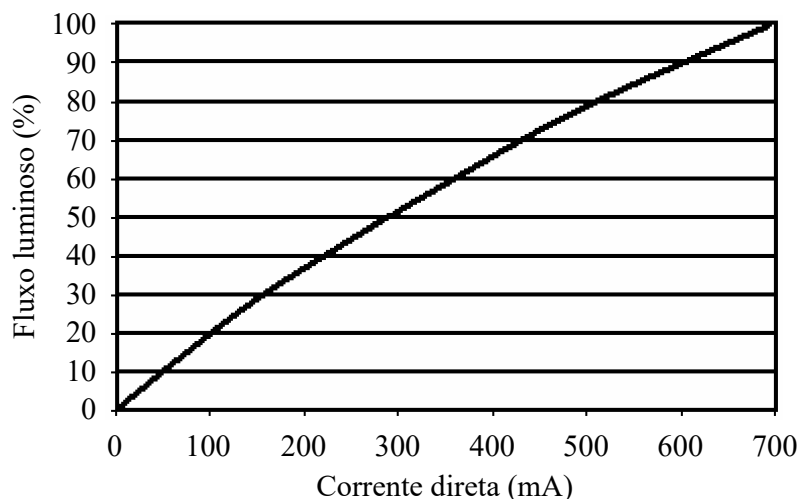


Figura 3: Fluxo luminoso versus corrente direta.
Fonte: Adaptado de FUTURLEC (2018).

Portanto, para evitar que possíveis variações paramétricas e de temperatura possam interferir no fluxo luminoso que se deseja com uma determinada lâmpada de LEDs, uma forma adequada de realizar o acionamento dos LEDs é utilizando uma malha de controle para manter constante a corrente sobre eles (LUZ, 2013; CAMPONOVARA, 2015).

2.2 FLICKER

Visto que o fluxo luminoso produzido por um LED é diretamente proporcional à corrente que o percorre, as ondulações de corrente acarretam em variação do fluxo luminoso. O *flicker* é definido pela variação de luminância no tempo. Portanto, as lâmpadas de LED alimentadas por linhas de distribuição CA estão suscetíveis a um *flicker* periódico (IEEE Std 1789, 2015; CAMPONOVARA, 2015).

O *flicker* geralmente se torna visível para as frequências entre 3 Hz e 70 Hz. Nessa categoria efeitos como crises epilépticas podem se manifestar em curto prazo de exposição à fonte luminosa. Para frequência acima das citadas anteriormente ocorre o *flicker* invisível. Nessa categoria os efeitos estão mais relacionados a um longo período de exposição e podem acarretar em sintomas como enxaqueca ou dor de cabeça, mal estar e redução do desempenho visual (WILKINS *et al.*, 2010). Pode também apresentar-se como

efeito estroboscópico, que pode gerar a sensação de que o movimento de uma máquina rotativa é mais lento que o real ou que ela está parada (FASSBINDER, 2017).

Por conta dos efeitos adversos do *flicker* foi criada a *IEEE Recommended Practices for Modulating Current in High-Brightness LEDs for Mitigating Health Risks to Viewers* (IEEE recomendações práticas para modulação de corrente em LEDs de alto brilho para mitigar os riscos à saúde dos usuários) ou IEEE Std 1789 (2015). Um conjunto de recomendações práticas a serem seguidas pelo projetista a fim de eliminar, ou ao menos reduzir os efeitos adversos causados pelo *flicker*.

De modo a quantificar a intensidade do *flicker* percentual é adotado o termo modulação (%) ou $Mod(\%)$, definido matematicamente por

$$Mod(\%) = \frac{L_{max} - L_{min}}{L_{max} + L_{min}} 100, \quad (2)$$

onde L_{max} e L_{min} correspondem aos níveis máximos e mínimos de luminância, respectivamente.

Embora o *flicker* refere-se à variação da intensidade luminosa, no caso dos LEDs, devido à direta relação do fluxo luminoso com a corrente nos LEDs, todas as especificações podem ser aproximadas em função da corrente. Portanto, (2) pode ser reescrita da seguinte maneira

$$Mod(\%) = \frac{I_{LED_max} - I_{LED_min}}{I_{LED_max} + I_{LED_min}} 100. \quad (3)$$

Em *drivers* de LED é comum encontrar o cálculo do percentual de ondulação de corrente nos LEDs de acordo com

$$\Delta I_{LED}(\%) = \frac{I_{LED_max} - I_{LED_min}}{\langle I_{LED} \rangle} 100, \quad (4)$$

em que $\langle I_{LED} \rangle$ representa o valor médio da corrente nos LEDs.

Para formas de ondas simétricas como senoidal ou triangular (comum em *drivers* para LEDs) $\langle I_{LED} \rangle$ é calculada por

$$\langle I_{LED} \rangle = \frac{I_{LED_max} + I_{LED_min}}{2}. \quad (5)$$

Substituindo (4) em (3) define-se o parâmetro para comparação do *flicker* nos

LEDs dado por

$$Mod(\%) = \frac{\Delta I_{LED}(\%)}{2}. \quad (6)$$

As recomendações práticas apresentadas na IEEE Std 1789 (2015), em função da frequência em que ocorre o *flicker* ($f_{flicker}$), são:

- **Recomendação prática 1:** Se for desejado limitar os possíveis efeitos biológicos adversos do *flicker*, então $Mod(\%)$ deve satisfazer os seguintes objetivos:
 - Abaixo 90 Hz, $Mod(\%)$ abaixo de $0,025 \times f_{flicker}$;
 - Entre 90 Hz e 1250 Hz, $Mod(\%)$ abaixo de $0,08 \times f_{flicker}$;
 - Acima de 1250 Hz, não há restrição de $Mod(\%)$.
- **Recomendação prática 2:** Se for desejado operar dentro da faixa onde o *flicker* não produz efeitos observáveis (mesmo considerando *flicker* invisível), então $Mod(\%)$ deve satisfazer os seguintes objetivos:
 - Abaixo 90 Hz, $Mod(\%)$ abaixo de $0,01 \times f_{flicker}$;
 - Entre 90 Hz e 3000 Hz, $Mod(\%)$ abaixo de $0,0333 \times f_{flicker}$;
 - Acima de 3000 Hz, não há restrição de $Mod(\%)$.
- **Recomendação prática 3:** Para qualquer fonte de iluminação, em todos os cenários de operação, $Mod(\%)$ deve satisfazer o seguinte objetivo:
 - Abaixo de 90 Hz, $Mod(\%)$ menor que 5%.

Na Figura 4 são ilustrados graficamente os limites de modulação de corrente percentual nos LEDs em função da frequência do *flicker* para as três recomendações práticas citadas anteriormente.

Das três práticas detalhadas pela IEEE Std 1789 (2015), a prática 2 é a mais restritiva entre elas. No entanto, o projetista precisa ter como objetivo cumprir a prática 1, pois é restritiva o suficiente para limitar os efeitos biológicos perigosos (IEEE Std 1789, 2015; Castro *et al.*, 2019).

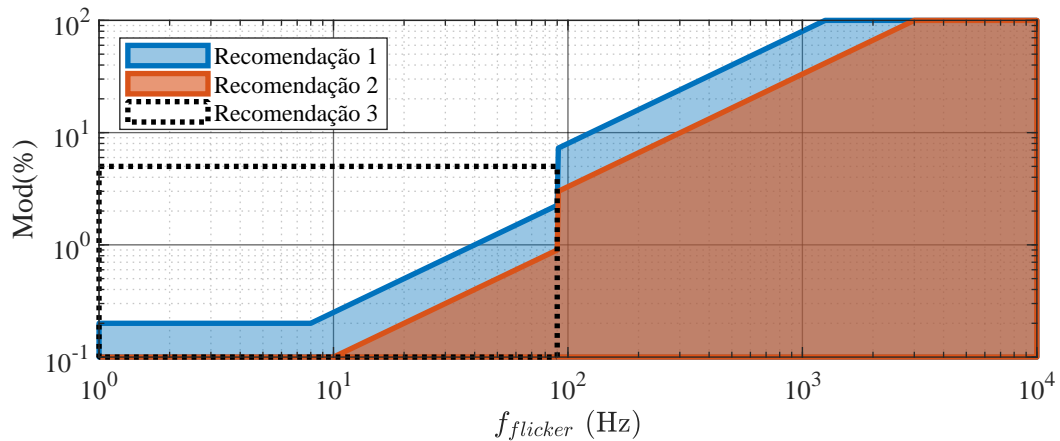


Figura 4: Limites das recomendações práticas para modulação de corrente nos LEDs em função da frequência do *flicker*.

Fonte: Adaptado de IEEE Std 1789 (2015).

2.3 VIDA ÚTIL

Apesar de os LEDs possuírem elevada vida útil, podendo passar das 50000 horas de funcionamento, se o *driver* utilizado em seu acionamento apresentar uma vida útil inferior, este acabaria limitando a vida útil do conjunto. Portanto, é feito um levantamento acerca dos principais motivos de falhas em luminárias LED.

Um estudo realizado com 5400 luminárias de um determinado fabricante, mostra que dentre as que apresentaram defeito, em 59% dos casos foi defeito no *driver*, sendo 52% na parte de potência e 7% na parte de controle (DOE, 2013). Há também um estudo realizado com luminárias LED que juntas somam 212 milhões de horas de operação, e dentre as que apresentaram defeito, 73% dos casos foi defeito do *driver* (NGLIA, 2014). O fato do *driver* ser o responsável pela maioria dos defeitos em luminárias LED é compreensível, pois a vida útil do *driver* é limitada pela vida útil dos componentes empregados no circuito. *Drivers* que operam na rede elétrica de distribuição geralmente utilizam capacitores eletrolíticos em sua construção, devido à disponibilidade no mercado de valores de capacitâncias superiores se comparado com as demais tecnologias, e a vida útil de um capacitor eletrolítico é baixa. (DOE, 2016; NGLIA, 2014; DAVIS, 2017).

Folhas de dados dos capacitores eletrolíticos em geral, apresentam a vida útil em horas a uma determinada temperatura, por exemplo, 3000 horas a 105 °C (TDK, 2013). Fisicamente os capacitores eletrolíticos são construídos a partir de folhas de alumínio enroladas e separadas por um material isolante embebido em um eletrólito, e a causa mais comum de falha desses componentes ocorre devido à evaporação desse líquido de seu interior, alterando suas características de capacitância. Visto isso, é compreensível

que quanto maior a temperatura dos capacitores eletrolíticos, mais susceptível a falha eles estão, e o inverso ocorre ao reduzir a temperatura (NICHICON, 2014; TDK, 2016).

É uma regra comum e bastante utilizada que a vida útil do capacitor eletrolítico dobra para cada redução de 10 °C (FORTUNATO, 2013). Aplicando esta regra para o capacitor citado anteriormente (TDK, 2013), tem-se uma vida útil de 6000 horas a 95 °C, o que ainda é distante do que se espera de duração de uma luminária de LED.

Com a miniaturização e encapsulamento dos equipamentos de iluminação e *driver*, a temperatura tende a ser alta, o que torna inviável a utilização de capacitores eletrolíticos convencionais nessas aplicações (RUBYCON, 2012). Pensando nesses casos, fabricantes de capacitores eletrolíticos estão desenvolvendo capacitores eletrolíticos de longa duração. Como a série LLE da Rubycon, indicada para iluminação de LED, com duração de 20000 horas a 105 °C (RUBYCON, 2016). A Nichicon também conta com uma série indicada para iluminação de LED, a série ULD, também com duração de 20000 horas a 105 °C (NICHICON, 2017). Embora 20000 horas de funcionamento ainda ser um valor baixo em relação à vida útil do LED, sob condições adequadas em que a temperatura no capacitor esteja em torno dos 90 °C, a vida útil teórica dos capacitores citados ultrapassariam as 50000 horas (RUBYCON, 2017; NICHICON, 2014).

Há também trabalhos que em busca de uma maior vida útil do *driver*, optam pela substituição dos capacitores eletrolíticos por capacitores de filme que possuem vida útil de cerca de 100000 horas (TDK, 2017). Todavia, a gama de capacitância disponível no mercado dos capacitores de filme é bastante limitada, e a utilização de capacitâncias reduzidas acarreta em uma maior ondulação em baixa frequência na tensão de barramento, o que pode se refletir em considerável *flicker* na carga. Por conta das maiores ondulações, se torna necessária a utilização de alguma estratégia diferenciada para não comprometer a qualidade da iluminação (CAMPONOGARA, 2015; ALMEIDA *et al.*, 2015; GOBBATO, 2017; MENKE, 2016).

Entre as diferentes estratégias encontram-se na literatura trabalhos como a utilização de *driver* trifásico. Embora a alimentação trifásica colabore para redução da ondulação em baixa frequência conforme apresentado em Coutinho *et al.* (2017) e em Castro *et al.* (2016), o número de componentes do circuito é maior, gerando maior custo e também existe a dependência de uma alimentação trifásica para iluminação. Em He *et al.* (2017) e Yang *et al.* (2014) é empregado um conversor bidirecional atuando em paralelo com a carga para absorver a ondulação em baixa frequência. Porém, o conversor

bidirecional apresenta maior complexidade e necessita de mais uma chave, o que pode prejudicar o rendimento. Malhas de controle mais elaboradas e elevação da frequência de chaveamento também são exploradas na literatura (MUJJALINVIMUT *et al.*, 2016; MENKE *et al.*, 2016a; SICHIOLO *et al.*, 2015). Apesar de existirem técnicas atualmente que possibilitam a redução da capacitância permitindo a substituição por capacitores de filme, o que mais elas têm em comum é a maior complexidade de projeto, maior número de componentes e conseqüentemente o custo superior. A partir do ponto em que é possível conseguir uma vida útil do *driver* compatível com a do LED a um custo inferior e maior liberdade no projeto, os capacitores eletrolíticos de longa duração se mostram tecnologias atrativas de serem utilizadas.

2.4 CONTROLE DE INTENSIDADE LUMINOSA

O fato do LED poder operar com níveis baixos de intensidade luminosa é visto como mais uma vantagem a seu favor. Devido à relação direta do fluxo luminoso com a corrente, conforme apresentado anteriormente na Figura 3, a maneira de realizar o controle da luminosidade é através do controle da corrente média do LED (CAMPONOGARA, 2015).

O controle da intensidade luminosa pode ser implementado quando não há necessidade de operação em potência nominal, seja devido à presença de luz natural ou para o conforto do usuário se assim for desejado. Operando abaixo da potência nominal o consumo de energia também é reduzido. Além disso, a temperatura da luminária será reduzida, o que colabora para aumentar a confiabilidade do *driver* conforme visto na Seção 2.3 e a confiabilidade do LED conforme apresentado em Keeping (2016).

Diferentes técnicas podem ser empregadas para o controle da corrente média nos LEDs e, conseqüentemente, o controle da intensidade luminosa. Entre as mais conhecidas têm-se a modulação de amplitude (AM) e a modulação de largura de pulso (PWM - do inglês, *Pulse Width Modulation*). Existe também o controle *bi-level* que basicamente é a junção das duas anteriores (MENKE, 2016).

2.4.1 Modulação de Amplitude

O controle da intensidade luminosa por AM é empregado pela relação direta da corrente média e o fluxo luminoso do LED, ilustrado na Figura 5, em que I_{avg} representa a corrente média no LED, idealmente sem ondulação e I_{nom} representa a corrente nominal no LED. É uma técnica simples que não exige modificação no circuito e pode ser

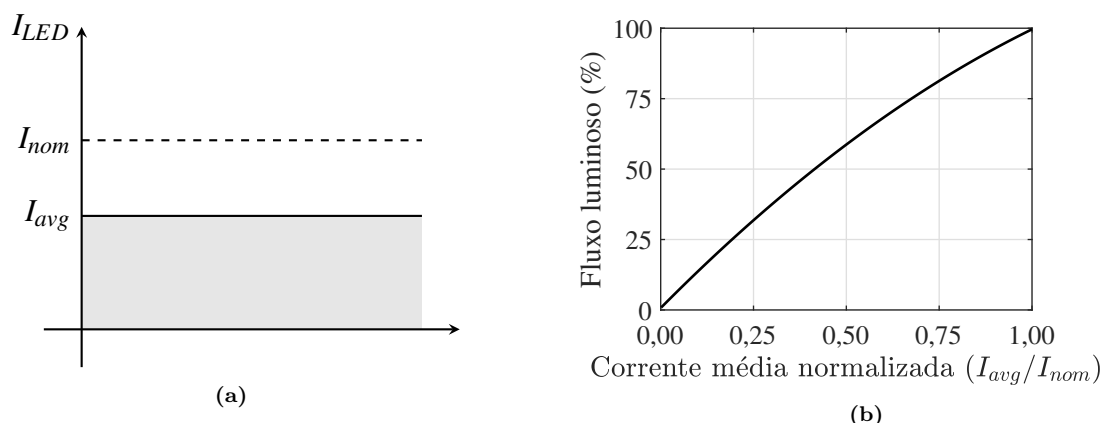


Figura 5: Controle da intensidade luminosa por AM.
Fonte: Adaptado de Camponogara (2015).

implementada alterando a referência de corrente no *driver* (CAMPONOGARA, 2015; LIU *et al.*, 2018).

A desvantagem desta técnica é que a variação da intensidade luminosa não varia linearmente com a corrente, conforme mostrado na Figura 5b, o que pode ser um problema em sistemas que exijam um controle preciso da luminosidade. Contudo, em sistemas de iluminação pública por exemplo, que se priorize a eficiência do sistema, o método AM pode ser empregado sem grandes desvantagens (MENKE, 2016).

2.4.2 Modulação de Largura de Pulso

No método de controle de luminosidade por PWM a variação da intensidade luminosa é obtida através da média de uma forma de onda quadrada, conforme ilustrado na Figura 6. Nesta técnica de controle, a intensidade luminosa varia de acordo com D_{dim} , que representa a razão cíclica de ajuste da intensidade luminosa. Uma vez que o valor de corrente injetado será sempre o valor nominal, o controle da intensidade luminosa é linear e diretamente proporcional à D_{dim} . Portanto, o método PWM é mais indicado quando desejado um controle preciso da intensidade luminosa. Contudo, para evitar os problemas associados ao *flicker* (visto na Seção 2.2), deve-se trabalhar com frequência acima dos 3 kHz para o PWM no controle da intensidade luminosa (CAMPONOGARA, 2015; FENG *et al.*, 2014).

2.4.3 Controle *bi-level*

O controle *bi-level* é obtido através da junção dos métodos AM e PWM, assim a corrente do LED assume um formato dado por um sinal PWM com nível CC. Este

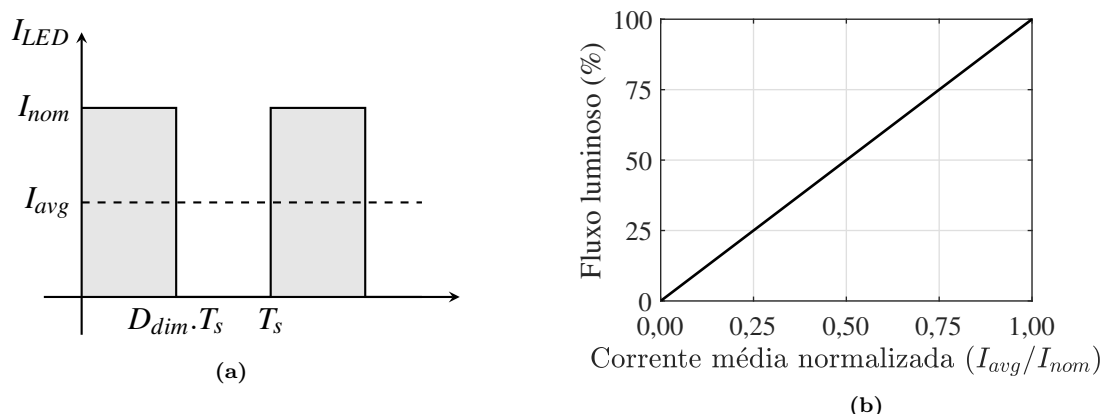


Figura 6: Controle da intensidade luminosa por PWM.
Fonte: Adaptado de Camponogara (2015).

método faz um balanceamento das vantagens e desvantagens dos métodos AM e PWM, com a desvantagem de uma implementação e controle mais complexos (MENKE, 2016; LUN *et al.*, 2009).

2.5 ENTRADA UNIVERSAL DE TENSÃO

O objetivo de utilizar um circuito com entrada universal de tensão é que ele seja capaz de funcionar adequadamente em qualquer país do mundo, sem a necessidade de ajuste.

A dificuldade em atender este requisito é devido à falta de um padrão de tensão e frequência entre os países, ou até mesmo entre estados em um mesmo país, que podem variar bastante. De acordo com WorldStandards (2018) os níveis de tensão alternada RMS podem variar entre 100 V (Japão) e 240 V (Qatar, entre outros), enquanto para frequência os padrões são de 50 Hz e 60 Hz.

Apesar de serem conhecidos os níveis mínimos e máximos de tensão ao redor do mundo, não existe um padrão para a faixa de tensão que um circuito necessita atender para ser considerado de entrada universal. Trabalhos como Lopes *et al.* (2013) e Melo *et al.* (2010) utilizam a faixa de 100 – 240 V. No entanto, é comum encontrar trabalhos que atendem à uma faixa maior de variação para garantir a entrada universal de tensão, como 90 – 270 V em Shrivastava e Singh (2012), 90 – 265 V em Fang *et al.* (2017) e Gacio *et al.* (2011) ou 85 – 265 V em Menke *et al.* (2016b) e Pal *et al.* (2018). Portanto, é determinada para utilização neste trabalho a faixa de 85 – 265 V.

2.6 CORREÇÃO DO FATOR DE POTÊNCIA

Equipamentos eletrônicos conectados à rede de distribuição estão sujeitos a requisitos mínimos de qualidade de energia. Por conta disso, *drivers* para LEDs, especialmente para iluminação pública, são projetados com um estágio destinado a atender esses requisitos. A norma IEC 61000-3-2 impõe limites de harmônicos de corrente para equipamentos com corrente de entrada inferior a 16 A por fase, tensão fase-neutro de 220 V a 240 V e frequência de 50 Hz ou 60 Hz.

De acordo com a norma, os equipamentos são classificados em 4 classes. A classe referente aos equipamentos de iluminação com potência ativa de entrada superior a 25 W é a classe C. Os limites do conteúdo harmônico da corrente de entrada para a classe C são apresentados na Tabela 1. Pelos limites impostos, mesmo atendendo a norma, um conversor pode ter elevada distorção harmônica total (do inglês, *Total Harmonic Distortion* - THD).

Tabela 1: Limites das harmônicas de corrente de entrada para norma IEC 61000-3-2 Classe C.

Ordem da Harmônica	Máximo valor percentual da harmônica de corrente em relação ao valor da fundamental
2 ^a	2%
3 ^a	30% × FP
5 ^a	10%
7 ^a	7%
9 ^a	5%
11 ^a ≤ n ≤ 39 ^a (somente ímpares)	3%

Fonte: IEC 61000-3-2 (2005).

A correção do fator de potência e redução dos harmônicos de corrente pode ser realizada através de soluções passivas ou ativas. As soluções passivas apresentam simplicidade e baixo custo, porém apresentam desempenho limitado e componentes volumosos (KIRSTEN, 2011). Métodos ativos para CFP empregam conversores estáticos operando em alta frequência e quando devidamente projetadas estas soluções apresentam rendimento e fator de potência elevado. Apesar de serem mais complexos que métodos passivos, os métodos ativos são considerados a melhor solução para potências mais elevadas (MENKE, 2016).

Independentemente do conversor utilizado para o estágio CFP ou o modo de

condução, o conversor opera de forma a representar uma resistência para a rede, absorvendo uma corrente em fase e proporcional à tensão de entrada, mantendo um elevado FP e reduzindo as distorções harmônicas (MENKE, 2016).

O conversor pode operar em modo de condução contínua (MCC), modo de condução crítica (MCCr) ou modo de condução descontínua (MCD). Em MCC as ondulações de corrente de entrada no indutor são menores, o que pode eliminar a necessidade de filtros de entrada, porém necessita de um controle dedicado. Para o MCCr também é necessária uma malha de controle e o conversor não trabalha com frequência fixa, o que pode agregar complexidade para projetar os demais componentes. O MCD trabalha com razão cíclica e frequência fixa e para a maioria dos conversores isso resulta em um emulador de resistência, ou seja, naturalmente o circuito apresenta elevado FP, dispensando a utilização de controle (KIRSTEN, 2011).

2.7 CONSIDERAÇÕES FINAIS DO CAPÍTULO

No presente capítulo foi apresentada uma visão macro dos requisitos necessários para o acionamento adequado dos LEDs e que são requisitos no desenvolvimento deste trabalho. Foram apresentadas as recomendações práticas da IEEE Std. 1798-2015 para que o *driver* seja considerado adequado quanto à intensidade de *flicker*. Na busca por desenvolver um *driver* de longa vida útil foram abordados os principais motivos de falhas nesses circuitos e soluções para uma implementação mais duradoura. Para as funções avançadas que são objetivos deste trabalho, foram apresentadas as metodologias para implementação do controle de intensidade luminosa e para entrada universal de tensão foi definida a faixa de 85 – 265 V.

3 *DRIVER*

Conforme mencionado anteriormente, os LEDs necessitam de um *driver* para seu acionamento quando conectados à rede elétrica de distribuição. No presente capítulo são apresentadas diferentes topologias possíveis de serem utilizadas nos *drivers*. São abordadas as principais características das topologias ativas de estágio único, múltiplos estágios em cascata, integrados e em cascata parcial. Por fim, é apresentada a norma técnica IEC 61000-3-2 e as características de alguns conversores utilizados para atender tal norma.

3.1 TOPOLOGIAS PARA *DRIVERS*

As diferentes topologias de *drivers* para LED podem ser divididas em duas categorias, topologias passivas e topologias ativas. As topologias passivas se destacam pela simplicidade e robustez do circuito, por não utilizarem interruptores chaveados, fontes auxiliares e circuitos de controle (Ron Hui *et al.*, 2010). Contudo, não é uma tarefa fácil garantir uma corrente constante e controlada, elevado fator de potência e eficiência sem um método de controle ativo (CAMPONOGARA, 2015).

Topologias ativas para *drivers* são caracterizadas por empregarem interruptores ativos, comutando em alta frequência (acima de 20 kHz) (MENKE, 2016). São classificados de acordo com o número de estágios (baseados em conversores CC-CC) empregados, e dividem-se em estágio único e múltiplos estágios. Os de múltiplos estágios ainda se dividem conforme é realizada a conexão entre os estágios, que são: cascata, integrados ou cascata parcial. Na Figura 7 é ilustrada a classificação das topologias ativas para *driver*.

De acordo com os requisitos desejados no desenvolvimento de um *driver*, determinada topologia pode ser mais indicada que outra. A seguir são apresentadas as características de cada topologia.

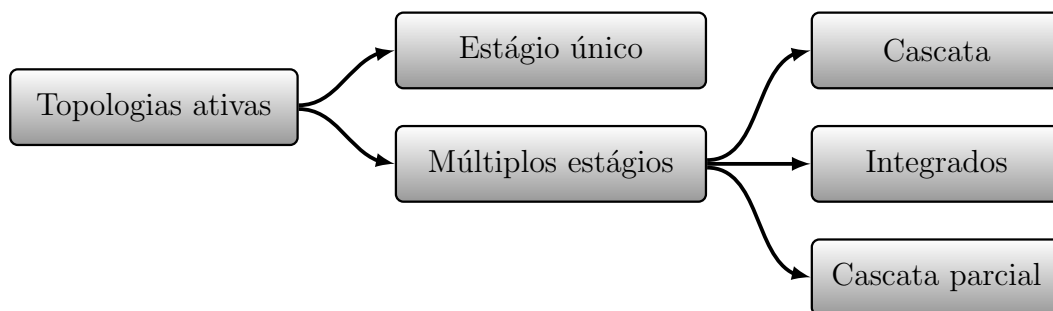


Figura 7: Classificação das topologias ativas para driver.

3.1.1 Topologias Ativas: Estágio Único

Topologias ativas de estágio único tem como característica o reduzido número de componentes, pois apenas um conversor CC-CC é utilizado entre a conexão com a tensão da rede retificada e os LEDs, conforme Figura 8.

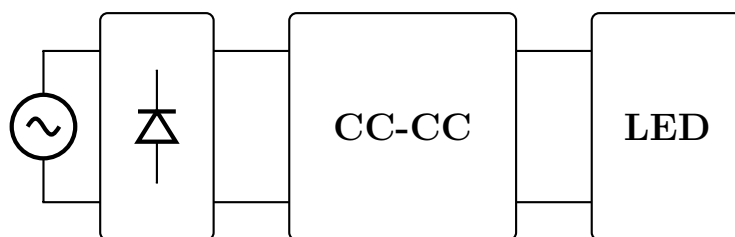


Figura 8: Estágio único.

Em Dong *et al.* (2014) e Tzuen-Lih Chern *et al.* (2009) são propostos *drivers* de estágio único utilizando o conversor *flyback*. Em Dong *et al.* (2014) é utilizado um controlador para regular a corrente de saída e compensar para variações de até 10% na tensão de entrada. Em Tzuen-Lih Chern *et al.* (2009) o controle é utilizado para CFP e, em contrapartida, nesse caso o *flicker* é elevado. Em Baek e Chae (2017) é proposto um *driver* de estágio único baseado em uma variação do conversor *boost* com foco em CFP. O FP é controlado variando o número de LEDs acionados em série de acordo com o ângulo de fase da senoide da tensão de entrada. Tal abordagem apresenta um resultado satisfatório para FP, contudo o *flicker* é elevado pois sempre haverão LEDs ligando e desligando no dobro da frequência da rede de alimentação.

Embora seja possível reduzir as ondulações de baixa frequência nos LEDs ou corrigir o FP com a utilização de uma malha de controle, muitas vezes é difícil incorporar várias funções como CFP, saída constante, controle de intensidade luminosa e entrada universal de tensão simultaneamente. Por conta disso, *drivers* de estágio único são mais indicados para baixas potências, onde tamanho e custo são mais relevantes que CFP e outras funções (LI *et al.*, 2016).

3.1.2 Topologias Ativas: Múltiplos Estágios

Visto que agregar diversas funções a um único conversor não é uma tarefa simples, opta-se pela divisão em múltiplos estágios. Desta forma, cada estágio é responsável por parte das atribuições do *driver*, melhorando o desempenho em relação ao FP, distorções harmônicas e corrente constante na carga. Por conta disso, os *drivers* de múltiplos estágios são mais indicados para média e alta potência em que o desempenho e confiabilidade são mais relevantes que custo e tamanho (LI *et al.*, 2016). Tipicamente, são especificados dois estágios, um para CFP e outro para CP e a classificação entre as topologias ativas de múltiplos estágios é feita de acordo com o tipo de conexão realizada entre os estágios.

3.1.2.1 Cascata

Na tradicional conexão em cascata, mostrada na Figura 9, os estágios CFP e CP operam separadamente e são conectados em série. O acionamento das chaves é separado e possivelmente implementado com duas malhas de controle, uma malha para cada estágio (CAMPONOGARA, 2015).

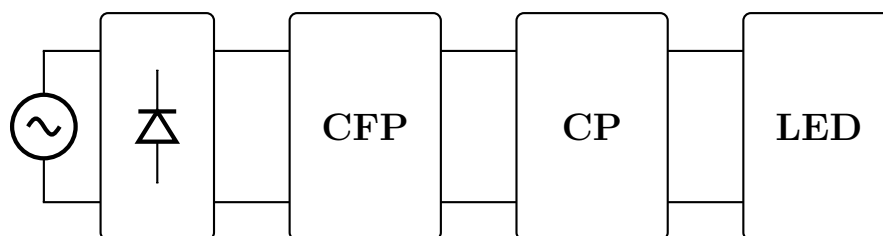


Figura 9: Múltiplos estágios independentes.

Em trabalhos como Mujjalinvimut *et al.* (2016) e Arias *et al.* (2013a), são propostos *drivers* conectados à rede de energia elétrica de energia utilizando a conexão em cascata. Em tais trabalhos são empregados os conversores *boost* e meia ponte assimétrica, para os estágios CFP e CP, respectivamente. O conversor *buck-boost* também é utilizado no estágio CFP, como em Menke *et al.* (2016a), nesse caso com um conversor ressonante meia ponte LLC para o estágio CP.

Na conexão de múltiplos estágios em cascata o estágio CFP não está conectado diretamente à carga, portanto é possível trabalhar com uma maior ondulação na tensão de barramento e ainda compensar com o próximo estágio. Além disso, é possível otimizar os conversores de cada estágio para obter elevado rendimento e ainda integrar com funções extras como controle de intensidade luminosa e entrada universal de tensão,

o que dificilmente seria obtido com apenas um estágio (MENKE, 2016).

A desvantagem deste tipo de conexão é que toda a energia é processada pelo estágio CFP e em seguida é totalmente processada novamente no estágio CP, dessa maneira o rendimento geral é reduzido.

3.1.2.2 Estágios Integrados

Com a integração dos estágios CFP e CP, eles passam a compartilhar a mesma chave semicondutora (Figura 10), mantendo as características de operação de cada estágio. A grande vantagem desta técnica é a redução do número de chaves e circuitos de acionamento. Entretanto, para que possa ser feita tal integração, os conversores devem operar com a mesma razão cíclica e frequência (WU; YU, 1998).

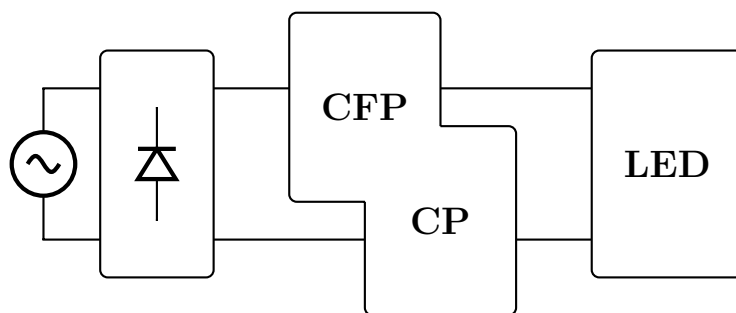


Figura 10: Múltiplos estágios integrados.

Diversos trabalhos abordam a técnica de integração dos estágios em *drivers* para LEDs. Em Gobbato *et al.* (2018) são apresentados *drivers* modulares de 25 W cada que utilizam os conversores *buck-boost* e *buck* integrados em uma chave. Em Luz (2013) é apresentada uma comparação entre diferentes conversores para o estágio CFP (*buck*, *boost* e *buck-boost*) integrado com o conversor *flyback* atuando como CP, para o acionamento de uma lâmpada de LEDs de 70 W. Entre outros que utilizam estágios integrados como em Almeida (2012), Poorali *et al.* (2017) e Wang *et al.* (2015).

Apesar da vantagem de reduzir uma chave utilizada no circuito, dependendo da técnica de integração utilizada, os esforços de tensão ou corrente serão maiores na chave integrada, acarretando na utilização de chaves mais robustas, que geralmente apresentam desempenho inferior. Outra desvantagem é a dependência de operação entre os estágios, dificultando a incorporação de funções avançadas como controle de luminosidade ou entrada universal (WU; YU, 1998).

3.1.2.3 Cascata Parcial

A conexão em cascata parcial é uma forma de conexão com redução do reprocessamento redundante de energia (do inglês, *Reduced Redundant Power Processing - R^2P^2*), também identificada pela sigla I-III B (CHOW; TSE, 1999; TSE *et al.*, 2001; SPODE, 2018) ou reportada como cascata otimizada (GOBBATO, 2017; CAMPONOGARA, 2015). Essa conexão é constituída de dois estágios como a conexão em cascata, mas o segundo estágio não processa toda a potência demandada pela carga, conforme ilustrado na Figura 11. Tal abordagem reduz as perdas em um dos estágios, contribuindo para a elevação do rendimento total do *driver* (Castro *et al.*, 2019).

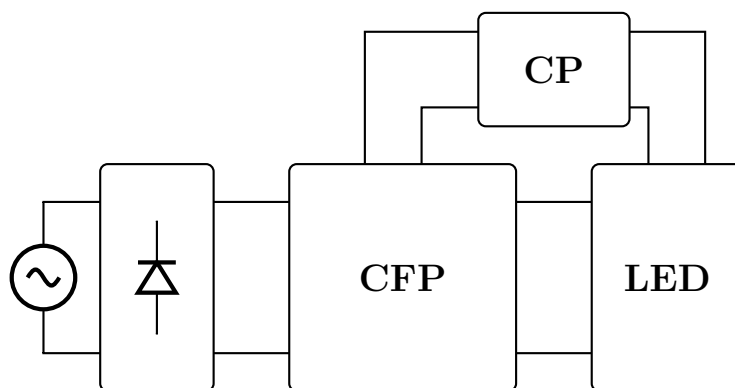


Figura 11: Múltiplos estágios R^2P^2 .

A relação entre as tensões dos estágios define quanto de potência será reprocessada. Por exemplo, se a tensão do estágio CP representa 20% da tensão total de saída, 80% da potência total é processada apenas pelo estágio CFP (ALMEIDA *et al.*, 2015). Todavia, o estágio CP é responsável por controlar a potência demandada pela carga e caso processe uma parcela muito pequena de energia o *driver* não apresentará um controle preciso sobre a carga.

Trabalhos que abordam este tipo de conexão geralmente utilizam o conversor *buck-boost* no estágio de reprocessamento. Devido à saída positiva do primeiro estágio estar diretamente conectada com a saída negativa do segundo estágio, as opções de conversores são limitadas. Entre os conversores básicos não isolados mais conhecidos, as opções são o *buck-boost* e o *Cuk* (Garcia *et al.*, 1999). Por ser mais simples e apresentar menor número de componentes, o *buck-boost* é a opção mais utilizada (Agamy *et al.*, 2014; CAMPONOGARA *et al.*, 2015; GOBBATO *et al.*, 2017). Os conversores isolados não eram cogitados para a aplicação, pois a isolamento é perdida após a conexão entre os estágios (CAMPONOGARA *et al.*, 2015). Entretanto, para que seja obtido efetivamente o reprocessamento reduzido, de acordo com Button (1996), Zhao *et al.* (2013) e Spiazzi (2016), o

estágio CP deve ser baseado em conversor isolado, caso contrário o ganho no rendimento geral não é maior que uma conexão série equivalente.

Em Spiazzi (2016) são apresentados alguns exemplos de que conversores não isolados em R^2P^2 são equivalentes à conexão série de outro conversor, um dos exemplos é o da Figura 12, em que é utilizado um conversor *buck-boost* para o estágio CP, enquanto as etapas de retificação e CFP estão representados por uma única fonte de tensão V_{CFP} .

Nesta análise são considerados conversores ideais e operando em modo de condução contínua. Na Figura 12 o conversor *buck-boost* é ligado invertido, pois caso contrário a fonte de entrada seria curto-circuitada.

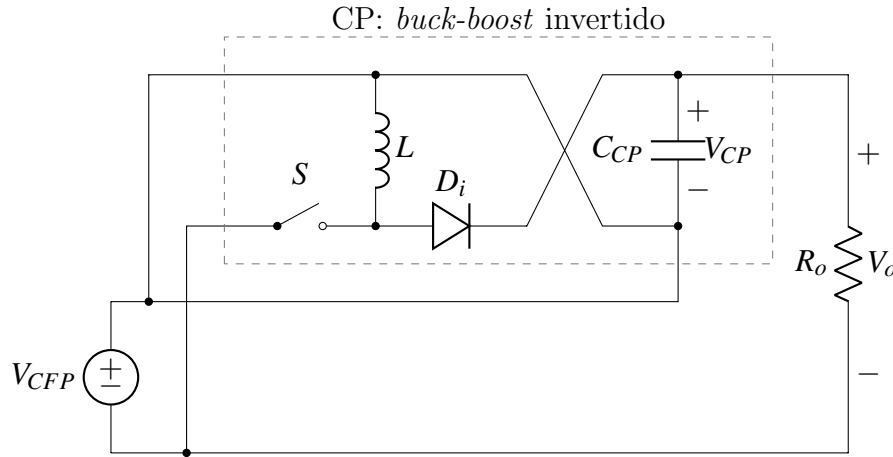


Figura 12: Conexão R^2P^2 com *buck-boost* para CP.

Para o circuito da Figura 12, a tensão de saída é dada pela soma

$$V_o = V_{CFP} + V_{CP} \quad (7)$$

Substituindo V_{CP} pela relação do ganho estático do conversor *buck-boost* e substituindo em (7), obtém-se que

$$V_o = V_{CFP} \left(\frac{1}{1-D} \right) \quad (8)$$

que é o mesmo valor para tensão de saída de um conversor *boost* na conexão série. Redesenhando o circuito da Figura 12 na Figura 13, é possível observar a ligação do conversor *boost* em série, apesar do capacitor ficar em uma posição diferente da convencional, em regime permanente seu comportamento é o mesmo.

Ainda de acordo com Spiazzi (2016), no exemplo utilizando um conversor *buck-boost* foi obtido um *boost* equivalente em série, que intrinsecamente apresenta maior rendi-

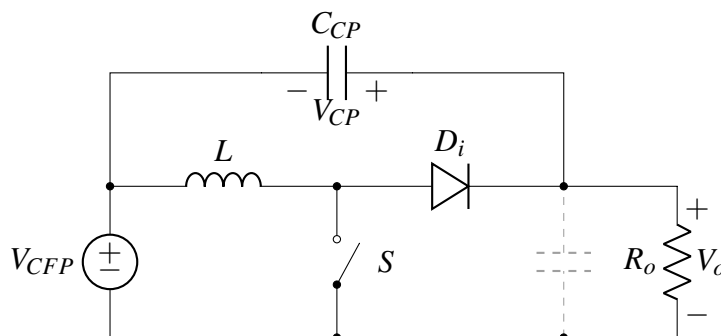


Figura 13: *Boost* em série com capacitor de saída deslocado.

mento, se comparado com o *buck-boost*. E que não necessariamente esteja implementado o conceito de R^2P^2 .

Como exemplo da utilização da cascata parcial com conversor isolado em *driver* para LEDs, tem-se o trabalho apresentado por Spode (2018), em que é realizado um estudo comparativo dos conversores *flyback* e *forward* em cascata parcial e a contraparte *boost* em cascata. Entretanto, o estágio CFP é simplificado por uma fonte de tensão e não são propostos controladores para corrente de saída.

3.2 CONSIDERAÇÕES FINAIS DO CAPÍTULO

Diferentes topologias de *drivers* vêm sendo utilizadas no acionamento de LEDs, cada uma com suas características que favorecem para determinada finalidade. Entre as topologias ativas, a de estágio único é a que apresenta menor custo, e desempenho mais limitado. Múltiplos estágios integrados permite um desempenho superior sem acrescentar muitos componentes. No entanto, não são muito indicados para adição de funções extras devido à dependência de operação entre os estágios. A conexão em cascata permite boa liberdade de projeto e otimização de cada estágio. Porém, conta com incremento das perdas devido ao reprocessamento de energia. Em contrapartida, na cascata parcial as perdas são teoricamente reduzidas. Contudo, exige a utilização de um conversor isolado.

4 PROJETO DOS CONVERSORES

No presente capítulo são definidos os parâmetros de projeto para o *driver* a ser desenvolvido. Ao definir-se a cascata parcial, são apresentadas as características de operação de tal conexão, bem como a distribuição da potência entre os estágios para determinar o rendimento teórico da conexão. É feito um levantamento sobre o nível de potência utilizada em trabalhos na linha de iluminação pública para definir a potência a ser utilizada e conseqüentemente os demais parâmetros de projeto. Em seguida, é apresentada a definição e metodologia de projeto do conversor utilizado em cada um dos estágios.

4.1 DEFINIÇÃO DOS PARÂMETROS DE PROJETO

Para atingir os objetivos de implementar um *driver* com controle de intensidade luminosa e entrada universal de tensão, as topologias com estágios independentes são mais indicadas conforme apresentado na Seção 3.1. Para evitar o reprocessamento redundante de energia presente na conexão em cascata, é definida a topologia de cascata parcial conforme apresentada na Figura 14 a ser utilizada neste trabalho.

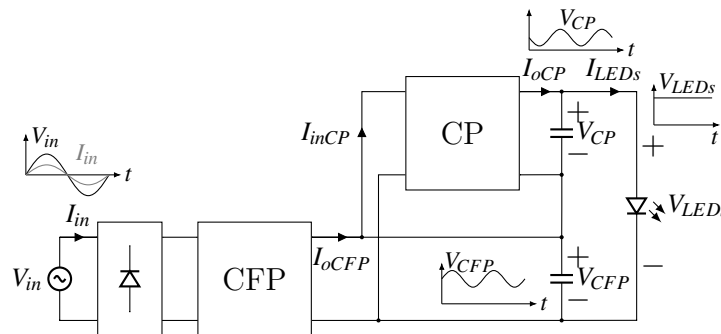


Figura 14: *Driver* em cascata parcial conectado à rede.

Espera-se que a corrente de entrada tenha formato senoidal com baixa distorção harmônica e em fase com a tensão de entrada. Na tensão de saída do primeiro estágio é admitida uma ondulação de até 30%. Uma maior ondulação na tensão de barramento contribui para a redução da capacitância, que conseqüentemente possibilita a utilização de capacitores de longa vida útil. Por ser implementado um protótipo o qual

não será avaliada a temperatura dos componentes, a utilização de capacitores eletrolíticos de longa vida útil não será avaliada. Portanto, opta-se pela redução das capacitâncias no circuito de potência para possibilitar a utilização de capacitores de filme metalizado e poliéster para garantir a durabilidade do *driver*. Cabe ressaltar que, caso a temperatura não seja um problema, a redução das capacitâncias ainda permite a utilização dos capacitores eletrolíticos de longa vida útil caso desejado e o contrário pode não ser sempre verdade.

Como pode ser observado no circuito da Figura 14, a tensão de saída do estágio CFP (V_{CFP}) está conectada em série com a tensão de saída do estágio CP (V_{CP}) e a tensão de saída nos LEDs é dada por

$$V_{LEDs} = V_{CFP} + V_{CP}. \quad (9)$$

Nota-se também que a corrente média de saída do estágio CP é igual à corrente média na carga

$$I_{oCP} = I_{LEDs}. \quad (10)$$

A potência de saída é determinada pela equação

$$P_{LEDs} = V_{LEDs} I_{LEDs}. \quad (11)$$

Substituindo (9) em (11), obtém-se que

$$P_{LEDs} = (V_{CFP} + V_{CP}) I_{LEDs}. \quad (12)$$

Portanto, a potência total na carga equivale à soma

$$P_{LEDs} = P_{CFP_{LEDs}} + P_{CP}, \quad (13)$$

onde $P_{CFP_{LEDs}}$ representa a potência entregue pelo estágio CFP diretamente à carga e P_{CP} equivale à potência de saída do estágio CP, que é entregue aos LEDs.

Fica evidente que apenas uma parcela de toda a potência de saída do *driver* é reprocessada no estágio CP. A relação percentual de energia reprocessada é denominada

de fator k , dado por

$$k = \frac{P_{CP}}{P_{LEDs}} = \frac{V_{CP}I_{LEDs}}{V_{LEDs}I_{LEDs}} = \frac{V_{CP}}{V_{LEDs}}. \quad (14)$$

Portanto, na conexão em cascata parcial, a potência de entrada é totalmente processada inicialmente no estágio CFP. Em seguida, a potência de saída do estágio CFP (P_{CFP}) divide-se entre $P_{CFPLEDs}$ e a potência de entrada no estágio CP (P_{inCP}), que é reprocessada e entregue à carga. Na Figura 15 é ilustrado o fluxo de potência entre os estágios na cascata parcial.

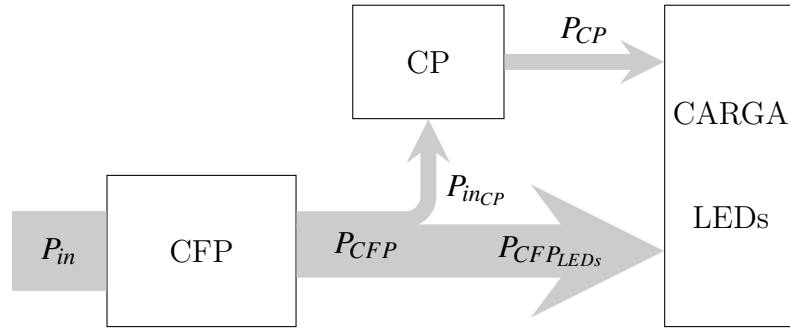


Figura 15: Fluxo de potência entre os estágios na cascata parcial.

Deste modo, para determinar o rendimento geral da conexão em cascata parcial utiliza-se a seguinte equação

$$P_{CFP} = P_{inCP} + P_{CFPLEDs}, \quad (15)$$

onde P_{CFP} , P_{inCP} e $P_{CFPLEDs}$ são calculados respectivamente por

$$P_{CFP} = P_{in}\eta_{CFP}, \quad (16)$$

$$P_{inCP} = \frac{kP_{LEDs}}{\eta_{CP}}, \quad (17)$$

$$P_{CFPLEDs} = P_{LEDs} - kP_{LEDs} = (1 - k)P_{LEDs}, \quad (18)$$

em que η_{CFP} e η_{CP} representam os rendimentos dos estágios CFP e CP respectivamente.

Substituindo (16), (17) e (18) em (15) e isolando a relação de potência de saída

e entrada, obtém-se que o rendimento total do circuito é determinado por

$$\eta_t = \frac{P_{LEDs}}{P_{in}} = \frac{\eta_{CFP}\eta_{CP}}{k + (1-k)\eta_{CP}}. \quad (19)$$

Na cascata parcial, as ondulações de baixa frequência (100 - 120 Hz) da tensão de barramento são compensadas com o estágio CP. O acoplamento CA de V_{CP} está em fase oposta à tensão V_{CFP} , o que faz com que as ondulações de tensão e corrente na carga sejam reduzidas, conforme apresentada do Figura 16.

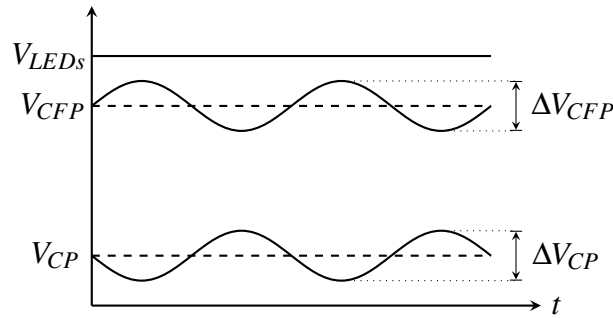


Figura 16: Formas de onda de tensão dos estágios do *driver* em cascata parcial.

Portanto, a tensão média de saída do estágio CP deve ser de pelo menos metade da ondulação da tensão de saída do estágio CFP, ou seja

$$\langle V_{CP} \rangle \geq \frac{\Delta V_{CFP}}{2}. \quad (20)$$

Substituindo a relação de k em (20) e utilizando a variação na tensão de barramento de 30% conforme definida anteriormente, obtém-se

$$kV_{LEDs} \geq \frac{0,3(1-k)V_{LEDs}}{2}, \quad (21)$$

ou seja, para garantir a compensação da ondulação de baixa frequência $k \geq 0,13$.

Deste modo, define-se $k = 0,2$ para o projeto dos conversores. Fixando o valor de k e utilizando a equação (19), é plotado na Figura 17 a curva de rendimento total do *driver* em função dos rendimentos dos estágios CFP e CP.

A potência de uma lâmpada de LEDs varia dependendo da aplicação. Para iluminação pública é possível encontrar trabalhos que utilizam a potência de 70 W (GOBATO, 2017; CAMPONOGARA, 2015), 100 W (Wang *et al.*, 2015; Ma *et al.*, 2018; Almeida *et al.*, 2015; Wang *et al.*, 2018; de Melo *et al.*, 2015), 150 W (Mangkalajan *et al.*, 2018; Cheng *et*

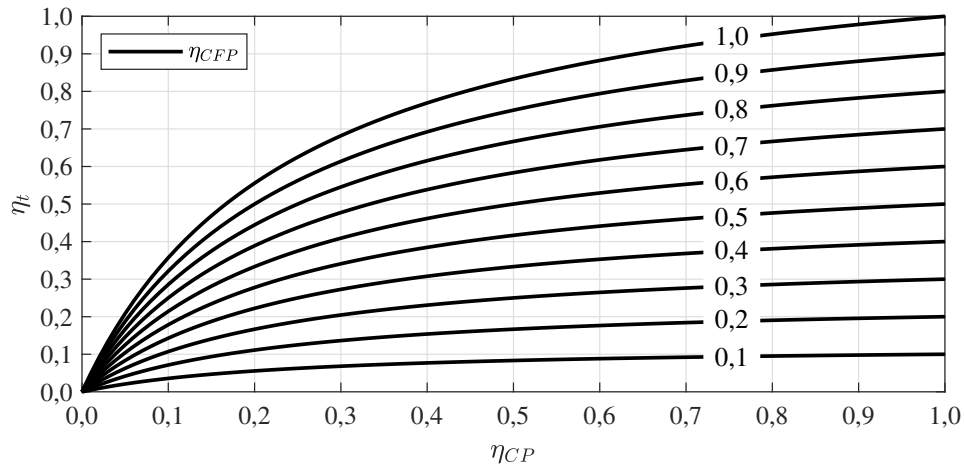


Figura 17: Curva de rendimento total do *driver* em função dos rendimentos dos estágios CFP e CP para $k = 0,2$.

al., 2015) e outros valores próximos da faixa apresentada (Arias *et al.*, 2013b). Por ser um valor intermediário e mais comumente encontrado, adota-se também a potência de 100 W para o *driver* a ser desenvolvido neste trabalho.

Para a carga serão utilizados LEDs de alto brilho BRIDGELUX modelo PE-NAUT 3 W, cujos parâmetros foram obtidos experimentalmente em Gobbato (2017) e equivalem a $V_P = 2,747$ V e $R_{LED} = 0,725$ Ω . Tal componente suporta uma corrente de pico de 1 A. Contudo, prevendo uma ondulação em seu valor de amplitude, é conveniente definir um valor de corrente abaixo disso para operar os LEDs. Dessa forma, é definida a corrente nominal $I_{LEDs} = 600$ mA, sendo a potência em cada LED equivalente à 1,91 W. Portanto, para atingir os 100 W desejados na carga verifica-se a necessidade da associação de 53 LEDs.

Os LEDs podem ser conectados em série, paralelo ou em série-paralelo. Na conexão em série a corrente é a mesma percorrendo por todos os LEDs. Portanto, apenas uma malha de controle seria necessária, o que torna a implementação relativamente mais simples. A desvantagem dessa associação é, caso um dos LEDs seja danificado e interrompa o fluxo de corrente, conseqüentemente todos os LEDs serão afetados.

Na conexão em paralelo, todos os LEDs estão submetidos a mesma tensão. Embora o circuito continue operando mesmo que um LED (ou mais) seja danificado interrompendo o fluxo de corrente sobre tal, o controle de corrente deve ser individual, inviabilizando a implementação para um número grande de LEDs. Essa conexão pode ser mais indicada em casos em que o controle de corrente não seja necessário e/ou a tensão disponível seja limitada.

Na conexão série-paralelo ramos de LEDs em série são conectados em paralelo. Nessa associação tem-se uma redução das malhas de controle necessárias se comparado com a conexão paralelo e uma menor tensão de saída se comparada com a conexão série. Também indicado para quando a tensão disponível seja limitada, mas superior se comparado com a paralelo.

Embora a conexão série-paralelo apresente um meio termo entre as duas, ainda seriam necessárias duas ou mais malhas de controle, dependendo do número de ramos utilizados. Por esse motivo, em *drivers* que seja possível garantir a tensão de saída necessária, a associação em série é a mais indicada e será a associação utilizada neste trabalho. Portanto, a tensão total de saída, resistência interna total e tensão de polarização da associação são dadas respectivamente por:

$$V_{LEDs} = n_{LEDs}V_{LED}; \quad (22)$$

$$R_{LEDs} = n_{LEDs}R_{LED}; \quad (23)$$

$$V_{Ps} = n_{LEDs}V_P. \quad (24)$$

em que n_{LEDs} representa o número de LEDs conectados em série.

A tensão V_{LED} é determinada por (1) e equivale à $V_{LED} = 3,182$ V para os parâmetros do modelo de LED utilizado. Portanto, a tensão de saída do *driver*, de acordo com (22), corresponde à $V_{LEDs} = 168,646$ V. Desta forma, pelo fator k a tensão divide-se entre 134,917 V e 33,729 V para os estágios CFP e CP, respectivamente.

Para o projeto dos conversores são estimados rendimentos de 95% e 90%, respectivamente, para os estágios CFP e CP. Deste modo, através de (19), estima-se que o rendimento do *driver* em conexão de cascata parcial seja de 92,93%. Superior se comparado com o rendimento estimado de uma conexão em cascata por exemplo, que seria de 85,5%.

Na Tabela 2 é apresentado um resumo dos parâmetros definidos para o projeto dos conversores que serão utilizados no *driver*. A entrada universal de tensão é definida para este trabalho na faixa de 85 - 265 V, com frequência de 50 ou 60 Hz.

Tabela 2: Parâmetros de Projeto.

Símbolo	Especificação	Valor
V_{in}	Tensão da rede de energia elétrica (RMS)	85 - 265 V
f_e	Frequência da rede de energia elétrica	50 - 60 Hz
P_{LEDs}	Potência média nos LEDs	100 W
V_{LEDs}	Tensão média nos LEDs	168,646 V
I_{LEDs}	Corrente média nos LEDs	600 mA
V_{CFP}	Tensão média na saída do estágio CFP	134,917 V
ΔV_{CFP}	Ondulação da tensão de saída do estágio CFP	30%
η_{CFP}	Rendimento estimado do estágio CFP	95%
V_{CP}	Tensão média na saída do estágio CP	33,729 V
ΔV_{CP}	Ondulação da tensão de saída do estágio PC	1%
η_{CP}	Rendimento estimado do estágio CP	90%
k	Fator de reprocessamento	0,2
n_{LEDs}	Número de LEDs	53
R_{LED}	Resistência do LED	0,725 Ω
V_P	Tensão de polarização do LED	2,747 V

4.2 PROJETO DA PONTE RETIFICADORA

Na entrada do *driver*, é utilizada uma ponte retificadora de onda completa conforme circuito da Figura 18, sendo que R_{driver} representa a resistência equivalente do restante do circuito que será conectado na saída da ponte retificadora.

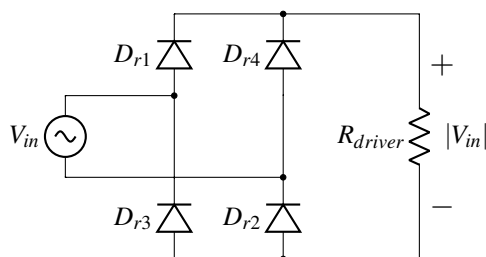


Figura 18: Ponte retificadora de onda completa.

Para determinar quais diodos serão utilizados na ponte retificadora, é calculada a corrente média que percorre cada diodo. Sendo que a corrente nos diodos D_{r1} e D_{r2} apresentam formato conforme Figura 19, enquanto a corrente nos diodos D_{r3} e D_{r4} apresentam mesmo formato, porém defasados de 180° (HART, 2012).

Portanto o semicondutor selecionado para esta etapa do circuito deve suportar

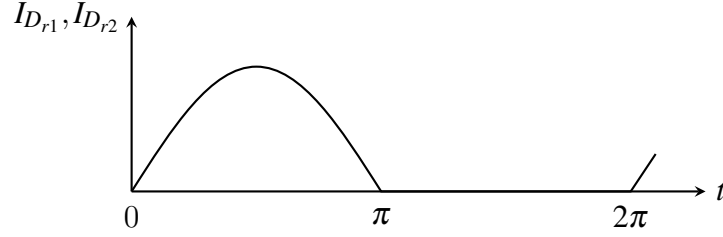


Figura 19: Formas de onda da corrente dos diodos D_{r1} e D_{r2} da ponte retificadora de onda completa.

a corrente média de

$$I_{D_{r1}avg} = \frac{1}{2\pi} \int_0^{\pi} I_{in_{max}} \sin(\omega t) d\omega t = \frac{I_{in_{max}}}{\pi}, \quad (25)$$

com tensão de bloqueio superior ao pico da rede no maior nível da tensão de entrada.

4.3 ESTÁGIO CFP

Pelos motivos apresentados na Seção 2.6, verifica-se que a solução mais indicada para o estágio CFP é baseada em conversores CC-CC. Os conversores básicos como *buck*, *boost* e *buck-boost*, se devidamente projetados, podem atender as restrições da norma IEC 61000-3-2. Dentre os três, o conversor *buck-boost*, apresenta teoricamente THD nula e FP unitário. O conversor *boost* é um elevador e para que ele opere em toda a faixa da tensão de entrada a tensão do barramento deve ser superior ao pico da rede. Já o conversor *buck* é abaixador, desse modo só irá operar quando a tensão de entrada for superior à tensão de barramento. Visto que a tensão mínima da rede retificada (entrada do conversor) é zero, é impossível escolher uma tensão de barramento em que o circuito opere em toda a faixa da tensão de entrada (KIRSTEN, 2011).

Outros conversores como *Cuk* e SEPIC apresentam características como baixa ondulação da corrente de entrada, ampla faixa de operação para tensão de saída podendo operar como elevador ou abaixador de tensão, fechamento da chave com zero de corrente e abertura do diodo com zero de corrente. Contudo, o conversor *Cuk* apresenta tensão de saída invertida. Por outro lado, no conversor SEPIC a tensão de saída não é invertida e a chave se encontra no mesmo referencial da tensão de entrada e saída, facilitando o acionamento (Simonetti *et al.*, 1997).

Portanto, dentre os conversores apresentados, o *buck* é o menos indicado para CFP devido à limitação de operar apenas quando a tensão de entrada for maior que a tensão de barramento. O conversor *boost* é indicado para tensão de barramento maior

que o pico da rede, o que não é o caso nesse projeto. O conversor *buck-boost* é uma opção atraente por suas características. Contudo, pode exigir a utilização de um filtro adicional para filtrar as componentes harmônicas produzidas pelo chaveamento na corrente de entrada. Enquanto nos conversores *Cuk* e SEPIC, devido à presença de um indutor na entrada, as ondulações da corrente de entrada são reduzidas (Simonetti *et al.*, 1997). Além disso, por não inverter a tensão de saída e apresentar maior simplicidade no acionamento da chave, se comparado aos conversores *Cuk* e *buck-boost*, o conversor SEPIC apresenta características favoráveis para a utilização neste projeto. Visto isso, define-se o conversor SEPIC para o estágio CFP. Quanto ao modo de condução, conforme visto na Seção 2.6, para CFP o MCD apresenta vantagens em relações aos demais modos de operação. Sendo assim, o MCD é definido para o conversor SEPIC.

4.3.1 Projeto do Conversor SEPIC

Para o projeto do conversor SEPIC em MCD para o estágio CFP é utilizado o circuito conforme representado na Figura 20. A tensão alternada da rede elétrica após retificação em onda completa, tem comportamento unidirecional em corrente, e é representada pela fonte $|V_{in}|$. O resistor R_{CFP} representa a resistência equivalente do circuito que será conectada na saída do conversor SEPIC.

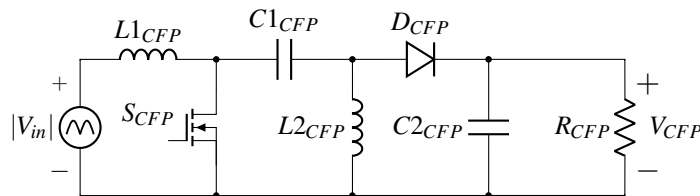


Figura 20: Conversor SEPIC aplicado para CFP.

Em MCD o funcionamento do conversor divide-se em três etapas. A primeira etapa dura o tempo que a chave (S_{CFP}) permanece fechada. Nessa etapa os indutores $L1_{CFP}$ e $L2_{CFP}$ armazenam energia proveniente da tensão de entrada. O diodo de saída está reversamente polarizado e a carga é alimentada exclusivamente pelo capacitor $C2_{CFP}$.

A segunda etapa de operação inicia no instante em que a chave para de conduzir. O diodo D_{CFP} passa a conduzir e a energia armazenada nos indutores durante a primeira etapa agora é transferida para a carga e para o capacitor $C2_{CFP}$.

No momento em que é cessado o fornecimento de energia pelos indutores, a corrente em D_{CFP} decresce até zero. Nesse instante inicia-se a terceira etapa de operação, que dura até o início de um novo período quando a chave for fechada novamente. Nessa

etapa, devido à fonte unidirecional em corrente alimentando o conversor, a corrente em $L1_{CFP}$ não inverte o sentido, conseqüentemente a corrente em $L2_{CFP}$ é invertida. A tensão na carga é mantida pelo capacitor $C2_{CFP}$.

Para o projeto, o conversor SEPIC é representado pelo circuito equivalente conforme apresentado na Figura 21, em que R_{SEP} representa a resistência equivalente do conversor SEPIC vista pela rede elétrica (LOPES *et al.*, 2013).

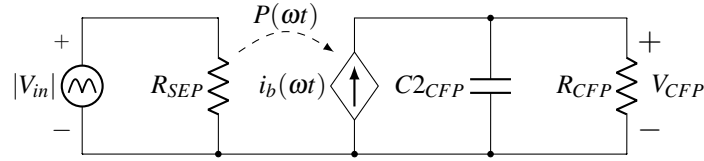


Figura 21: Circuito equivalente do conversor SEPIC.

A potência de entrada do circuito e a resistência R_{SEP} , de acordo com Lopes *et al.* (2013), são dados respectivamente por

$$P_{in} = \frac{V_{in}^2}{R_{SEP}} \quad (26)$$

$$R_{SEP} = \frac{2L_{eq}}{D1_{CFP}^2 T_s} \quad (27)$$

em que:

$D1_{CFP}$: Razão cíclica do conversor SEPIC;

T_s : Período de comutação do conversor;

L_{eq} : Indutância equivalente do paralelo entre $L1_{CFP}$ e $L2_{CFP}$.

Nota-se em (27) que com razão cíclica e período de comutação fixos a resistência equivalente do conversor observado pela rede de energia é um valor constante, que naturalmente apresenta FP elevado e baixa distorção harmônica.

A partir do cálculo da potência de saída do estágio CFP, definida em (16) e utilizando com (26) e (27), obtém-se que

$$L_{eq} = \frac{V_{pk}^2 D1_{CFP}^2 T_s \eta_{CFP}}{4P_{CFP}}, \quad (28)$$

em que V_{pk} representa o pico da tensão da rede no menor nível eficaz da faixa de entrada universal.

O indutor $L1_{CFP}$ é determinado a partir da primeira etapa de operação, em que a tensão sobre o indutor é a tensão de entrada, e pela máxima ondulação da corrente de entrada desejada, deste modo

$$L1_{CFP} = \frac{V_{pk} D1_{CFP} T_s}{\Delta I_{in_{max}}}, \quad (29)$$

onde $\Delta I_{in_{max}}$ representa a máxima ondulação na corrente de entrada.

Através do paralelismo de indutores, $L2_{CFP}$ é dado por

$$L2_{CFP} = \frac{L1_{CFP} L_{eq}}{L1_{CFP} - L_{eq}}. \quad (30)$$

O capacitor $C1_{CFP}$ é projetado de maneira que a tensão sobre ele siga a envoltória da tensão de entrada ao mesmo tempo em que seja mantida uma tensão praticamente constante durante um período de chaveamento (Simonetti *et al.*, 1997). Dado por

$$C1_{CFP} = \frac{1}{(2\pi f_r)^2 (L1_{CFP} + L2_{CFP})}. \quad (31)$$

Sendo que a frequência de ressonância (f_r) entre $C1_{CFP}$, $L1_{CFP}$ e $L2_{CFP}$ deve ser maior que a frequência da rede, para que sejam evitadas oscilações da corrente de entrada em cada meio ciclo da rede. Além disso, a frequência de ressonância entre $C1_{CFP}$ e $L2_{CFP}$ deve ser menor que a frequência de chaveamento para garantir tensão praticamente constante em um período de comutação (Simonetti *et al.*, 1997).

O dimensionamento do capacitor $C2_{CFP}$ é realizado a partir da variação de carga no capacitor e é determinado por

$$C2_{CFP} = \frac{V_{pk}^2 D1_{CFP}^2 T_s}{4L_{eq} \omega \Delta V_{CFP}}, \quad (32)$$

onde ω representa a frequência angular da rede.

Para averiguar o modo de condução do conversor SEPIC é analisado o ponto de operação crítico do conversor. Tal ponto de operação ocorre quando a taxa de crescimento da corrente em S_{CFP} é igual a taxa de decréscimo da corrente em D_{CFP} , conforme ilustrado na Figura 22, onde D_{CFP} representa a razão cíclica do MCCr.

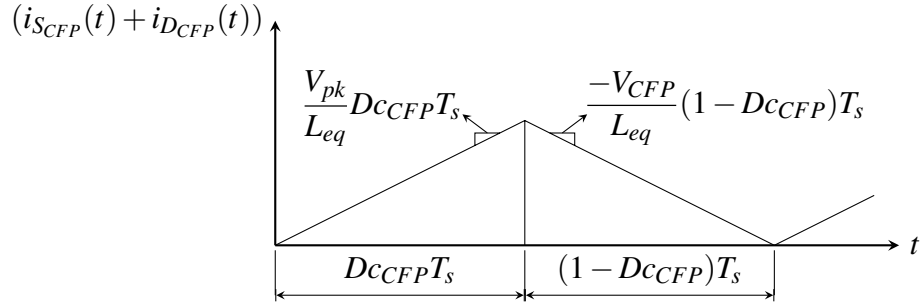


Figura 22: Modo de condução crítica do conversor SEPIC.

Portanto, no MCCr pode-se afirmar que

$$\frac{V_{pk}}{L_{eq}}D_{CCFP}T_s = \frac{-V_{CFP}}{L_{eq}}(1 - D_{CCFP})T_s. \quad (33)$$

Logo, para garantir que o conversor opere em MCD, deve ser atendida a condição de que $D1_{CFP} < D_{CCFP}$, sendo D_{CCFP} obtido de (33), ou seja

$$D1_{CFP} < \frac{V_{CFP}}{V_{CFP} + V_{pk}}. \quad (34)$$

4.4 ESTÁGIO CP

Conforme visto na Subseção 3.1.2.3, para que o conceito de R^2P^2 seja devidamente implementado, a conexão em cascata parcial exige a utilização de um conversor isolado no estágio de reprocessamento. Entre as opções de conversores isolados, os mais comuns são: *flyback*, *forward*, *push-pull*, ressonante meia ponte e ressonante ponte completa.

O conversor *flyback* utiliza um indutor acoplado como o transformador e a indutância do conversor, reduzindo o número de componentes. Entretanto, o conversor *flyback* é indicado para aplicações as quais variam de dezenas até poucas centenas de watts. Embora os demais conversores isolados citados sejam capazes de lidar com uma maior transferência de potência, eles utilizam maior número de componentes e são mais complexos se comparados com o conversor *flyback* (Art Pini Arthur, 2018). Deste modo, é definido o conversor *flyback* para o estágio CP.

Quanto ao modo de operação, o conversor *flyback* em MCC tem menores picos de corrente no indutor, na chave e no diodo, se comparado com MCCr e MCD. Os modos de condução crítica e descontínua apresentam características como fechamento da chave

com zero de corrente e abertura do diodo com zero de corrente, o que contribui para redução das perdas por comutação. Além disso, nesses modos, a função de transferência é de ordem 1, assim a compensação com uma malha de controle é menos complicada se comparado com MCC. O MCCr ainda apresenta vantagem sobre o MCD no ponto de vista de esforço de corrente nos componentes, que são menores. Contudo, a principal desvantagem do MCCr é a variação de frequência de chaveamento (FERDOWSI *et al.*, 2005). Por isso é definido o MCD para o conversor *flyback* para o estágio CP.

4.4.1 Projeto do Conversor *Flyback*

O projeto do conversor *flyback* operando em MCD para o estágio CP é realizado utilizando o circuito da Figura 23, sendo o indutor acoplado representado por uma indutância de magnetização L_{CP} em paralelo ao enrolamento primário de um transformador ideal. O resistor R_{CP} representa a resistência equivalente do circuito que será conectado na saída do conversor, enquanto N_1 e N_2 representam os enrolamentos do transformador, primário e secundário respectivamente.

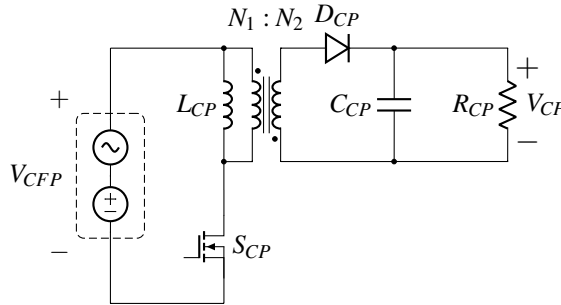


Figura 23: Conversor *flyback* alimentado pela tensão de saída do estágio CFP.

O conversor *flyback* é alimentado pela tensão de saída do estágio CFP, e a mínima tensão nesse ponto é calculada por

$$V_{CFP_{min}} = V_{CFP} - \frac{\Delta V_{CFP}}{2}. \quad (35)$$

Durante a primeira etapa de operação a chave S_{CP} conduz e o diodo D_{CP} não conduz corrente, a tensão de entrada é aplicada sobre o indutor que armazena energia, sendo a corrente de pico é dada por

$$I_{L_{CP}pk} = \frac{V_{CFP_{min}} D_{1CP}}{L_{CP} f_s}, \quad (36)$$

onde:

$I_{L_{CPpk}}$: Corrente de pico em L_{CP} ;

$D1_{CP}$: Razão cíclica nominal do conversor do estágio CP;

f_s : Frequência de chaveamento.

É utilizada a menor tensão de saída do estágio CFP, para garantir que o projeto atenda aos requisitos desejados em toda a faixa de ondulação da tensão nesse ponto.

A partir do balanço das potências de entrada e saída obtém-se

$$P_{in_{CP}} = \frac{P_{CP}}{\eta_{CP}} = \frac{1}{2} L_{CP} I_{L_{CPpk}}^2 f_s \quad (37)$$

e substituindo (36) em (37), obtém-se o indutor dado por

$$L_{CP} = \frac{V_{CFP}^2 D1_{CP}^2 \eta_{CP}}{2 P_{CP} f_s} \quad (38)$$

O projeto do capacitor C_{CP} também é realizado a partir da primeira etapa de operação. Portanto, a tensão do capacitor equivale à tensão de saída do conversor. Neste caso, visto que a corrente de saída do conversor é a mesma corrente nos LEDs, o valor do capacitor é calculado por

$$C_{CP} = \frac{I_{LEDs} D_{CCP}}{\Delta V_{CP} f_s}, \quad (39)$$

onde D_{CCP} representa a razão cíclica do MCCr do conversor do estágio CP. Que pode ser determinada analisando a corrente em L_{CP} no MCCr, conforme mostrado na Figura 24.

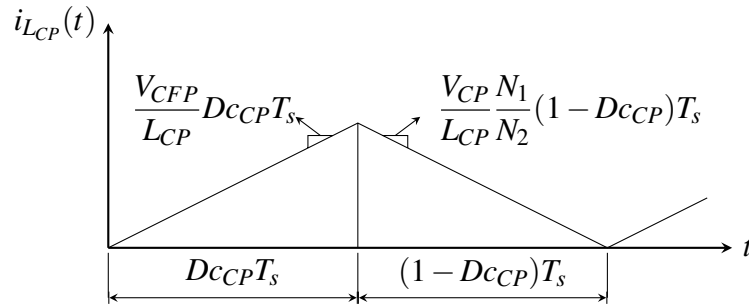


Figura 24: Modo de condução crítica do conversor *flyback*.

Portanto, no MCCr do conversor *flyback* pode-se afirmar que

$$\frac{V_{CFP}}{L_{CP}} D_{CP} T_s = \frac{V_{CP} N_1}{L_{CP} N_2} (1 - D_{CP}) T_s. \quad (40)$$

Logo, para garantir que o conversor opere em MCD, deve ser atendida a condição de que $D1_{CP} < D_{CP}$, sendo D_{CP} obtido de (40), ou seja

$$D1_{CP} < \frac{V_{CP} \frac{N_1}{N_2}}{V_{CFP} + V_{CP} \frac{N_1}{N_2}}. \quad (41)$$

4.4.2 Projeto do *Snubber* RCD

Em conversores *flyback* utilizando MOSFET como chave, durante o desligamento surgem picos de tensão entre os terminais *Drain* e *Source* devido à ressonância entre a indutância de dispersão do indutor acoplado (L_{Lk1}) e a capacitância parasita do MOSFET (C_{oss}). Para evitar a falha do semiconductor por sobretensão, é utilizado um circuito auxiliar de *snubber* conforme apresentado em Koo (2006).

A Figura 25 apresenta a forma de onda da tensão entre os terminais *Drain* e *Source* do MOSFET do conversor *flyback* em MCD para um período de comutação. Na etapa em que o MOSFET permanece ativo, a tensão é zero, no desligamento ocorre o pico de tensão que será limitado pelo *snubber* e também é destacada a ressonância entre L_{CP} e C_{oss} que ocorre na terceira etapa de operação.

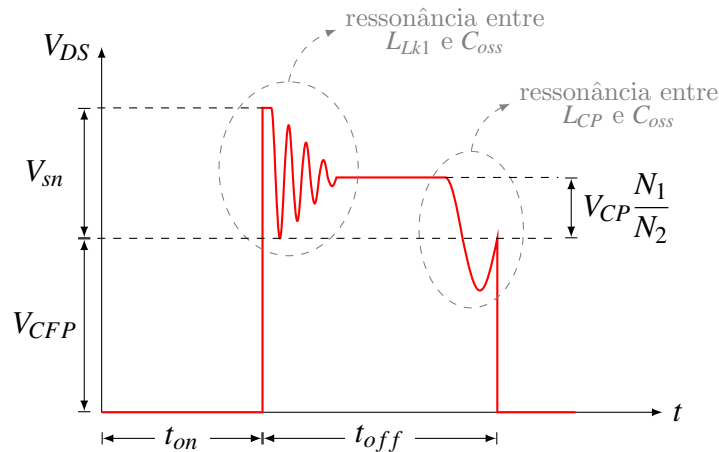


Figura 25: Tensão *Drain-Source* do MOSFET do conversor *flyback*.
Fonte: Adaptado de Koo (2006).

O circuito do *snubber* utilizado é apresentado na Figura 26, tal circuito apresenta reduzido número de componentes o que facilita sua implementação. A principal

desvantagem desse circuito é a dissipação de potência ativa. No entanto a potência processada pelo conversor *flyback* é baixa, desta forma as perdas no *snubber* se tornam relativamente baixas.

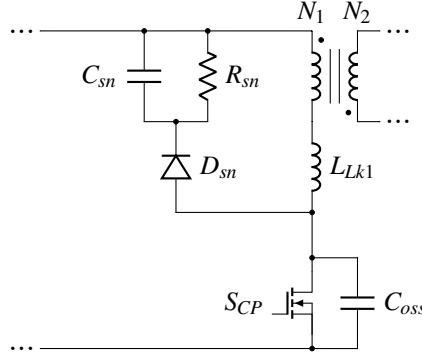


Figura 26: Circuito *snubber* RCD
Fonte: Adaptado de Koo (2006).

Para o projeto dos componentes do circuito é definida a tensão *snubber* (V_{sn}) sendo que a soma $V_{sn} + V_{CFP}$ deve ser inferior ao pico de tensão suportado pelo MOSFET. A indutância L_{Lk1} geralmente representa valores entre 1% e 2% da indutância de magnetização, porém depende da maneira como o indutor acoplado é enrolado, por isso é obtida de forma experimental e os valores do resistor *snubber* R_{sn} e capacitor *snubber* C_{sn} , de acordo com Koo (2006), são calculados respectivamente por

$$R_{sn} = \frac{2V_{sn}^2}{L_{Lk1} i_{1pk}^2 \frac{V_{sn}}{V_{sn} - V_{CP} \frac{N_1}{N_2}} fs}, \quad (42)$$

$$C_{sn} = \frac{V_{sn}^2}{\Delta V_{sn} R_{sn} fs}. \quad (43)$$

4.5 CASCATA PARCIAL SEPIC-FLYBACK

A conexão em cascata parcial utilizando os conversores SEPIC e *flyback* é realizada conforme ilustrado na Figura 27. A seguir serão determinados os componentes dos conversores com base nas metodologias de projeto apresentadas. É definida a frequência de chaveamento de ambos os conversores em 60 kHz, por ser um valor relativamente alto para evitar componentes magnéticos volumosos e por se tratar de um valor comumente encontrado em trabalhos para *drivers* pra LED.

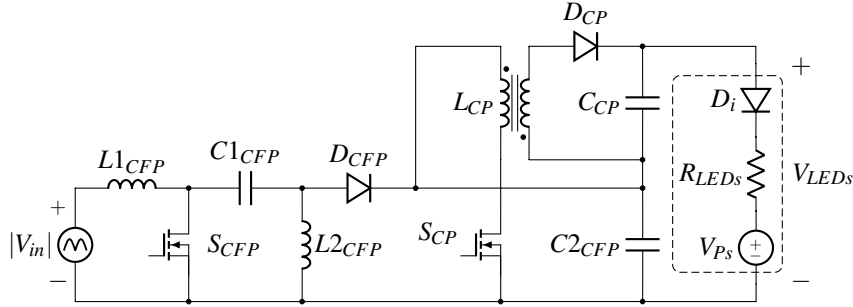


Figura 27: Cascata parcial SEPIC-*flyback*.

Para o projeto do conversor SEPIC com entrada universal é utilizado o menor valor eficaz da faixa de tensão. Dessa forma é possível garantir que o conversor opere em toda a faixa de variação. A ondulação da corrente de entrada é definida em 20%. Por fim, a frequência de ressonância f_r para o projeto de $C1_{CFP}$ é definida em 5 kHz, que atende ao critério de estar acima da frequência da rede e abaixo da frequência de chaveamento. Juntamente com os demais parâmetros definidos na Tabela 3, foram projetados os componentes dos conversores, cujos valores estão apresentados na Tabela 4. As razões cíclicas nominais utilizadas equivalem à $D1_{CFP} = 0,5$ e $D1_{CP} = 0,35$, respectivamente para os conversores SEPIC e *flyback*, sendo que tais valores atendem aos critérios para operação em MCD.

Tabela 3: Componentes projetados do conversores SEPIC e *flyback*.

Conversor	Componente	Valor
SEPIC	$L1_{CFP}$	2,86 mH
	$L2_{CFP}$	150,52 μ H
	$C1_{CFP}$	336,57 nF
	$C2_{CFP}$	61,36 μ F
<i>Flyback</i>	L_{CP}	597,05 μ H
	N_1	33
	N_2	10
	C_{CP}	17,94 μ F

Contudo, para a implementação do protótipo é necessário a utilização de componentes comerciais, apresentados na Tabela 4. Os valores de capacitores são substituídos por valores próximos comercialmente disponíveis, ou obtidos por meio de associações em paralelo. Os elementos magnéticos são confeccionados em laboratório, para os indutores do conversor SEPIC é utilizada a metodologia apresentada no Apêndice A, enquanto para o projeto do indutor acoplado do conversor *flyback* é utilizada a metodologia apresentada

no Apêndice B. Os demais componentes do *snubber* e os semicondutores do circuito são especificados e todos os componentes reais utilizados no *driver* estão apresentados na Tabela 4.

Tabela 4: Componentes reais do *driver*.

Estágio	Símbolo	Especificação	Valor
Ponte retificadora	$D_{r(1-4)}$	1N4007	700 V / 1 A
	CFP SEPIC	$L1_{CFP}$	Thorton E42/21/15 Espiras
$L2_{CFP}$		Thorton E30/15/7 Espiras	150,51 μ H 59 / 5#26 AWG
$C1_{CFP}$		Capacitor de filme	330 nF / 630 V
$C2_{CFP(1)}$		Capacitor de filme	60 μ F / 300 V
$C2_{CFP(2)}$		Capacitor de poliéster	4,7 μ F / 250 V
S_{CFP}		6R041C6	650 V / 77 A / $R_{ds,on}$: 0,04 Ω
D_{CFP}		8ETX06	600 V / 8 A
CP <i>Flyback</i>	L_{CP}	Thorton E30/15/14	597,86 μ H
	N_1	Espiras primário	33 / 3#26 AWG
	N_2	Espiras secundário	10 / 5#24 AWG
	$C_{CP(1)}$	Capacitor de filme	12 μ F / 300 V
	$C_{CP(2)}$	Capacitor de poliéster	4,7 μ F / 250 V
	S_{CP}	IRFP460	500 V / 20 A / $R_{ds,on}$: 0,27 Ω
	D_{CP}	8ETX06	600 V / 8 A
<i>Flyback</i> <i>snubber</i>	R_{sn}	Resistor de filme	68 k Ω / 3 W
	C_{sn}	Capacitor cerâmico	4,7 nF / 1kV
	D_{sn}	8ETX06	600 V / 8 A

4.6 CONSIDERAÇÕES FINAIS DO CAPÍTULO

No presente capítulo foi definido o conversor SEPIC no MCD para o estágio CFP e o conversor *flyback* no MCD para o estágio CP. Foram apresentadas as metodologias de projeto dos conversores e os componentes de projeto foram definidos. No entanto, para implementação prática foram definidos os componentes comerciais de valores próximos que serão implementados no *driver*. No próximo capítulo será apresentada a modelagem dos conversores para o projeto dos controladores, sendo os componentes comerciais considerados para obtenção dos respectivos modelos.

5 PROJETO DOS CONTROLADORES

No presente capítulo é apresentada a metodologia de modelagem utilizada para representar as características dinâmicas dos conversores. São descritos os circuitos de realimentação utilizados em cada estágio e o projeto dos controladores. Por fim, é apresentada a forma com que o nível de intensidade luminosa desejado interfere no valor de referência das variáveis a serem controladas.

5.1 MODELAGEM DOS CONVERSORES

Conforme visto anteriormente na Seção 2.1, a maneira apropriada de realizar o acionamento dos LEDs é através de uma malha de controle de corrente, implementada no estágio CP. Além disso, é proposto que o *driver* opere com entrada universal de tensão. Portanto, independente da tensão de alimentação do circuito, é necessário manter constante a tensão de saída do estágio CFP. Desse modo, duas malhas de controle são necessárias.

Para projetar um controlador, é necessário conhecer a função de transferência que representa as características dinâmicas do conversor. Para que seja obtida essa função de transferência é realizada a modelagem do conversor (BARBI, 2015).

O modelo médio do interruptor é a metodologia utilizada para obtenção do modelo médio dos conversores utilizados neste trabalho. Com essa modelagem, ao invés de calcular o valor médio das equações de estado, todas as manipulações podem ser realizadas diretamente no circuito equivalente do conversor. O modelo médio linear, ou modelo CA de pequenos sinais é obtido através da linearização do modelo médio em torno de um ponto de operação escolhido, sendo o modelo resultante válido para pequenas variações (ERICKSON; MAKSIMOVIĆ, 2001).

A modelagem pelo modelo médio do interruptor de conversores chaveados em MCD, descrito em Erickson e Maksimović (2001), é bastante difundida e pode ser encontrada em diversos trabalhos. Em Gobbato (2017), Souza (2017) e Menke (2016) é desenvolvida a modelagem do conversor *buck-boost*, que é similar ao modelo do conversor *flyback* encontrado em Kirsten (2011) e Luz (2013). Em Fraytag (2015) é encontrado o

processo de modelagem do conversor SEPIC. Após desenvolver a modelagem dos conversores conforme o processo apresentado nos trabalhos citados, são obtidas as funções de transferência dos conversores *flyback* (Apêndice C) e SEPIC (Apêndice D) relacionando as variáveis de interesse.

O conversor SEPIC é responsável por controlar a tensão de saída do estágio CFP. Portanto, é obtida a função de transferência do conversor SEPIC em MCD que relaciona a variação da tensão de saída do estágio CFP pela variação da razão cíclica do estágio CFP, resultando na função de transferência de primeira ordem dada por

$$G_{v_{CFP}d_{CFP}}(s) = \frac{2V_{CFP}}{R_{CFP} D1_{CFP} C2_{CFP}} \cdot \frac{1}{s + \frac{2}{C2_{CFP} R_{CFP}}}. \quad (44)$$

No estágio CP, é desejado que o conversor *flyback* seja capaz de compensar as ondulações de corrente na carga. Portanto é obtida a função de transferência que relaciona a variação de corrente nos LEDs pela variação da razão cíclica do estágio CP, resultando na função de transferência de primeira ordem dada por

$$G_{i_{LEDs}d_{CP}}(s) = \frac{\frac{V_{CFP}^2 D1_{CP}^2 T_s}{V_{CP} L_{CP} C_{CP} R_{LEDs}}}{s + \left(\frac{1}{R_{LEDs} C_{CP}} + \frac{V_{CFP}^2 D1_{CP}^2 T_s}{2 L_{CP} V_{CP}^2 C_{CP}} \right)}. \quad (45)$$

5.2 PROJETO DOS CONTROLADORES

Para o controle das variáveis de interesse, ou seja, tensão de saída do estágio CFP e corrente nos LEDs, diferentes técnicas de controle podem ser empregadas. Controladores ressonante e *feedforward* são empregados na conexão em cascata parcial com conversor não isolado em Camponogara (2015) e Camponogara *et al.* (2015), respectivamente. O controlador do tipo Proporcional-Integral (PI) também foi utilizado como estratégia de controle na cascata parcial com conversor não isolado e na conexão em cascata em Gobbato (2017). Os controladores *feedforward* e ressonante apresentam um bom desempenho no controle de *drivers* para LEDs. Porém, são relativamente mais complexos se comparado com o PI, que já vem sendo utilizado em diferentes topologias de *driver* para LEDs (LUZ, 2013; ALMEIDA, 2014; SOUZA, 2017). Além disso, o controlador PI apresenta características como boa imunidade a ruído de medida e de desvios paramétricos. Tais

desvios ocorrem tanto nos valores de entrada quando nos componentes utilizados no circuito. Visto isso, é proposto utilizar o controlador PI no controle do *driver* desenvolvido neste trabalho.

A implementação das malhas de controle é realizada de forma discreta utilizando o microcontrolador TIVA TM4C123G da fabricante *Texas Instruments*.

5.2.1 Controle do Conversor SEPIC

O sistema em malha fechada é composto por uma etapa de compensação, que utiliza o sinal de erro entre a saída e o valor de referência para posteriormente determinar o sinal de controle a ser modulado e aplicado à planta. É apresentada na Figura 28 a estrutura da malha de controle do conversor SEPIC no estágio CFP, sendo:

V_{ref} - Sinal de referência para tensão V_{CFP} ;

$e_{CFP}(s)$ - Erro na malha de controle para CFP;

$C_{SCFP}(s)$ - Função de transferência do controlador para CFP;

$u_{CFP}(s)$ - Ação de controle na malha de controle para CFP;

$H_{CFP}(s)$ - Função de transferência do circuito de realimentação de V_{CFP} .

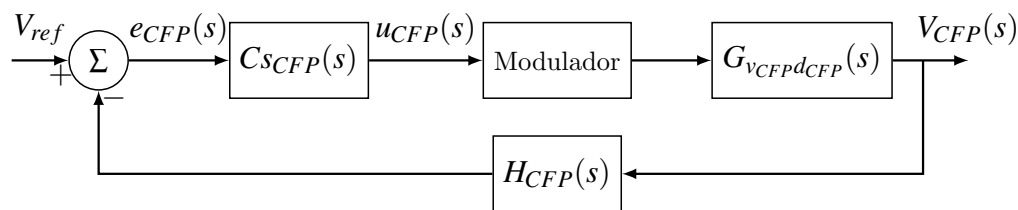


Figura 28: Diagrama de blocos da malha de controle da tensão de saída do estágio CFP.

Para realimentação de tensão é utilizado um filtro passa baixa de ganho não unitário conforme ilustrado na Figura 29. O divisor resistivo, formado pelos resistores R_{1CFP} e R_{2CFP} , é utilizado para adequar o nível de tensão a ser medido com o nível de tensão suportado na entrada do conversor analógico-digital (AD) do microcontrolador. Os diodos D_{p1} e D_{p2} são utilizados para proteção da entrada do AD e durante operação normal não devem interferir no funcionamento do circuito (MORE, 2013). Porém, para que tal combinação funcione na proteção, deve-se verificar a máxima tensão tolerada pelo conversor AD, que deve ser superior à tensão de nível alto (3,3V) mais a queda de tensão do diodo (GOMEZ; AHUJA, 2013).

Após determinar os valores dos resistores $R_{1_{CFP}}$ e $R_{2_{CFP}}$ é projetado o capacitor $C_{f_{CFP}}$ que determinará a frequência de corte do filtro *anti-aliasing* utilizado na realimentação de tensão do estágio CFP. Calculada por

$$f_{c_{CFP}} = \frac{1}{2\pi(R_{1_{CFP}}//R_{2_{CFP}})C_{f_{CFP}}}, \quad (46)$$

onde $R_{1_{CFP}}//R_{2_{CFP}}$ representa a associação em paralelo dos resistores.

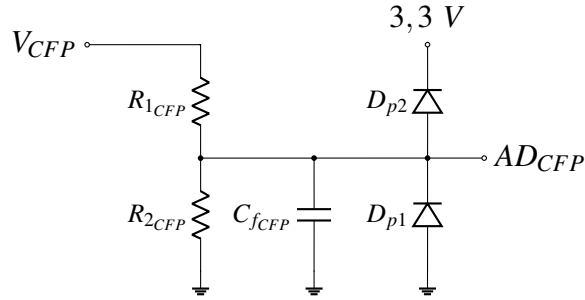


Figura 29: Circuito de realimentação da tensão de saída do estágio CFP.

A frequência de corte do filtro *anti-aliasing* é utilizada aproximadamente uma década abaixo da frequência de amostragem. Sendo a frequência de amostragem de 6 kHz para a malha de controle do conversor SEPIC. Os componentes do circuito da Figura 29 são apresentados na Tabela 5. Resultando em uma frequência de corte $f_{c_{CFP}} = 489,5$ Hz.

Tabela 5: Componentes do circuito de realimentação de V_{CFP} .

Componente	Valor
$R_{1_{CFP}}$	100 k Ω
$R_{2_{CFP}}$	1,5 k Ω
$C_{f_{CFP}}$	220 nF
D_{p1}	1N4148
D_{p2}	1N4148

Portanto, a função de transferência do circuito de realimentação de V_{CFP} é dada por

$$H_{CFP}(s) = \frac{2\pi f_{c_{CFP}}}{s + 2\pi f_{c_{CFP}}} = \frac{3076}{s + 3076}. \quad (47)$$

Utilizando a função de transferência do conversor SEPIC definida em (44), e

substituindo os valores das variáveis, obtém-se

$$G_{v_{CFP}d_{CFP}}(s) = \frac{47010}{s + 169,8}. \quad (48)$$

Para o projeto do controlador PI é utilizada a ferramenta *Sisotool* do *Matlab*. Como foi visto anteriormente, o conversor SEPIC em MCD para operar com elevado FP deve atuar com razão cíclica e frequência de comutação fixos. Por isso, é definido um controlador lento de pelo menos uma década abaixo da frequência da rede para o estágio CFP. Desse modo, define-se a banda passante de 5 Hz para o controle. A margem de fase do controlador é ajustada em 90° de forma a evitar sobressinal na resposta ao degrau do sistema. Assim, a função de transferência do controlador obtida equivale à

$$C_{sCFP}(s) = 0,00070514 \frac{s + 160,6}{s}. \quad (49)$$

A resposta ao degrau do sistema compensado para o estágio CFP é apresentada na Figura 30.

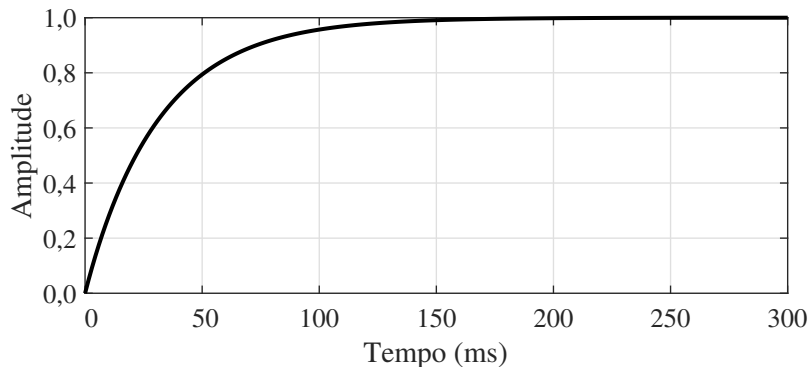


Figura 30: Resposta ao degrau do sistema compensado para o estágio CFP.

Para a implementação no microcontrolador, o controlador projetado em (49) precisa ser discretizado. Para isso utilizou-se o método *Tustin* com frequência de amostragem de 6 kHz.

5.2.2 Controle do Conversor *Flyback*

O sistema em malha fechada para o controle do conversor *flyback* no estágio CP é análogo ao apresentado para o conversor SEPIC e é ilustrado na Figura 31. Sendo:

I_{ref} - Sinal de referência para Corrente nos LEDs;

$e_{CP}(s)$ - Erro na malha de controle para CP;

$Cs_{CP}(s)$ - Função de transferência do controlador para CP;

$u_{CP}(s)$ - Ação de controle na malha de controle para CP;

$H_{CP}(s)$ - Função de transferência do circuito de realimentação de I_{LEDs} .

Na Figura 32 é apresentado o circuito de realimentação do valor medido da corrente nos LEDs. Para medição da corrente nos LEDs é utilizado o sensor de corrente de efeito *hall* WCS 2702 com alimentação $V_{dd} = 5$ V. O sinal de saída do sensor (V_{out}) para zero de corrente equivale à $V_{dd}/2$ e possui resolução de 1 mV/mA.

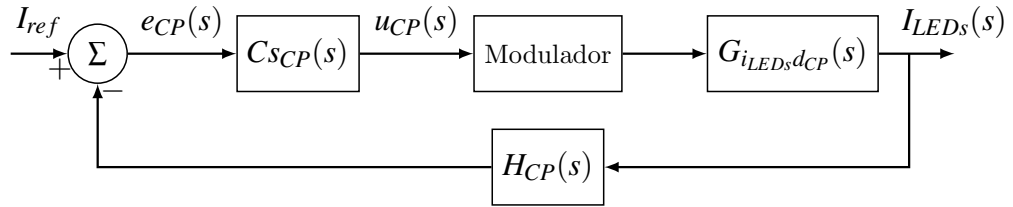


Figura 31: Diagrama de blocos da malha de controle da corrente nos LEDs.

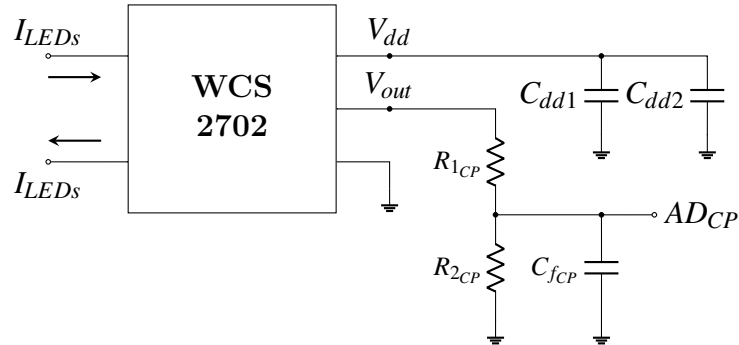


Figura 32: Circuito de realimentação da corrente nos LEDs.

O divisor resistivo ($R_{1_{CP}}$ e $R_{2_{CP}}$) é utilizado para reduzir o nível de tensão de saída do sensor de corrente e o capacitor $C_{f_{CP}}$ para determinar a frequência de corte do filtro de *anti-aliasing* na entrada do AD. O par de capacitores C_{dd1} e C_{dd2} em paralelo é utilizado para evitar variações na tensão de alimentação do sensor. Os componentes utilizados no circuito de realimentação estão apresentados na Tabela 6. Com tais valores a frequência de corte e a função de transferência do circuito de realimentação do estágio CP são determinadas respectivamente por

$$f_{c_{CP}} = \frac{1}{2\pi(R_{1_{CP}}//R_{2_{CP}})C_{f_{CP}}} = 6,52 \text{ kHz}, \quad (50)$$

$$H_{CP}(s) = \frac{2\pi f_{c_{CP}}}{s + 2\pi f_{c_{CP}}} = \frac{40970}{s + 40970}. \quad (51)$$

Tabela 6: Componentes do circuito de realimentação da corrente nos LEDs.

Componente	Valor
$R_{1_{CP}}$	56 k Ω
$R_{2_{CP}}$	100 k Ω
$C_{f_{CP}}$	680 pF
C_{dd1}	47 μ F
C_{dd2}	100 nF

Para o projeto do controlador PI para o conversor *flyback*, é utilizada a função de transferência determinada em (45), que substituindo os valores das variáveis resulta em

$$G_{i_{LEDs}d_{CP}}(s) = \frac{6582}{s + 2611}. \quad (52)$$

O conversor *flyback* deve atuar de forma a manter constante a corrente nos LEDs compensando as ondulações de baixa frequência da tensão de saída do estágio CFP. Portanto, a banda passante do controlador deve estar em pelo menos uma década acima dos 120 Hz para permitir a compensação dessa ondulação, mas uma década abaixo da frequência de chaveamento, para filtrar os ruídos de comutação. Desse modo, a média geométrica entre as frequências de 1,2 kHz e 6 kHz, ou seja, 2,683 kHz é um bom ponto de partida para o projeto do controlador. Contudo, com uma banda passante elevada, pode-se elevar também o sobressinal do sistema e conseqüentemente ocasionar maiores ondulações de corrente na saída, o que não é desejado. Por esse motivo, optou-se por utilizar a banda passante do controlador na frequência de 1,8 kHz. Em seguida ajustou-se a margem de fase em 75°, resultando no controlador

$$C_{SCP} = 1,7855 \frac{s + 2521}{s}. \quad (53)$$

A resposta ao degrau do sistema compensado para o estágio CP é apresentada na Figura 33. Nota-se que a resposta não apresenta sobressinal, como desejado.

Para discretização do controlador projetado em (53) é utilizado o método *Tustin* com frequência de amostragem igual à frequência de chaveamento.

5.3 ENTRADA UNIVERSAL DE TENSÃO E CONTROLE DE INTENSIDADE LUMINOSA

Pelos motivos apresentados na Seção 2.4, é determinado o método AM para o controle da intensidade luminosa. Portanto, para alterar o nível de intensidade luminosa

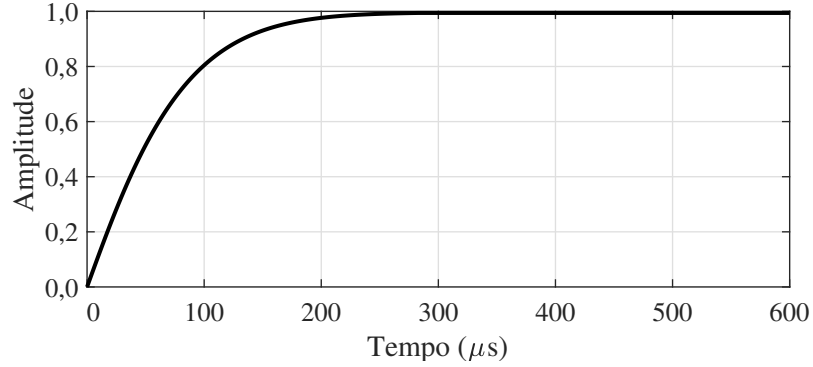


Figura 33: Resposta ao degrau do sistema compensado para o estágio CP.

é alterada a referência de corrente no estágio CP. Ajustada pelo índice dim , que varia percentualmente de acordo com a intensidade luminosa desejada, sendo que $dim = 1$, representa a lâmpada totalmente acesa, ou seja, 100% de carga.

Contudo, devido à conexão em cascata parcial, em que a tensão de saída equivale à soma da tensão de saída dos estágios CFP e CP, a alteração de corrente na carga interfere na tensão de saída do estágio CFP. De acordo com o modelo do LED (Figura 1), o valor de V_P permanece constante independente da corrente. Porém, alterando a corrente altera-se a queda de tensão em R_{LED} . Desse modo, a tensão de saída em função do nível de intensidade luminosa é determinada por

$$V_{LEDs}(dim) = n_{LEDs}V_P + n_{LEDs}R_{LED}I_{LEDs}dim. \quad (54)$$

Para o *driver* manter o nível de reprocessamento desejado, a tensão de saída do estágio CFP também deve ser ajustada de acordo com o nível de intensidade luminosa desejado. Sendo determinada por

$$V_{CFP}(dim) = (1 - k)V_{LEDs}(dim). \quad (55)$$

Portanto, para operar o *driver* com entrada universal de tensão e controle de intensidade luminosa, ambos os índices de referência dos controladores (V_{ref} e I_{ref}) devem ser ajustados de acordo com o nível de intensidade luminosa desejada.

5.4 CONSIDERAÇÕES FINAIS DO CAPÍTULO

No presente capítulo foram apresentadas as modelagens dos conversores SEPIC e *flyback* no MCD. Foram descritos os circuitos utilizados na realimentação dos estágios e em seguida foram projetados os controladores dos conversores, sendo o controlador PI

utilizado para ambos os conversores. Por fim, foram apresentadas as condições para operar o *driver* com entrada universal de tensão e controle de intensidade luminosa. A seguir serão apresentados os resultados experimentais obtidos.

6 ANÁLISE DE RESULTADOS

No presente capítulo apresentam-se os resultados experimentais obtidos do *driver* proposto operando com tensão de entrada universal e controle de intensidade luminosa. Na Figura 34 é apresentada uma fotografia do protótipo implementado em laboratório destacando cada uma das etapas que constituem o *driver*. Para carga de 53 LEDs em série, mostrada na Figura 35, é utilizado um dissipador de alumínio disponível no laboratório que suporta até 80 LEDs com dimensões de 30 cm x 17, cm x 3,2 cm.

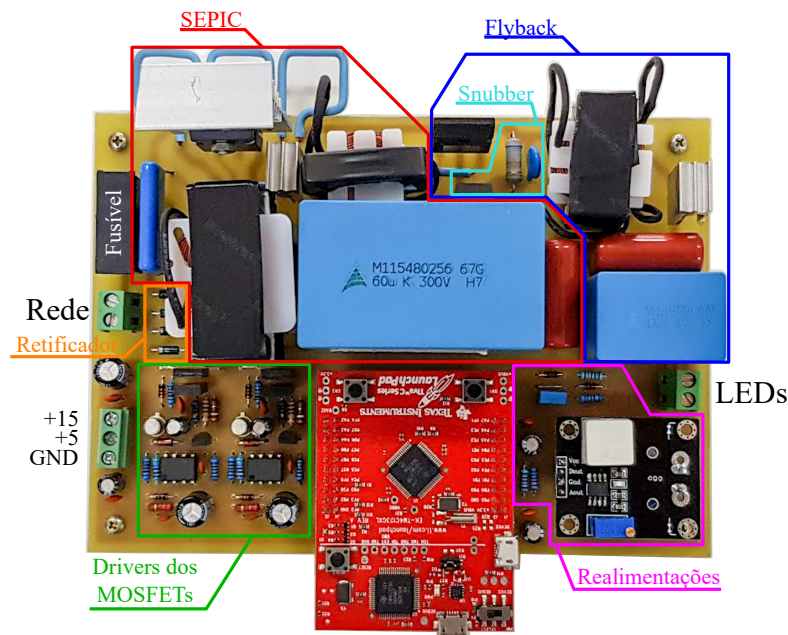


Figura 34: Foto do protótipo do *driver* proposto. Dimensões 16,3 cm x 11,6 cm.

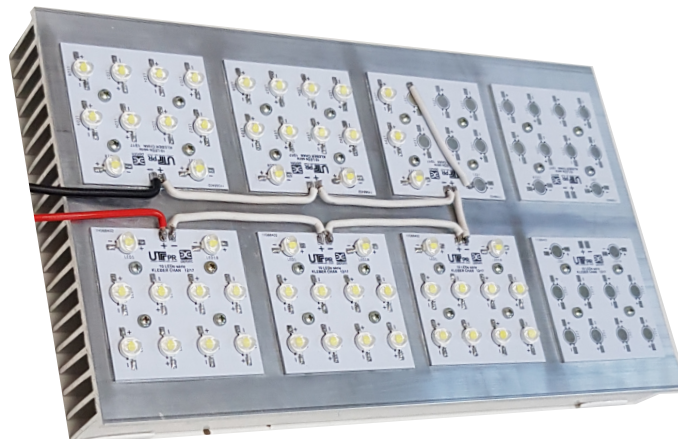


Figura 35: Foto da carga de 53 LEDs em série. Dimensões 30 cm x 17,2 cm x 3,2 cm.

os casos) e baixa THD de corrente (3,81% em malha aberta e 3,65% em malha fechada).

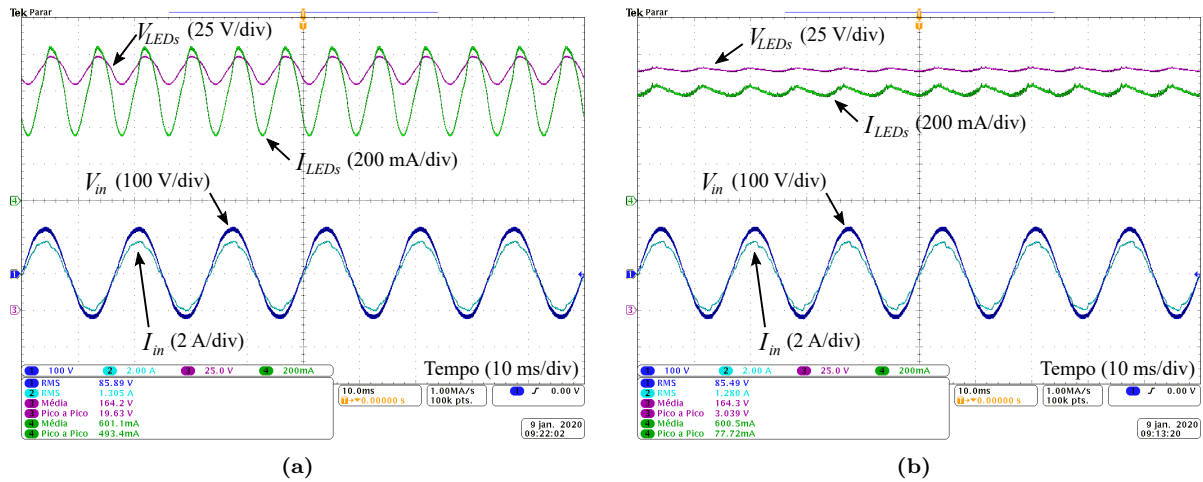


Figura 37: Formas de onda experimentais de tensão e corrente de entrada e saída do *driver* operando com $V_{in} = 85$ V e carga nominal. (a) Malha aberta. (b) Malha fechada.

Os próximos resultados apresentados no capítulo são todos para operação do *driver* em malha fechada. Na Figura 38 são apresentados os resultados experimentais de rendimento para variação da potência de saída em diferentes níveis de tensão de entrada. Para a variação da tensão de entrada do circuito na faixa de 85 V até 265 V, é utilizado um variac monofásico, enquanto os circuitos auxiliares são alimentados por uma fonte externa que não está incluída na medição do rendimento. As medições de rendimento foram obtidas utilizando o analisador de potência *Yokogawa* WT1800, bem como as medições de FP e THD, que serão vistas a seguir.

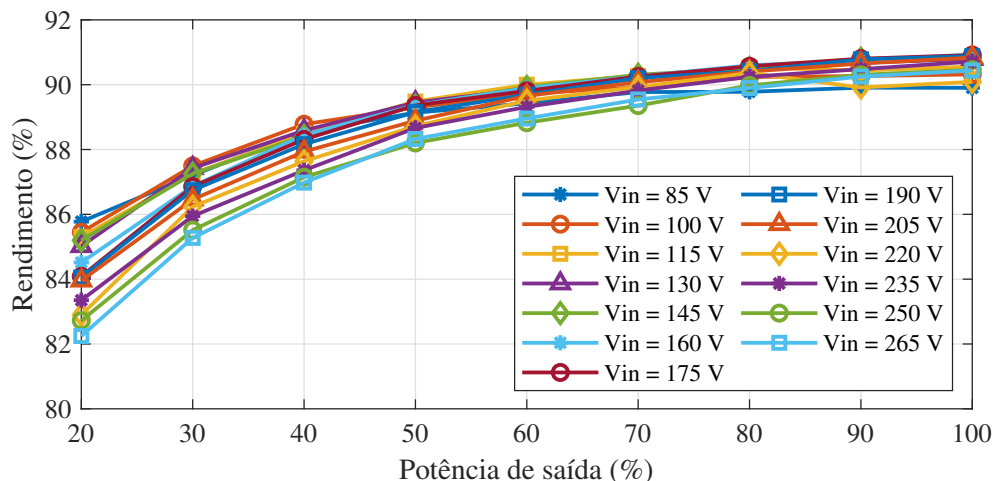


Figura 38: Resultados experimentais de rendimento para variação de potência de saída em diferentes níveis de tensão de entrada.

É possível verificar que os rendimentos mais elevados, em geral, foram obtidos para as menores tensões de entrada e tendem a serem maiores próximos da potência de saída nominal, que são as condições que foram utilizadas para o projeto dos conversores.

Para as potências inferiores, as perdas se tornam relativamente mais significativas, por isso o rendimento é reduzido. Contudo, todas as medições de rendimento estão acima dos 82% com valor máximo obtido igual a 90,93%.

As medições de FP, apresentadas na Figura 39, também acompanham o comportamento das medições de rendimento, com valores superiores para tensões menores e potências maiores. Pode-se perceber nessas condições que o FP se aproxima da unidade de acordo com o esperado, bem como em boa parte dos pontos de operação, porém não foi possível garantir para todos os casos devido à grande faixa de variação de operação. Contudo, apenas quatro das medições apresentam FP abaixo de 0,92, as quatro para 20% de carga a para as tensões de entrada acima de 220 V.

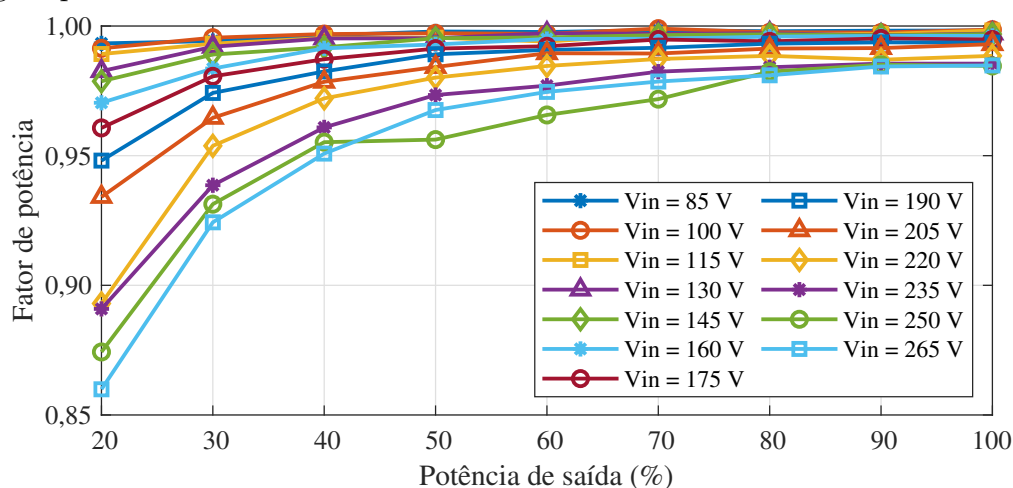


Figura 39: Resultados experimentais de fator de potência para variação de potência de saída em diferentes níveis de tensão de entrada.

Os resultados de THD da corrente de entrada são apresentados na Figura 40 para os pontos de medição realizados. O *driver* apresenta índices de THD abaixo de 3% em alguns pontos, com a maioria abaixo de 8% e apenas três pontos medidos apresentaram índices de THD acima dos 15%, os três para 20% de carga e tensões de entrada acima de 235 V. Para todos os pontos foram analisados os conteúdos harmônicos da corrente de entrada e comparados com a norma IEC 61000-3-2 Classe C, sendo que apenas em três dos pontos de operação analisados a norma não foi atendida (os que apresentam THD acima de 15%). É apresentado na Figura 41a o conteúdo harmônico para os pontos de menor e maior tensão na potência nominal e na menor tensão com a menor potência. Os três casos em que não foram atendidos os requisitos da IEC 61000-3-2 Classe C estão apresentados na Figura 41b. Contudo, é possível verificar que apenas nas ordens 11 e 13 o limite estipulado é ultrapassado.

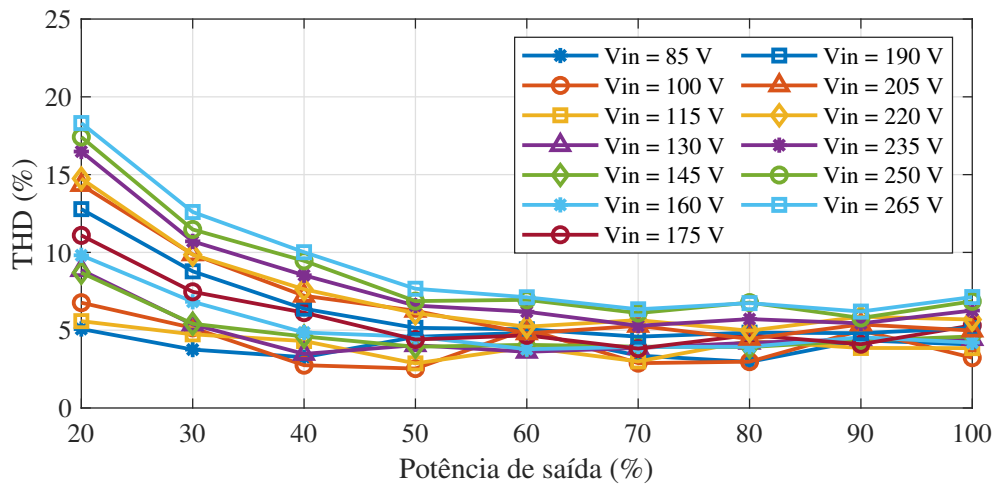


Figura 40: Resultados experimentais de THD de corrente para variação de potência de saída em diferentes níveis de tensão de entrada.

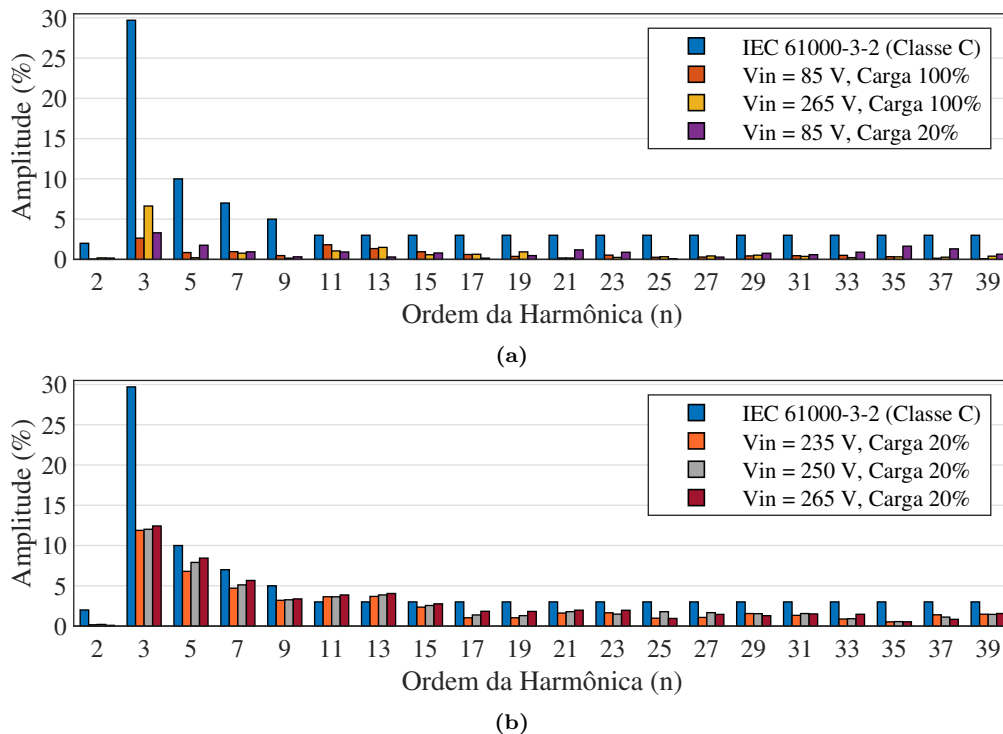


Figura 41: Conteúdo harmônico da corrente de entrada em relação à norma IEC 61000-3-2 Classe C para diferentes pontos de operação.

Na Figura 42 são apresentados os resultados experimentais de *flicker* para variação de potência de saída em diferentes níveis de tensão. É sugerido pela IEEE Std. 1789-2015 o arredondamento para o próximo valor inteiro para o limite de $Mod(\%)$, ou seja, na ondulação de 120 Hz, é recomendado $Mod(\%) \leq 10\%$. Então, é obtido o $Mod(\%)$ experimental através de (6), sendo a corrente medida utilizando o osciloscópio Tektronix DPO4104B, e verifica-se que todos os índices de $Mod(\%)$ mensurados estão de acordo com o recomendado.

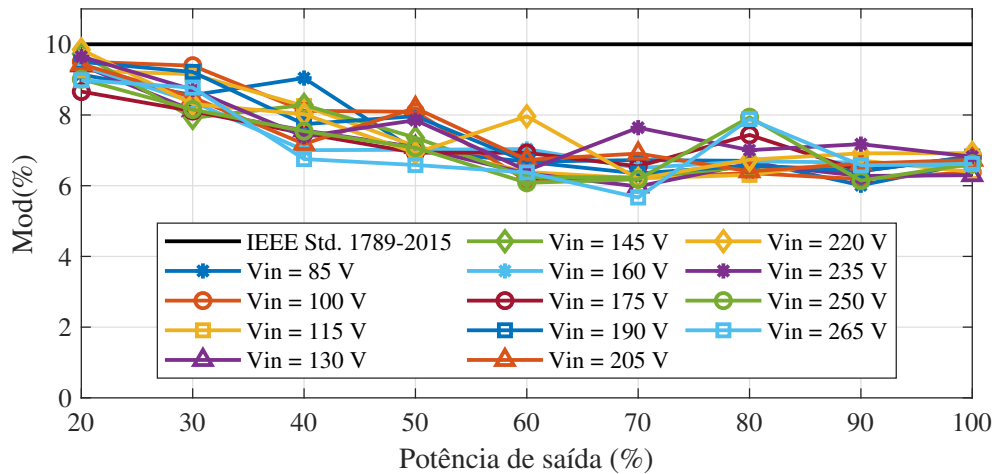


Figura 42: Resultados experimentais de *flicker* para variação de potência de saída em diferentes níveis de tensão de entrada em comparação com o limite recomendado pela IEEE Std. 1789-2015.

Para verificar a atuação das malhas de controle que possibilitam a operação do *driver* proposto com entrada de tensão universal e controle de intensidade luminosa, são apresentados na Figura 43 resultados para variação da tensão de entrada e corrente de carga. Na Figura 43a são apresentadas as formas de onda experimentais de tensão e corrente de entrada e saída para variação da tensão de entrada de 85 V até 265 V e carga nominal. Verifica-se que o controle do conversor SEPIC possibilita a atuação do *driver* com entrada universal de tensão enquanto a corrente na carga permanece constante para toda a faixa de variação como esperado. Na Figura 43b são apresentadas as mesmas formas de onda experimentais para variação da potência de saída, variando de 100% até 20% e retornando à 100% com degraus de 10% para tensão de alimentação constante de 127 V. Nota-se que a cada degrau na corrente de saída, após um curto período de transitório a corrente nos LEDs é estabilizada, bem como a tensão nos LEDs. Por estar

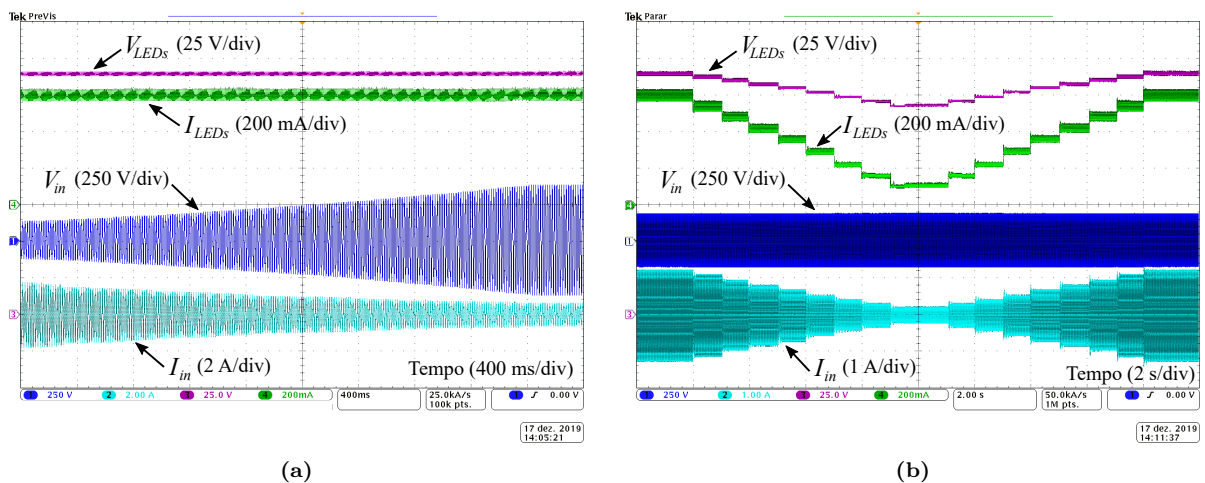


Figura 43: Formas de onda experimentais de tensão e corrente de entrada e saída do *driver*. (a) Com variação da tensão de entrada. (b) Com variação da potência de saída.

variando a potência de saída, altera-se também a potência de entrada do circuito, como a tensão é constante, logo a corrente de entrada é alterada a cada degrau de carga.

Na Figura 44 são apresentados os resultados experimentais do circuito operando com tensão de entrada 85 V para potências de saída 20% (Figura 44a) e 100% (Figura 44b). Em ambos os casos a corrente de saída é controlada próximo ao valor de referência e com ondulações abaixo do limite recomendado. A corrente de entrada varia devido à variação de potência demandada. Porém, as duas apresentam comportamento senoidal com pouca distorção e em fase com a tensão de entrada. Com a tensão de entrada fixada em 265 V e com variação da potência de saída de 20% (Figura 45a) para 100% (Figura 45b), nota-se que a corrente de entrada na menor potência apresenta maior distorção se comparado com o resultado na potência nominal.

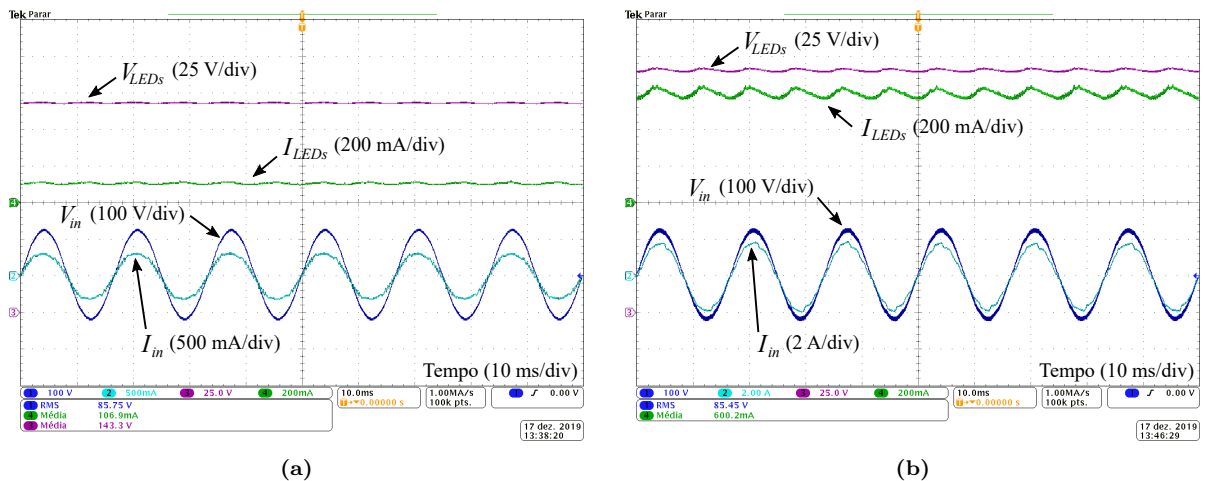


Figura 44: Formas de onda experimentais de tensão e corrente de entrada e saída do *driver* operando com $V_{in} = 85$ V. (a) $P_{LEDs} = 20\%$. (b) $P_{LEDs} = 100\%$.

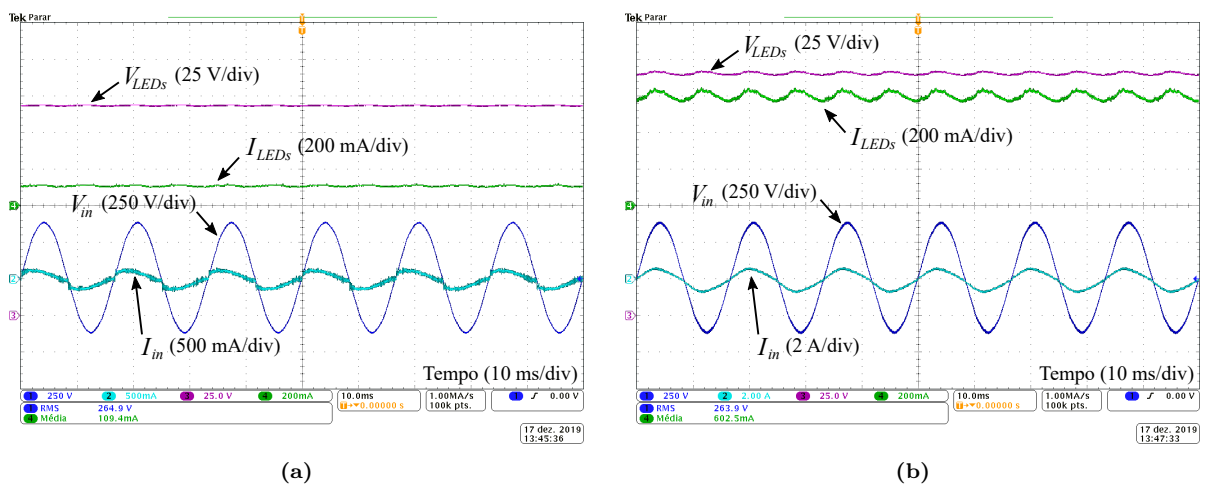


Figura 45: Formas de onda experimentais de tensão e corrente de entrada e saída do *driver* operando com $V_{in} = 265$ V. (a) $P_{LEDs} = 20\%$. (b) $P_{LEDs} = 100\%$.

Para verificar a defasagem entre as tensões de saída dos estágios CFP e CP,

são apresentadas as formas de onda experimentais dessas tensões do *driver* operando com carga nominal para as tensões de entrada de 85 V (Figura 46a) e 265 V (Figura 46b). Verifica-se que as ondulações de tensão dos estágios CFP e CP estão defasadas e ao se somarem na tensão nos LEDs a ondulação é reduzida. Nota-se também que independentemente da tensão de entrada, as tensões dos estágios são praticamente idênticas e próximas aos valores de projeto, como pode ser observado na Tabela 8.

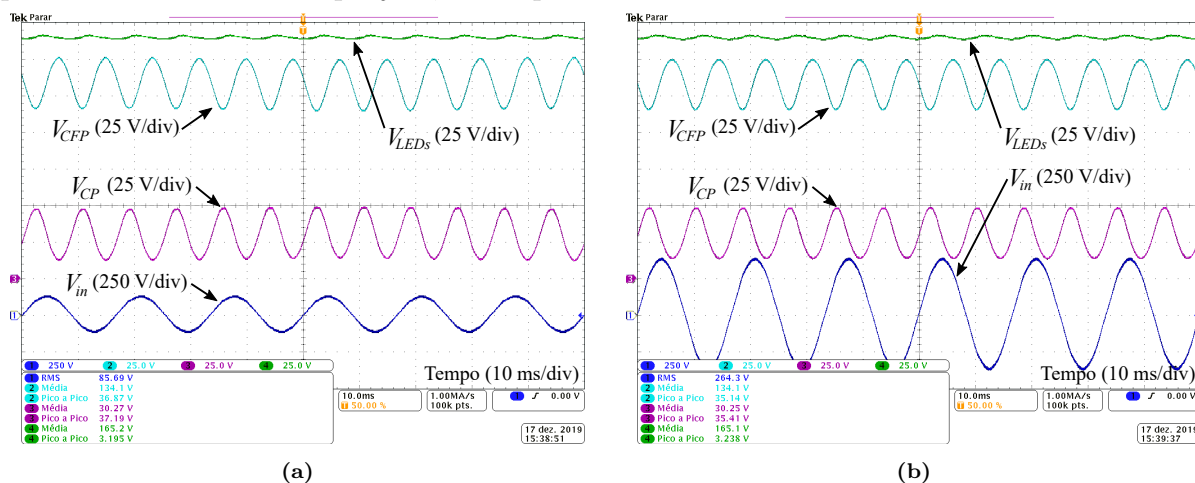
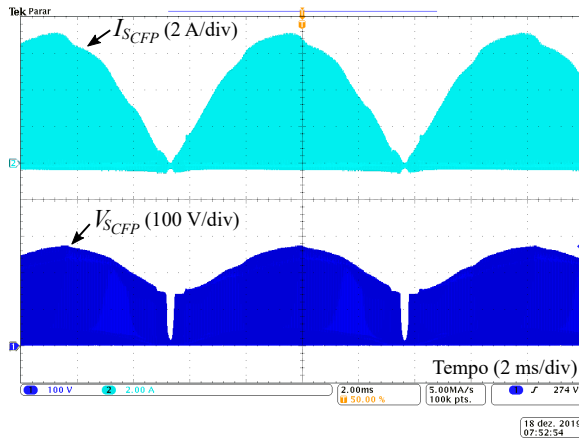


Figura 46: Formas de onda experimentais da tensão de saída dos estágio CFP, CP e LEDs. (a) $V_{in} = 85$ V. (b) $V_{in} = 265$ V.

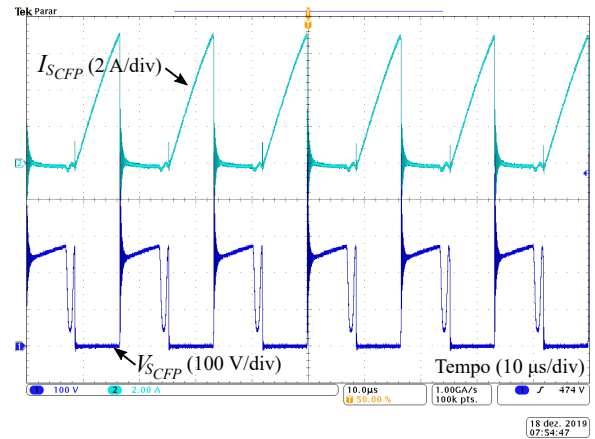
Tabela 8: Resultados experimentais de tensão de saída dos estágios CFP, CP e LEDs em comparação com os valores de projeto.

Variável	$V_{in} = 85$ V		$V_{in} = 265$ V		Projeto	
	Médio	Ondulação	Médio	Ondulação	Médio	Ondulação
V_{CFP}	134,1 V	36,87 V	134,1 V	35,14 V	134,917 V	40,475 V
V_{CP}	30,27 V	37,19 V	30,25 V	35,41 V	33,729 V	-
V_{LEDs}	165,2 V	3,195 V	165,1 V	3,238 V	168,646 V	-

Os resultados experimentais de tensão e corrente no MOSFET do conversor SEPIC operando com carga nominal são apresentados na Figura 47 para $V_{in} = 85$ V e na Figura 48 para $V_{in} = 265$ V. O pico de corrente é em torno de 7 A para ambos os casos, sendo que para maior tensão de entrada, a taxa de crescimento da corrente é maior, por outro lado, o tempo de condução é menor. A tensão de nível alto equivale à tensão de saída mais a tensão de entrada do conversor, chegando a cerca de 500 V no pico da tensão da rede em 265 V. Para verificar o modo de condução do conversor SEPIC é analisada a corrente do diodo (Figura 49) enquanto o *driver* opera com carga nominal e $V_{in} = 85$ V. Como pode ser visto, a corrente decresce linearmente até zero, característico do MCD e conforme modo de condução especificado.

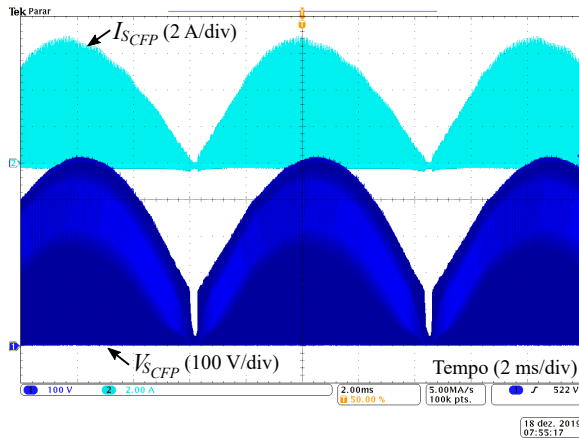


(a)

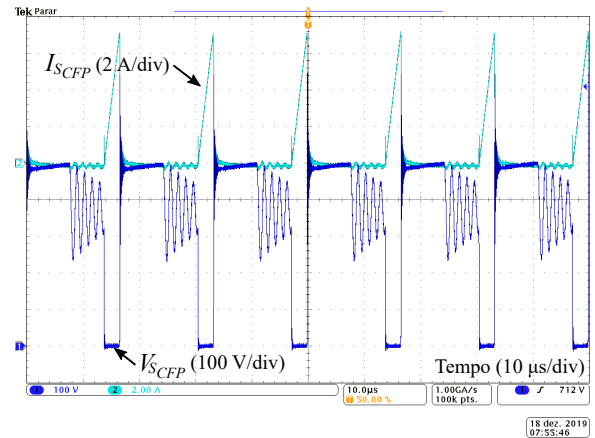


(b)

Figura 47: Formas de onda experimentais de tensão e corrente no MOSFET do conversor SEPIC para $V_{in} = 85$ V. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).

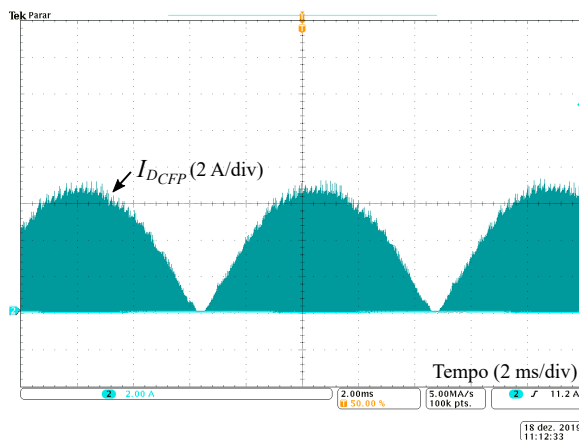


(a)

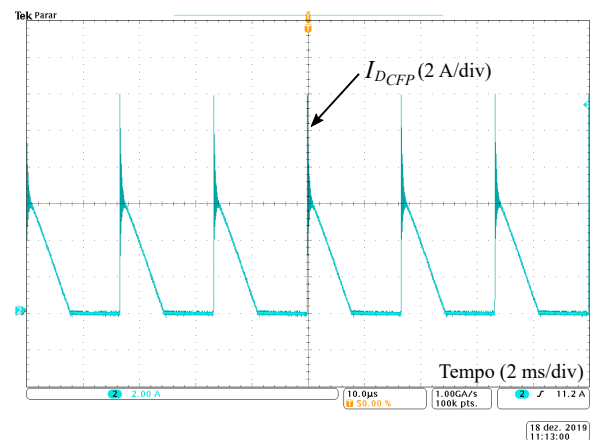


(b)

Figura 48: Formas de onda experimentais de tensão e corrente no MOSFET do conversor SEPIC para $V_{in} = 265$ V. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).



(a)



(b)

Figura 49: Formas de onda experimentais de corrente do diodo do conversor SEPIC. (a) Baixa frequência (120 Hz). (b) Alta frequência (60 kHz).

Com o *driver* operando com carga nominal, foram verificadas as formas de onda da tensão no MOSFET e corrente nos enrolamentos do indutor acoplado do conversor *flyback*, mostradas na Figura 50, com detalhe nos pontos de maior ($V_{CFP_{max}}$) e menor ($V_{CFP_{min}}$) tensão de saída do estágio CFP na Figura 50a e Figura 50b, respectivamente. Em ambos os casos o conversor opera em MCD como projetado, como pode ser observado pela corrente nos enrolamentos. Quando a tensão de entrada do conversor é menor, a tensão de saída é maior e também a tensão de nível alto na chave, pois equivale à tensão de entrada mais a tensão de saída refletida ao enrolamento primário do conversor (Figura 50a), nota-se também que com a utilização do snubber a tensão de pico na chave permanece em torno de 350 V, valor abaixo dos 500 V suportado pelo MOSFET utilizado. Quando a tensão de entrada é maior, a tensão de saída é menor, por isso a razão cíclica é menor, como pode ser observado na Figura 50b pela corrente no enrolamento primário do indutor acoplado ou pelo período de tensão zero na chave. A tensão de entrada do *driver* não interfere na tensão de entrada do conversor *flyback* pois o conversor SEPIC controla a tensão de saída do estágio CFP independentemente da tensão de entrada, apenas para cargas mais baixas as tensões analisadas no conversor *flyback* seriam reduzidas.

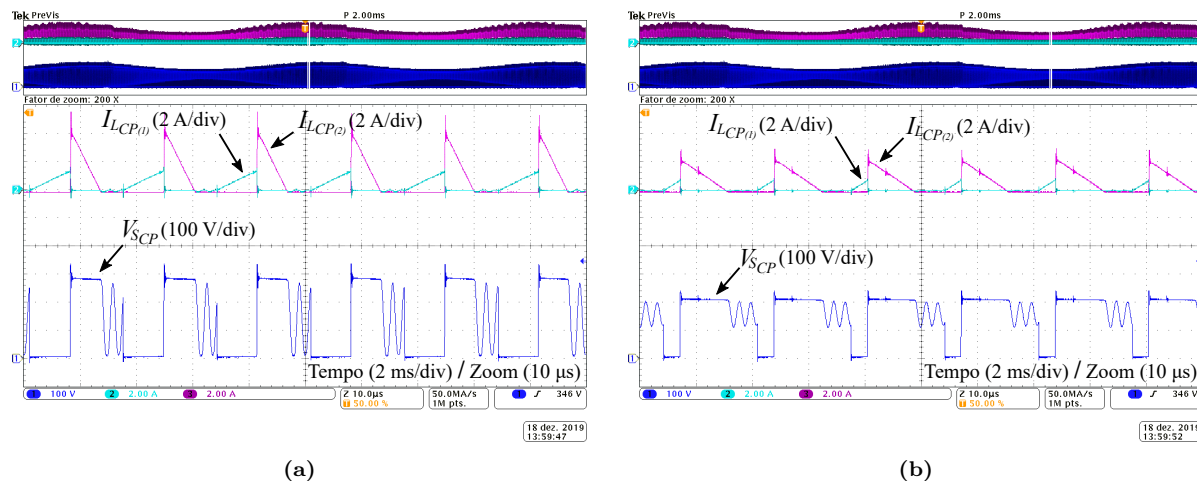


Figura 50: Detalhe das formas de onda experimentais de tensão no MOSFET e corrente nos enrolamentos do indutor acoplado do conversor *flyback* para operação com carga nominal para. (a) $V_{CFP_{max}}$. (b) $V_{CFP_{min}}$.

Para verificar a distribuição de potência entre os estágios na conexão em cascata parcial, foram realizadas medições de potência em diferentes pontos do *driver* proposto para operação com carga nominal e $V_{in} = 85$ V, sendo os valores mensurados dispostos Tabela 9.

Como foi visto na Seção 4.1, para o projeto dos conversores, foram estimados os rendimentos dos estágios e através de (19) foi calculado o rendimento total esperado,

bem como o rendimento estimado caso fosse utilizada a conexão cascata. Tais valores são comparados na Tabela 10 com os valores de rendimento obtidos experimentalmente através das potências medidas (Tabela 9).

Tabela 9: Potência medida em diferentes pontos do *driver*.

Potência	Especificação	Valor
P_{in}	Potência de entrada	114,54 W
P_{CFP}	Potência de saída do estágio CFP	104,73 W
P_{inCP}	Potência de entrada do estágio CP	21,66 W
P_{CP}	Potência de saída do estágio CP	19,01 W
P_{LEDs}	Potência nos LEDs	102,54 W

Tabela 10: Comparação do rendimento estimado para o projeto e valores medidos.

Rendimento	Valor estimado para o projeto	Valor medido
η_{CFP}	95%	91,44%
η_{CP}	90%	87,77%
η_t calculado	92,93%	88,96%
η_t medido	–	89,52%
Estimado cascata	85,50%	80,25%

O rendimento do estágio CFP ficou abaixo do valor estimado para o projeto, contudo, a ponte retificadora foi integrada na medição do estágio CFP, o que contribui para a redução da eficiência deste estágio. Para o estágio CP também foi obtido um valor abaixo do estimado no projeto, porém, foi utilizado um circuito auxiliar de *snubber* dissipativo o que reduz a eficiência total do conversor *flyback*.

Calculado, através de (19), o rendimento total do *driver* com os valores experimentais dos estágios, estima-se um rendimento total de 88,96%, o que é próximo do valor medido de 89,52%. Por fim, caso fosse utilizada uma conexão em cascata com os mesmos valores de rendimento dos estágios, o rendimento total do *driver* seria de 80,25%. No entanto, está é uma comparação hipotética, pois caso fosse utilizada a conexão em cascata, outro conversor deveria ser utilizado e possivelmente com rendimento diferente. Contudo, a conexão em cascata parcial utilizada neste trabalho apresenta um ganho de rendimento se comparado com a conexão em cascata para estágios de mesmo rendimento, além de utilizar um conversor de menor potência que leva a componentes menos volumosos.

7 CONCLUSÕES

No presente trabalho de mestrado foi apresentado o desenvolvimento de um *driver* para lâmpadas de LED aplicado à iluminação pública, com funções avançadas de entrada universal de tensão e controle de intensidade luminosa. Além disso, foi proposto um *driver* que não utiliza capacitores eletrolíticos no circuito de potência, com o intuito de elevar a vida útil do circuito. Também foram apresentados os capacitores eletrolíticos de longa vida útil, que são recomendados para circuitos de *drivers* pra LEDs. Porém, para a utilização de forma adequada desses componentes, critérios de temperatura devem ser analisados. Com isso, optou-se pela redução do valor das capacitâncias do circuito para utilização de capacitores de filme e poliéster. Desse modo, do ponto de vista prático, caso a temperatura não seja um problema, o circuito permite a utilização de capacitores eletrolíticos de longa vida útil. O que pode não ser sempre verdade, caso fosse optado pela utilização dos eletrolíticos e posteriormente substituir por capacitores de filme e poliéster.

Para a operação do circuito com entrada universal de tensão e controle de intensidade luminosa, a faixa de operação do *driver* se torna extensa, implicando em maiores dificuldades de desenvolver um circuito capaz de operar de forma ideal em toda a faixa. Quanto à qualidade da energia na entrada do circuito, uma das qualidades que corroboraram para a escolha do conversor SEPIC no estágio CFP foi devido à baixa ondulação de corrente de entrada, com isso foi possível operar o circuito de forma adequada na grande maioria dos pontos de operação analisados. Quando operando com 20% de carga e tensões elevadas, a corrente de entrada é reduzida, desta forma as ondulações da corrente de entrada se tornam relativamente maiores, por isso o conteúdo harmônico em 3 dos 117 pontos de operação analisados extrapolaram o limite estipulado pela IEC 61000-3-2 Classe C. Contudo, esta diferença é pequena e caso fosse optado por limitar a potência mínima em 30%, todos os pontos de operação se enquadrariam na norma.

Quanto ao rendimento, foi utilizado a conexão em cascata parcial que tem como característica o reduzido processamento redundante de energia. Porém, cabe ressaltar que o conversor *flyback* utilizado no estágio CP não possui rendimento elevado. Além disso, para manter o foco no desenvolvimento da conexão em cascata parcial, foi utilizado um circuito de *snubber* dissipativo simples para limitar os picos de tensão na abertura do

MOSFET. O *snubber* utilizado cumpre seu objetivo, mas em contrapartida, ao consumir potência ativa, deteriora o rendimento geral. Ainda assim, foi possível obter rendimento geral acima dos 90%.

Para as medições de *flicker* na carga, foi utilizado como referência a IEEE *Std.* 1789-2015, que recomenda o nível de *flicker* abaixo dos 10% na frequência de 120 Hz. Nesse quesito, em toda a faixa de operação foi possível operar abaixo dos 10%, de acordo com o recomendado.

Apesar não operar dentro da norma em alguns pontos devido à extensa faixa de operação proposta, foi possível desenvolver um *driver* utilizando dois controladores relativamente simples, operando com dois conversores conectados em cascata parcial e que desempenham as funções desejadas de entrada universal e controle de intensidade luminosa. O *driver* proposto apresenta bom desempenho quanto ao rendimento e capacidade de variação da potência de saída e tensão de entrada, sem utilizar capacitores eletrolíticos no circuito de potência. Comprovando que o circuito proposto pode ser uma opção a ser considerada no desenvolvimento de *drivers* para lâmpadas de LED em que se busca adição de funções de entrada universal e controle de intensidade luminosa, sem dispensar elevado rendimento e longa vida útil.

7.1 SUGESTÕES PARA TRABALHOS FUTUROS

No desenvolvimento desse trabalho, alguns tópicos foram identificados os quais poderiam enriquecer as análises e os resultados obtidos. Por isso, são expostos como sugestões para trabalhos futuros.

- Buscando elevar o rendimento geral, sugere-se avaliar a substituição do circuito auxiliar de *snubber* do conversor *flyback* por um *snubber* regenerativo, ou ainda, avaliar outras opções de conversores isolados de maior rendimento.
- Integração com fontes auxiliares para uma melhor avaliação do rendimento da luminária completa.
- Verificar o desempenho do *driver* para diferentes fatores de reprocessamento, e avaliar se com isso o *driver* apresenta benefícios em quesitos como rendimento geral, esforços nos semicondutores, ondulação de corrente nos LEDs e qualidade de energia.

PRODUÇÃO CIENTÍFICA

Artigo Publicado em Conferência Internacional

BEKOSKI, Kleber Chan; GOBBATO, Cassio; MORAES, Cassiano Ferro; DENARDIN, Gustavo Weber; LOPES, Juliano de Pelegrini. LED driver with reduced redundant power processing and dimming for street lighting application. **15th Brazilian and 5th Southern Power Electronics Conferences (COBEP 2019 SPEC)**, Santos, 2019.

REFERÊNCIAS

- ABILUX, Associação Brasileira da Indústria de Iluminação. **Guia LED**. 2017. Disponível em: <http://www.abilux.com.br/portal/pdf/guia_led_6led.pdf>. Acesso em: 19 abr. 2018.
- Agamy, M. S.; Harfman-Todorovic, M.; Elasser, A.; Chi, S.; Steigerwald, R. L.; Sabate, J. A.; McCann, A. J.; Zhang, L.; Mueller, F. J. An efficient partial power processing dc/dc converter for distributed pv architectures. **IEEE Transactions on Power Electronics**, v. 29, n. 2, p. 674–686, Feb 2014.
- ALMEIDA, Pedro Santos. **Conversor integrado SEPIC buck-boost aplicado ao acionamento de LEDs de potência em iluminação pública**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Juiz de Fora, Juiz de Fora, 2012.
- ALMEIDA, Pedro Santos. **Síntese de conversores ressonantes com alto fator de potência e alta eficiência para o acionamento de diodos emissores de luz**. Tese (Doutorando em Engenharia Elétrica) — Universidade Federal de Juiz de Fora, Juiz de Fora, 2014.
- Almeida, P. S.; Braga, H. A. C.; Dalla Costa, M. A.; Alonso, J. M. Offline soft-switched led driver based on an integrated bridgeless boost?asymmetrical half-bridge converter. **IEEE Transactions on Industry Applications**, v. 51, n. 1, p. 761–769, Jan 2015.
- ALMEIDA, Pedro Santos; CAMPONOGARA, Douglas; Dalla Costa, Marco; BRAGA, Henrique; ALONSO, J Marcos. Matching LED and Driver Life Spans: A Review of Different Techniques. **IEEE Industrial Electronics Magazine**, v. 9, n. 2, p. 36–47, jun 2015.
- Arias, M.; Fernández Diaz, M.; Lamar, D. G.; Balocco, D.; Aguisa Diallo, A.; Sebastián, J. High-efficiency asymmetrical half-bridge converter without electrolytic capacitor for low-output-voltage ac?dc led drivers. **IEEE Transactions on Power Electronics**, v. 28, n. 5, p. 2539–2550, May 2013.
- Arias, M.; Lamar, D. G.; Sebastian, J.; Balocco, D.; Diallo, A. A. High-efficiency led driver without electrolytic capacitor for street lighting. **IEEE Transactions on Industry Applications**, v. 49, n. 1, p. 127–137, Jan 2013.
- Art Pini Arthur. Design a Switch Mode Power Supply Using an Isolated Flyback Topology. **Digi-Key’s North American Editors**, 2018.
- Baek, J.; Chae, S. Single-stage buck-derived led driver with improved efficiency and power factor using current path control switches. **IEEE Transactions on Industrial Electronics**, v. 64, n. 10, p. 7852–7861, Oct 2017.

- BARBI, Ivo. **Eletrônica de potência: projetos de fontes chaveadas**. Ed. do aut. Florianópolis: Ivo Barbi, 2001. 334 p.
- BARBI, Ivo. **Modelagem de conversores CC-CC empregando modelo médio em espaço de estados**. Edição do autor. Florianópolis: [s.n.], 2015. 206 p.
- BARBI, Ivo; FONT, Carlos Henrique Illa; ALVES, Ricardo Luiz. **Projeto Físico de Indutores e Transformadores**. Florianópolis: Universidade Federal de Santa Catarina, 2002. 10 p.
- BENDER, Vitor Cristiano. **Metodologia de projeto eletrotérmico de LEDs aplicadas ao desenvolvimento de sistemas de iluminação pública**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2012.
- BENDER, Vitor C.; MARCHESAN, Tiago B.; ALONSO, J Marcos. Solid-State Lighting: A Concise Review of the State of the Art on LED and OLED Modeling. **IEEE Industrial Electronics Magazine**, v. 9, n. 2, jun 2015.
- BOWERS, B. Historical review of artificial light sources. **IEE Proceedings**, v. 127, p. 127–133, 1980.
- BRIDGELUX. **Bridgelux Vero SE 29 Array Series Product Data Sheet DS123**. 2017. Disponível em: <<https://goo.gl/65YWTi>>. Acesso em: 26 mar. 2018.
- BUTTON, R.M. An advanced photovoltaic array regulator module. **IECEC 96. Proceedings of the 31st Intersociety Energy Conversion Engineering Conference**, v. 1, 1996.
- CAMPONOGARA, Douglas. **Desenvolvimento de topologias com redução do processamento redundante de energia para acionamento de LEDs**. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2015.
- CAMPONOGARA, D.; VARGAS, D. R.; COSTA, M. A. Dalla; ALONSO, J. M.; GARCIA, J.; MARCHESAN, T. Capacitance reduction with an optimized converter connection applied to led drivers. **IEEE Transactions on Industrial Electronics**, v. 62, n. 1, p. 184–192, Jan 2015. ISSN 0278-0046.
- CASTRO, Ignacio; LAMAR, Diego G.; ARIAS, Manuel; SEBASTIAN, Javier; HERNANDO, Marta M. Three phase converter with galvanic isolation based on Loss-Free Resistors for HB-LED lighting applications. **Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC**, v. 2016-May, p. 822–829, 2016.
- Castro, I.; Vazquez, A.; Arias, M.; Lamar, D. G.; Hernando, M. M.; Sebastian, J. A review on flicker-free ac/dc led drivers for single-phase and three-phase ac power grids. **IEEE Transactions on Power Electronics**, v. 34, n. 10, p. 10035–10057, Oct 2019.
- Cheng, C.; Chang, C.; Chung, T.; Yang, F. Design and implementation of a single-stage driver for supplying an led street-lighting module with power factor corrections. **IEEE Transactions on Power Electronics**, v. 30, n. 2, p. 956–966, Feb 2015.

- CHOW, M.H.L.; TSE, C.K. An efficient PFC voltage regulator with reduced redundant power processing. **30th Annual IEEE Power Electronics Specialists Conference Record. (Cat. No.99CH36321)**, v. 1, p. 87–92, 1999.
- COPEL. **Tipos de Lâmpadas**. 2016. Disponível em: <<https://goo.gl/A1DFRv>>. Acesso em: 20 mar. 2018.
- COUTINHO, Ronaldo P.; De Souza, Kleber C.A.; ANTUNES, Fernando L.M.; Mineiro Sá, Edilson. Three-Phase Resonant Switched Capacitor LED Driver with Low Flicker. **IEEE Transactions on Industrial Electronics**, v. 64, n. 7, p. 5828–5837, 2017.
- DAVIS, Lynn. **System Reliability Model for Solid- State Lighting (SSL) Luminaires**. Research Triangle Park: RTI International, 2017.
- de Melo, M. F.; Vizzotto, W. D.; Quintana, P. J.; Kirsten, A. L.; Dalla Costa, M. A.; Garcia, J. Bidirectional grid-tie flyback converter applied to distributed power generation and street lighting integrated system. **IEEE Transactions on Industry Applications**, v. 51, n. 6, p. 4709–4717, Nov 2015.
- DOE, U.S. Department of Energy. **Solid-state lighting technology fact sheet: Lifetime and reliability**. 2013.
- DOE, U.S. Department of Energy. **Solid-State Lighting R&D Plan**. 2016.
- Dong, H.; Xie, X.; Peng, K.; Li, J.; Zhao, C. Feed-forward dynamic compensation control for single-stage pfc led driver to eliminate flicker to human eyes during ac input voltage variation. In: **IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society**. [S.l.: s.n.], 2014. p. 1460–1465.
- EPE, Empresa de Pesquisa Energética. **Anuário Estatístico de Energia Elétrica 2017**. 2017.
- ERICKSON, Robert W.; MAKSIMOVIĆ, Dragan. **Fundamentals of Power Electronics**. 2. ed. Boston: Kluwer Academic, 2001.
- FANG, Peng; QIU, Ya-jie; WANG, Hongliang; LIU, Yan-Fei. A Single-Stage Primary-Side-Controlled Off-line Flyback LED Driver With Ripple Cancellation. **IEEE Transactions on Power Electronics**, v. 32, n. 6, p. 4700–4715, jun 2017.
- FASSBINDER, Stefan. Uma análise do efeito estroboscópico com lâmpadas LED. **LUX Eletricidade Moderna**, 2017.
- FENG, Weiyi; LEE, Fred C.; MATTAVELLI, Paolo. Optimal trajectory control of LLC resonant converters for LED PWM dimming. **IEEE Transactions on Power Electronics**, v. 29, n. 2, p. 979–987, 2014.
- FERDOWSI, Mehdi; EMADI, Ali; TELEFUS, Mark; DAVIS, Curtis. Pulse Regulation Control Technique for Flyback Converter. **IEEE Transactions on Power Electronics**, v. 20, n. 4, p. 798–805, jul 2005.

FORMULA1. **Do you remember... F1's first ever night race.** 2015. Disponível em: <<https://goo.gl/27Mc9L>>. Acesso em: 18 abr. 2018.

FORTUNATO, Mark. Application Note 5591 Ensure long lifetimes from electrolytic capacitors: A case study in LED light bulbs. **Maxin Integrated**, p. 1–4, 2013.

FRAYTAG, Jeferson. **Sistema eletrônico para lâmpadas fluorescentes de indução baseado na topologia SEPIC half-bridge bi-integrada com controle de intensidade luminosa por modulação de baixa frequência.** Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2015.

FUTURLEC. **3W White High Power LED Technical Datasheet.** FUTURLEC, 2018. Disponível em: <http://www.futurlec.com/LED/LUXEON_3W_WHITE.shtml>. Acesso em: 03 abr. 2018.

GACIO, D; ALONSO, J M; CALLEJA, A J; GARCIA, J; RICO-SECADES, M. A Universal-Input Single-Stage High-Power-Factor Power Supply for HB-LEDs Based on Integrated Buck-Flyback Converter. **IEEE Transactions on Industrial Electronics**, v. 58, n. 2, p. 589–599, 2011.

Garcia, O.; Cobos, J. A.; Prieto, R.; Alou, P.; Uceda, J. An alternative to supply dc voltages with high power factor. **IEEE Transactions on Industrial Electronics**, v. 46, n. 4, p. 703–709, Aug 1999.

GEPOC, Grupo de Eletrônica de Potência e Controle. **Drive para MOSFET E IGBT - Manual de Operação e Funcionamento.** Santa Maria - RS: [s.n.], 2005. 15 p.

GOBBATO, Cassio. **Estudo comparativo entre dois modos de conexão de conversores cc-cc empregados em lâmpadas de led para sistemas de iluminação pública.** Dissertação (Mestrado em Engenharia Elétrica) — Universidade Tecnológica Federal do Paraná, Pato Branco, 2017.

GOBBATO, C.; DENARDIN, G. W.; LOPES, J. P. Comparison between stages connections of dc converters for street lighting system based on led. In: **2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG).** [S.l.: s.n.], 2017. p. 1–6.

GOBBATO, Cassio; KOHLER, Samuel Valerio; SOUZA, Ithalo Hespanhol de; DENARDIN, Gustavo Weber; LOPES, Juliano de Pelegrini. Integrated Topology of DC-DC Converter for LED Street Lighting System Based on Modular Drivers. **IEEE Transactions on Industry Applications**, v. 9994, n. c, 2018.

GOMEZ, Gabriel; AHUJA, Ashish. **Use Conditions for 5-V Tolerant GPIOs on Tiva C Series TM4C123x Microcontrollers.** 2013. Disponível em: <<http://www.ti.com/lit/an/spma053/spma053.pdf>>.

HART, Daniel W. **Eletrônica de potência : análise e projetos de circuitos.** Porto Alegre, RS: Bookmark, 2012. 480 p.

HE, Jiexiu; RUAN, Xinbo; ZHANG, Li. Adaptive Voltage Control for Bidirectional Converter in Flicker-Free Electrolytic Capacitor-Less AC-DC LED Driver. **IEEE Transactions on Industrial Electronics**, v. 64, n. 1, p. 320–324, 2017.

IEC 61000-3-2, Internarional Standard. **Electromagnetic compatibility (EMC) - Part 3-2: Limits for harmonic current emissions (equipment input current ≤ 16 A per phase)**. 2005.

IEEE Std 1789. **IEEE Recommended Practices for Modulating Current in High-Brightness LEDs for Mitigating Health Risks to Viewers**. 2015.

KEEPING, Steven. **Smart Drivers Control LED Temperature to Solve SSL Thermal Issues**. 2016. Disponível em: <<https://goo.gl/wJKzgz>>. Acesso em: 16 abr. 2018.

KIRSTEN, André Luís. **Reator eletrônico para lâmpadas de descarga em alta pressão baseado no conversor biflyback inversor**. Tese (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2011.

KOO, Gwan-Bon. **Application Note AN-4147 Design Guidelines for RCD Snubber of Flyback Converters**. 2006. Fairchild Semiconductor.

LEDRODWAY. **NXT Series: Roadway case study Maceió, Alagoas, Brazil**. 2016. Disponível em: <<https://goo.gl/nqJkY5>>. Acesso em: 18 abr. 2018.

LEDVANCE. **LED history**. 2018. Disponível em: <<https://goo.gl/zBWnqk>>. Acesso em: 26 mar. 2018.

LI, Sinan; TAN, Siew Chong; LEE, Chi Kwan; WAFFENSCHMIDT, Eberhard; HUI, S. Y.Ron; TSE, Chi K. A Survey, Classification, and Critical Review of Light-Emitting Diode Drivers. **IEEE Transactions on Power Electronics**, v. 31, n. 2, p. 1503–1516, 2016.

LIU, Xueshan; ZHOU, Qun; XU, Jianping; LEI, Yong; WANG, Peng; ZHU, Yingwei. High-Efficiency Resonant LED Backlight Driver with Passive Current Balancing and Dimming. **IEEE Transactions on Industrial Electronics**, v. 65, n. 7, p. 5474–5486, 2018.

LOPES, J P; MENKE, M F; VENTURINI, W A; BISOGNO, F E; SEIDEL, A R. Reator Eletrônico Auto-Oscilante com Tensão de Entrada Universal e Correção de Fator de Potência. **Eletrônica de Potência - SOBRAEP**, v. 18, n. 2, p. 972–981, may 2013.

LUN, Wai Keung; LOO, K. H.; TAN, Siew Chong; LAI, Y. M.; TSE, Chi K. Bilevel current driving technique for LEDs. **IEEE Transactions on Power Electronics**, v. 24, n. 12, p. 2920–2932, 2009.

LUZ, Paulo Cezar Vargas. **Sistema eletrônico isolado com elevado fator de potência e reduzidas capacitâncias para alimentação de LEDs aplicado à iluminação pública**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2013.

Ma, H.; Li, Y.; Chen, Q.; Zhang, L.; Xu, J. A single-stage integrated boost-llc ac/dc converter with quasi-constant bus voltage for multichannel led street-lighting applications. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 6, n. 3, p. 1143–1153, Sep. 2018.

MACEIÓ, Prefeitura de. **PPP da Iluminação: PPP viabilizará execução de projeto prioritário para Maceió**. 2018. Disponível em: <<http://www.maceio.al.gov.br/sima/ppp-da-iluminacao/>>. Acesso em: 18 abr. 2018.

Mangkalajan, S.; Ekkaravarodome, C.; Jirasereeamornkul, K.; Thounthong, P.; Higuchi, K.; Kazimierczuk, M. K. A single-stage led driver based on zcds class-e current-driven rectifier as a pfc for street-lighting applications. **IEEE Transactions on Power Electronics**, v. 33, n. 10, p. 8710–8727, Oct 2018.

MATULKA, Rebecca; WOOD, Daniel. **The History of the Light Bulb**. 2013. Disponível em: <<https://www.energy.gov/articles/history-light-bulb>>. Acesso em: 2018-03-26.

MELO, P.F. de; GULES, Roger; ROMANELI, E.F.R.; ANNUNZIATO, R.C. A Modified SEPIC Converter for High-Power-Factor Rectifier and Universal Input Voltage Applications. **IEEE Transactions on Power Electronics**, v. 25, n. 2, p. 310–321, feb 2010.

MENKE, Maikel Fernando. **Sistema eletrônico de alto fator de potência com entrada universal e controle de intensidade luminosa para o acionamento de LEDs**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2016.

MENKE, M F; TAMBARA, R V; BISOGNO, F E; SILVA, M. F. da; SEIDEL, A. R. Two-stage digitally controlled led driver based on buck-boost and DC/DC LLC resonant converter. **2016 12th IEEE International Conference on Industry Applications (INDUSCON)**, p. 1–8, nov 2016.

MENKE, M. F.; TAMBARA, R. V.; BISOGNO, F. E.; SILVA, M. F. da; SEIDEL, A. R. Universal input voltage LED driver with dimming capability and reduced DC-link capacitance. In: **IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society**. [S.l.]: IEEE, 2016. p. 3629–3634.

MOHAMED, Samir A. Elsagheer. Smart Street Lighting Control and Monitoring System for Electrical Power Saving by Using VANET. **International Journal of Communications, Network and System Sciences**, v. 06, n. 08, p. 351–360, 2013. ISSN 1913-3715.

MOHAN, Ned.; UNDELAND, Tore M.; ROBBINS, William P. **Power Electronics - Converter, Applications and Design**. 3. ed. Hoboken: John Wiley & Sons, 2003. 802 p.

MORE, Shridhar Atmaram. **Application Report SLAA593 - ADC Input Protection**. 2013. Texas Instruments.

MUJJALINVIMUT, Ekkachai; Navaratana Na Ayudhya, Piyasawat; SANGSWANG, Anawach. An Improved Asymmetrical Half-Bridge Converter with Self-Driven Synchronous Rectifier for Dimmable LED Lighting. **IEEE Transactions on Industrial Electronics**, v. 63, n. 2, p. 913–925, 2016.

NGLIA, Next Generation Lighting Industry Alliance. **Led Luminaire Lifetime: Recommendations for testing and reporting**. 2014.

NICHICON. **General Description of Aluminum Electrolytic Capacitors**. 2014.

NICHICON. **Aluminum electrolytic capacitors: ULD miniature sized, long life assurance**. 2017. Disponível em: <<http://nichicon-us.com/english/products/pdfs/e-uld.pdf>>. Acesso em: 12 abr 2018.

OSRAM. 2019. Disponível em: <<https://www.osram.pt>>. Acesso em: 11 ago. 2019.

PAL, Somnath; SINGH, Bhim; SHRIVASTAVA, Ashish. A Universal Input CrCM Luo Converter With Low-Cost Pilot-Line Dimming Concept for General Purpose LED Lighting Applications. **IEEE Transactions on Industrial Informatics**, v. 14, n. 11, p. 4895–4904, nov 2018.

Pato Branco, Município de. **Prefeito de Pato Branco anuncia investimentos em Iluminação Pública e Arborização**. 2019. Disponível em: <<http://www.patobranco.pr.gov.br/noticias/infraestrutura/prefeito-de-pato-branco-anuncia-investimentos-em-iluminacao-publica-e-arborizacao/>>. Acesso em: 01 fev. 2020.

PHILIPS. **The first Formula One night race**. 2008. Disponível em: <https://www.philips.com.sg/content/corporate/en_SG/singapore-50-years/singapore-50-years-articles/lighting/fl-arena.html/>. Acesso em: 18 abr. 2018.

PHILIPS. **City lighting cases**. 2018. Disponível em: <<http://www.lighting.philips.com/main/education/led-street-lighting/>>. Acesso em: 18 abr. 2018.

PINTO, Rafael Adaime. **Projeto e implementação de lâmpadas para iluminação de interiores empregando Diodos Emissores de Luz (LEDs)**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2008.

PINTO, Rafael Adaime. **Sistemas eletrônicos para iluminação de exteriores empregando diodos emissores de luz (LEDs) alimentados pela rede elétrica e por baterias**. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2012.

POORALI, Behzad; ADIB, Ehsan; FARZANEHFARD, Hosein. A Single-Stage Single-Switch Soft-Switching Power-Factor-Correction LED Driver. **IEEE Transactions on Power Electronics**, v. 32, n. 10, p. 7932–7940, oct 2017.

PORTALCIDADE, Foz do Iguaçu. **Ponte da Amizade ganha iluminação com LED**. 2016. Disponível em: <<https://foz.portaldacidade.com/noticias/economia/ponte-da-amizade-ganha-iluminacao-com-led>>. Acesso em: 18 abr. 2018.

Ron Hui, S. Y.; LI, Si Nan; TAO, Xue Hui; CHEN, Wu; NG, W. M. A novel passive offline LED driver with long lifetime. **IEEE Transactions on Power Electronics**, v. 25, n. 10, p. 2665–2672, 2010.

RUBYCON. **Long Life Technology for Aluminum non-solid electrolytic capacitors**. 2012. Disponível em: <http://www.rubycon.co.jp/en/products/topics/img-t003_04.pdf>. Acesso em: 12 abr. 2018.

RUBYCON. **Radial lead aluminum electrolytic capacitors LLE series**. 2016. Disponível em: <http://www.rubycon.co.jp/en/catalog/e_pdfs/aluminum/e_lle.pdf>. Acesso em: 12 abr. 2018.

RUBYCON. **Technical notes for electrolytic capacitor**. 2017. Disponível em: <<http://www.rubycon.co.jp/en/products/alumi/pdf/Life.pdf>>. Acesso em: 12 abr. 2018.

SHRIVASTAVA, Ashish; SINGH, Bhim. Zeta converter based power supply for HB-LED lamp with universal input. In: **2012 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)**. Bengaluru: IEEE, 2012. p. 1–5.

SICHIROLLO, Francesco; ALONSO, J. Marcos; SPIAZZI, Giorgio. A Novel Double Integrated Buck Offline Power Supply for Solid-State Lighting Applications. **IEEE Transactions on Industry Applications**, v. 51, n. 2, p. 1268–1276, 2015.

Simonetti, D. S. L.; Sebastian, J.; Uceda, J. The discontinuous conduction mode sepic and cuk power factor preregulators: analysis and design. **IEEE Transactions on Industrial Electronics**, v. 44, n. 5, p. 630–637, Oct 1997.

SOUZA, Ithalo Hespagnol. **Sistema de iluminação pública baseado em drivers modulares para LEDs**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Tecnológica Federal do Paraná, Pato Branco, 2017.

SPIAZZI, G. Reduced redundant power processing concept: A reexamination. **2016 IEEE 17th Workshop on Control and Modeling for Power Electronics, COMPEL 2016**, 2016.

SPODE, Nelson da Silva. **Análise Em Redução De Processamento Redundante De Energia Em Conversores De Dois Estágios Para Iluminação Led**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Maria, Santa Maria, 2018.

TDK. **Aluminum electrolytic capacitors Snap-in capacitors Series B43504**. 2013. Disponível em: <<https://goo.gl/ftYmUF>>. Acesso em: 10 abr. 2018.

TDK. **Aluminum Electrolytic Capacitors General Technical Information**. 2016. 40 p. Disponível em: <<https://goo.gl/Zkq5BJ>>. Acesso em: 10 abr. 2018.

TDK. **Film Capacitors: Metallized Polypropylene Film Capacitors (MKP) Series/Type: B32774 ... B32778**. 2017. Disponível em: <<https://goo.gl/kreYyj>>. Acesso em: 14 abr. 2018.

TSE, Chi K.; CHOW, Martin H L; CHEUNG, Martin K H. A family of PFC voltage regulator configurations with reduced redundant power processing. **IEEE Transactions on Power Electronics**, v. 16, n. 6, p. 794–802, 2001.

Tzuen-Lih Chern; Li-Hsiang Liu; Ping-Lung Pan; Yi-Jie Lee. Single-stage flyback converter for constant current output led driver with power factor correction. In: **2009 4th IEEE Conference on Industrial Electronics and Applications**. [S.l.: s.n.], 2009. p. 2891–2896.

WANG, Jingjing; JIANG, Chunxiao; ZHANG, Haijun; ZHANG, Xin; LEUNG, Victor C. M.; HANZO, Lajos. Learning-Aided Network Association for Hybrid Indoor LiFi-WiFi Systems. **IEEE Transactions on Vehicular Technology**, IEEE, v. 67, n. 4, p. 3561–3574, apr 2018. ISSN 0018-9545.

Wang, Y.; Deng, X.; Wang, Y.; Xu, D. Single-stage bridgeless led driver based on a clcl resonant converter. **IEEE Transactions on Industry Applications**, v. 54, n. 2, p. 1832–1841, March 2018.

Wang, Y.; Guan, Y.; Ren, K.; Wang, W.; Xu, D. A single-stage led driver based on bcm boost circuit and *llc* converter for street lighting system. **IEEE Transactions on Industrial Electronics**, v. 62, n. 9, p. 5446–5457, Sep. 2015.

WANG, Yijie; HUANG, Jiaoping; WANG, Wei; XU, Dianguo. A single-stage single-switch LED driver based on integrated buck-boost circuit and Class e converter. **IEEE Industry Application Society - 51st Annual Meeting, IAS 2015, Conference Record**, v. 31, n. 8, p. 5814–5824, 2015.

WILKINS, Arnold; VEITCH, Jennifer; LEHMAN, Brad. LED lighting flicker and potential health concerns: IEEE standard PAR1789 update. **2010 IEEE Energy Conversion Congress and Exposition, ECCE 2010 - Proceedings**, 2010.

WORLDSTANDARDS. **Why isn't there a standard voltage around the world?** 2018. Disponível em: <<https://www.worldstandards.eu/electricity/why-no-standard-voltage/>>. Acesso em: 07 jul. 2018.

WU, T.-F.; YU, T.-H. Unified approach to developing single-stage power converters. **IEEE Trans. Aerospace Electron. Syst.**, v. 34, n. 1, p. 221–223, 1998.

YANG, Yang; RUAN, Xinbo; ZHANG, Li; HE, Jiexiu; YE, Zhihong. Feed-forward scheme for an electrolytic capacitor-less AC/DC LED driver to reduce output current ripple. **IEEE Transactions on Power Electronics**, v. 29, n. 10, p. 5508–5517, 2014.

ZHAO, Junjian; YEATES, Kenton; HAN, Yehui. Analysis of High Efficiency DC / DC Converter Processing Partial Input / Output Power. **2013 IEEE 14th Workshop on Control and Modeling for Power Electronics (COMPEL)**, p. 1–8, 2013.

APÊNDICE A - PROJETO DE INDUTOR

Para o projeto físico dos indutores $L1_{CFP}$ e $L2_{CFP}$, fez-se uso da metodologia apresentada em Barbi *et al.* (2002). Na Figura 51 é ilustrado um núcleo de ferrite do tipo E-E e o carretel de um indutor. A variável A_e representa a área de secção transversal do núcleo por onde circula o fluxo magnético do indutor e a variável A_w representa a área da janela, sendo esse o espaço disponível para a alocação dos condutores.

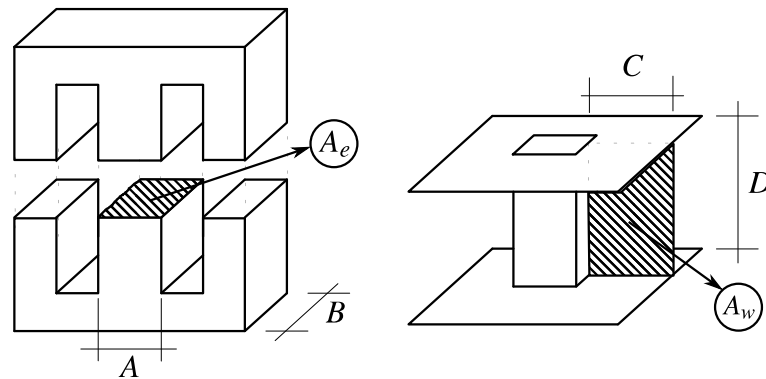


Figura 51: Núcleos e carretel do tipo E-E.

Fonte: Adaptado de Barbi *et al.* (2002).

O dimensionamento do núcleo magnético inicia com o cálculo do valor mínimo do produto das áreas A_e e A_w , que de acordo com Barbi *et al.* (2002) é determinado por

$$A_e A_w = \frac{L I_{L_{pk}} I_{L_{ef}}}{B_{max} J_{max} K_w}, \quad (56)$$

em que L representa o valor da indutância, enquanto $I_{L_{pk}}$ e $I_{L_{ef}}$ representam, respectivamente, a corrente de pico e eficaz no indutor. Os demais termos da equação são parâmetros de projeto e são resumidos na Tabela 11.

Tabela 11: Parâmetros de Projeto de Indutor.

Símbolo	Parâmetro	Valor
B_{max}	Densidade de fluxo máxima	0,3 T
J_{max}	Densidade de corrente máxima	400 A/m ²
K_w	Fator de utilização da janela	0,7
μ_0	Permeabilidade magnética do ar	$4\pi \times 10^{-7}$ H/m
μ_r	Permeabilidade relativa do cobre	1
ρ_{cu}	Resistividade do cobre	$1,7 \times 10^{-8}$ Ω m

Após definir o núcleo que atenda ao critério da relação $A_e A_w$ é determinado o

número de espiras do indutor, dado por

$$N = \frac{L I_{Lpk}}{B_{max} A_e}. \quad (57)$$

A adição de um entreferro é importante para evitar a saturação do núcleo e aumentar a relutância, fazendo com que o valor da indutância não sofra alteração com variações na permeabilidade do núcleo (extremamente dependente da temperatura) (BARBI *et al.*, 2002). Deste modo, para determinar o comprimento do entreferro, utiliza-se a seguinte equação

$$l_g = \frac{N^2 \mu_0 A_e}{L}. \quad (58)$$

Para a escolha da bitola do condutor, é levado em consideração o efeito pelicular (*skin effect*), logo o diâmetro máximo do condutor deve ser

$$\phi_{max} = 2 \sqrt{\frac{\rho_{cu}}{\pi \mu_0 \mu_r f_s}}, \quad (59)$$

resultando em uma área máxima da secção transversal do condutor de

$$S_{C_{max}} = \pi \left(\frac{\phi_{max}}{2} \right)^2. \quad (60)$$

Portanto, deve-se utilizar um condutor que tenha área de secção transversal inferior e mais condutores em paralelo se necessário. A quantidade necessária de condutores em paralelo é dada por

$$N_{cond} = \frac{I_{Lef}}{J_{max} S_c}, \quad (61)$$

em que S_c representa a área de secção transversal do condutor selecionado e deve respeitar a condição de ser menor que $S_{C_{max}}$.

APÊNDICE B - PROJETO DE INDUTOR ACOPLADO

A metodologia apresentada em Barbi (2001) é utilizada para o projeto físico do indutor acoplado, sendo este o elemento que provê a isolação galvânica entre a entrada e a saída do conversor *flyback*. O que difere de um transformador convencional é o fato dele armazenar energia em uma etapa e fornecer essa energia armazenada em uma segunda etapa de funcionamento, enquanto no transformador a energia no primário é instantaneamente transferida para o enrolamento secundário. A diferença física entre eles é a presença do entreferro no indutor acoplado, onde teoricamente é armazenada a energia do indutor.

Para o indutor acoplado é especificado o núcleo de ferrite do tipo E-E, ilustrado na Figura 51. O dimensionamento parte do cálculo do valor mínimo do produto das áreas A_e e A_w , que de acordo com Barbi (2001) para o indutor acoplado é determinado por

$$A_e A_w = \frac{P_o \sqrt{D_{max}}}{\Delta B f_s K_p K_w J_{max} \eta} \quad (62)$$

em que P_o , η e D_{max} são parâmetros do conversor e representam, respetivamente, potência de saída, rendimento e razão cíclica máxima. Os demais termos são parâmetros de projeto do indutor acoplado e estão resumidos na Tabela 12.

Tabela 12: Parâmetros de Projeto do Indutor Acoplado.

Símbolo	Parâmetro	Valor
ΔB	Varição da densidade de fluxo	0,3 T
K_p	Fator de utilização do primário	0,5
K_w	Fator de utilização da janela	0,4
J_{max}	Densidade de corrente máxima	350 A/cm ²
B_{max}	Densidade de fluxo máxima	0,3 T
μ_0	Permeabilidade magnética do ar	$4\pi \times 10^{-7}$ H/m
μ_r	Permeabilidade relativa do cobre	1

Após determinar o núcleo que atenda ao critério da relação $A_e A_w$ é determinada a distância do entreferro, dado por

$$l_g = \frac{2 \mu_0 P_o}{B_{max}^2 A_e f_s \eta} \quad (63)$$

Em seguida é determinado o número de espiras dos enrolamentos primário e

secundário, dados respectivamente por

$$N_1 = \frac{D_{max} V_{in_{fly}}}{A_e B_{max} f_s}, \quad (64)$$

$$N_2 = N_1 \frac{V_{o_{fly}} (1 - D_{max})}{V_{in_{fly}} D_{max}}, \quad (65)$$

em que $V_{in_{fly}}$ e $V_{o_{fly}}$ representam as tensões de entrada e saída, respectivamente, do conversor *flyback*.

Para a escolha da bitola dos condutores e número de condutores em paralelo deve ser considerado o efeito pelicular, como foi abordado no Apêndice A, para cada um dos enrolamentos.

Devido o indutor não ter acoplamento magnético perfeito entre os enrolamentos, existe na prática uma indutância de dispersão indesejável para o circuito, que acarreta principalmente em picos de tensão nos semicondutores nos instantes de comutação (MOHAN *et al.*, 2003). Portanto, práticas como utilizar toda a extensão do carretel para acondicionar os enrolamentos, bem como o particionamento e intercalação dos enrolamentos no interior da janela são empregadas na hora de bobinar o indutor acoplado. Na Figura 52 é ilustrada a distribuição dos enrolamentos no interior da janela do indutor acoplado conforme foi implementado neste trabalho.

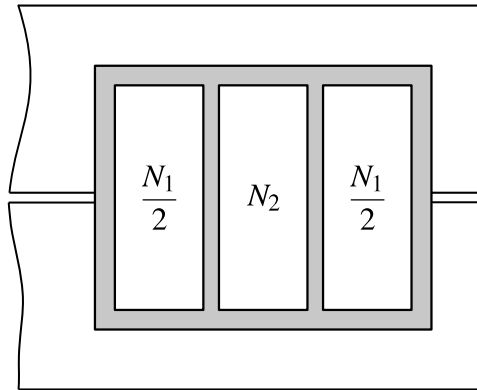


Figura 52: Particionamento dos enrolamentos do indutor acoplado.

Ainda de acordo com Mohan *et al.* (2003), o particionamento dos enrolamentos distribui melhor a força magneto motriz provocada pelos enrolamentos, resultando em menores perdas e na diminuição da indutância de dispersão.

APÊNDICE C - MODELAGEM DO CONVERSOR FLYBACK

Neste apêndice apresenta-se a modelagem do conversor *flyback*. O objetivo é modelar matematicamente a interação do conversor com a carga utilizada. Por conta disso, o modelo elétrico simplificado dos LEDs é acrescentado como carga do conversor. Contudo, pela conexão em cascata parcial dos estágios CFP e CP, a tensão de saída do estágio CFP também está conectada diretamente à carga. Por conta disso é adicionada a fonte de tensão V_{CFP} à saída do conversor como representado pela Figura 53.

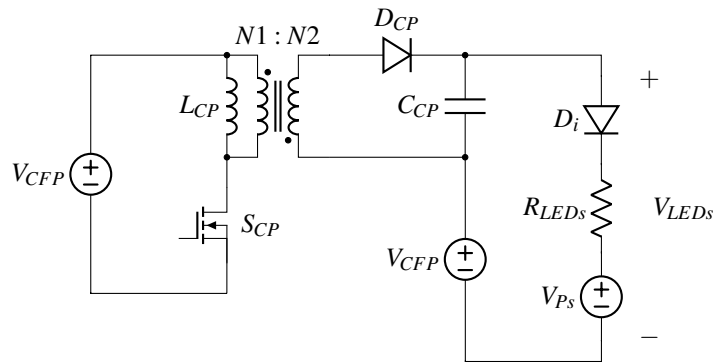


Figura 53: Conversor *flyback* e carga considerada para modelagem.

Pela modelagem do modelo médio do interruptor, descrita em Erickson e Maksimović (2001), primeiramente deve-se identificar a rede de interruptores do conversor, destacada na Figura 54, sendo L_{CP} a indutância de magnetização do indutor acoplado e L_{CP_2} a indutância própria do enrolamento secundário. A rede de interruptores é composta pelo terminal de acesso 1 que relaciona $i_1(t)$ e $v_1(t)$, e pelo terminal de acesso 2 que relaciona $i_2(t)$ e $v_2(t)$.

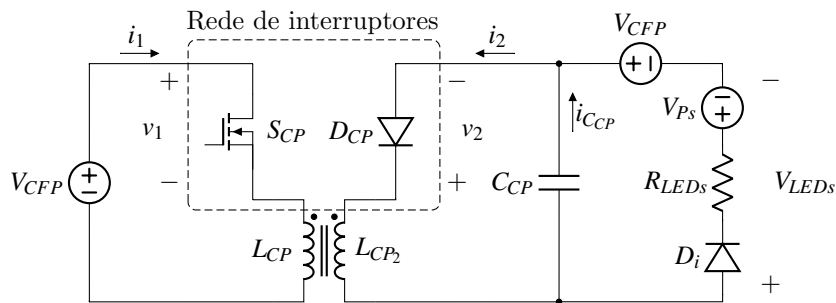


Figura 54: Rede de interruptores do conversor *flyback*.

O segundo passo do método consiste em calcular o valor médio das formas de onda nos terminais de acesso 1 e 2 para um período de comutação. Visto que a tensão média no indutor é igual a zero, as tensões médias nos terminais 1 e 2 podem ser expressas

respectivamente por:

$$\langle v_1(t) \rangle_{T_s} = \langle V_{CFP}(t) \rangle_{T_s}; \quad (66)$$

$$\langle v_2(t) \rangle_{T_s} = \langle V_{LEDs}(t) \rangle_{T_s}. \quad (67)$$

A corrente média no terminal 1 é calculada a partir de

$$\langle i_1(t) \rangle_{T_s} = \frac{i_{pk}d(t)}{2}, \quad (68)$$

onde i_{pk} representada o pico de corrente no indutor e vale

$$i_{pk} = \frac{\langle v_1(t) \rangle_{T_s} d(t) T_s}{L_{CP}}. \quad (69)$$

Utilizando (69) em (68) é obtida a corrente média no terminal de acesso 1

$$\langle i_1(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s} d^2(t) T_s}{2L_{CP}}. \quad (70)$$

O valor médio da corrente no terminal de acesso 2 é calculada por

$$\langle i_2(t) \rangle_{T_s} = \frac{i_{pk} \frac{N1}{N2} d_2(t)}{2}, \quad (71)$$

onde $d_2(t)$ representa a segunda etapa de operação do conversor e pode ser determinada pelo balanço de tensão em L_{CP} , dado por

$$d_2(t) = \frac{d(t) \langle v_1(t) \rangle_{T_s}}{\langle v_2(t) \rangle_{T_s} \frac{N1}{N2}}. \quad (72)$$

Portanto, utilizando (69), (71) e (72), a corrente médio do terminal de acesso 2 equivale à

$$\langle i_2(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}^2 d^2(t) T_s}{\langle v_2(t) \rangle_{T_s} 2L_{CP}}. \quad (73)$$

A corrente no terminal de acesso 1 é proporcional a tensão aplicada no terminal (70), ou seja, a entrada da rede de interruptores se comporta como uma resistência

equivalente (R_e). Já o terminal de saída da rede de interruptores se comporta como uma fonte de potência, equivalente à potência que seria consumida por R_e . Deste modo, o circuito do modelo médio do conversor é representado conforme Figura 55, sendo que o subscrito T_s é omitido nas variáveis por comodidade. O valor de R_e e da potência de saída da rede de interruptores são dados respectivamente pelas relações:

$$R_e(d) = \frac{\langle v_1(t) \rangle_{T_s}}{\langle i_1(t) \rangle_{T_s}} = \frac{2L_{CP}}{d^2(t)T_s}; \quad (74)$$

$$\langle P(t) \rangle_{T_s} = \langle v_2(t) \rangle_{T_s} \langle i_2(t) \rangle_{T_s} = \frac{\langle V_{CFP}(t) \rangle_{T_s}^2}{R_e(d)}. \quad (75)$$

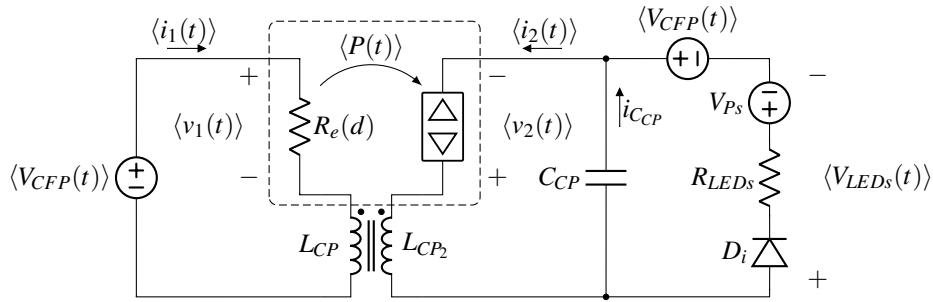


Figura 55: Modelo médio do conversor *flyback*.

O modelo médio obtido é válido para grandes sinais, entretanto apresenta características não lineares. Para obter o modelo CA de pequenos sinais é feita a linearização em torno de um ponto de operação inserindo as seguintes perturbações nos sinais de interesse:

$$\begin{aligned} \langle v_1(t) \rangle_{T_s} &= V_1 + \hat{v}_1(t); \\ \langle i_1(t) \rangle_{T_s} &= I_1 + \hat{i}_1(t); \\ \langle v_2(t) \rangle_{T_s} &= V_2 + \hat{v}_2(t); \\ \langle i_2(t) \rangle_{T_s} &= I_2 + \hat{i}_2(t); \\ d(t) &= D + \hat{d}(t). \end{aligned} \quad (76)$$

Considerando a corrente do terminal de entrada como uma função da tensão de entrada, tensão de saída e razão cíclica, conforme

$$\langle i_1(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}}{R_e(d)} = f_1(\langle v_1(t) \rangle_{T_s}, \langle v_2(t) \rangle_{T_s}, d(t)). \quad (77)$$

Utilizando a expansão em série de Taylor de (77) em torno de um ponto de

operação (V_1, V_2, D) e desconsiderando os termos de ordem superior, obtém-se

$$I_1 + \hat{i}_1(t) = f_1(V_1, V_2, D) + \hat{v}_1(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_1} \right|_{v_1=V_1} + \hat{v}_2(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_2} \right|_{v_2=V_2} + \hat{d}(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial d} \right|_{d=D}. \quad (78)$$

De (78), extrai-se o termo CC e o termo CA de pequenos sinais da porta de entrada, dados respectivamente por:

$$I_1 = f_1(V_1, V_2, D) = \frac{V_1}{R_e(d)}; \quad (79)$$

$$\hat{i}_1(t) = \hat{v}_1(t) \frac{1}{r_1} + \hat{v}_2(t) g_1 + \hat{d}(t) j_1. \quad (80)$$

onde, g_1 , $1/r_1$ e j_1 são representados respectivamente pelas relações:

$$g_1 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_2} \right|_{v_2=V_2} = 0; \quad (81)$$

$$\frac{1}{r_1} = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_1} \right|_{v_1=V_1} = \frac{1}{R_e(d)}; \quad (82)$$

$$j_1 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial d} \right|_{d=D} = \frac{V_{CFP} D T_s}{L_{CP}}. \quad (83)$$

Tomando a mesma metodologia aplicada à corrente de entrada, agora para a corrente de saída. Pode-se considerar a corrente de saída como uma função da tensão de entrada, tensão de saída e razão cíclica dada por

$$\langle i_2(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}^2}{\langle v_2(t) \rangle_{T_s} R_e(d)} = f_2(\langle v_1(t) \rangle_{T_s}, \langle v_2(t) \rangle_{T_s}, d(t)). \quad (84)$$

Utilizando a expansão em série de Taylor de (84) em torno de um ponto de

operação (V_1, V_2, D) e desconsiderando os termos de ordem superior, obtém-se

$$I_2 + \hat{i}_2(t) = f_2(V_1, V_2, D) + \hat{v}_1(t) \left. \frac{\partial f_2(V_1, V_2, D)}{\partial v_1} \right|_{v_1=V_1} + \hat{v}_2(t) \left. \frac{\partial f_2(V_1, V_2, D)}{\partial v_2} \right|_{v_2=V_2} + \hat{d}(t) \left. \frac{\partial f_2(V_1, V_2, D)}{\partial d} \right|_{d=D}. \quad (85)$$

De (85), extrai-se o termo CC e o termo CA de pequenos sinais da porta de saída, dados respectivamente por:

$$I_2 = f_2(V_1, V_2, D) = \frac{V_1^2}{V_2 R_e(d)}; \quad (86)$$

$$\hat{i}_2(t) = \hat{v}_1(t) g_2 + \hat{v}_2(t) \frac{1}{r_2} + \hat{d}(t) j_2, \quad (87)$$

onde, g_2 , $1/r_2$ e j_2 são representados respectivamente pelas relações:

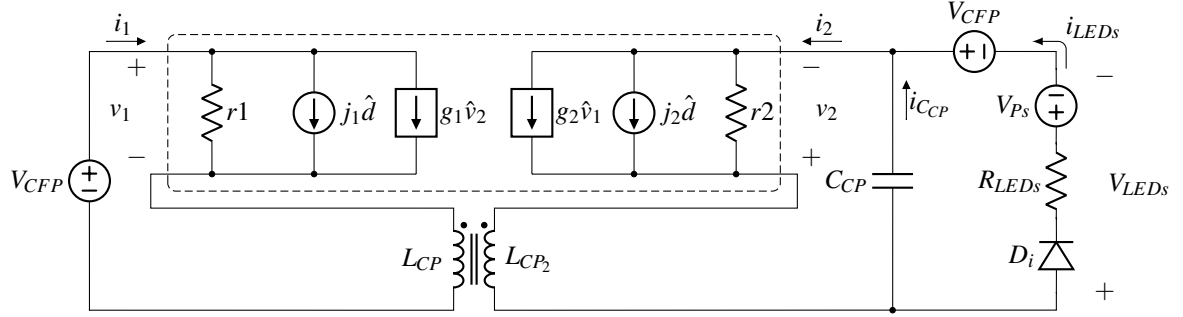
$$g_2 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_2} \right|_{v_2=V_2} = \frac{2V_{CFP}}{V_{CP} R_e(d)}; \quad (88)$$

$$\frac{1}{r_2} = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_1} \right|_{v_1=V_1} = -\frac{V_{CFP}^2}{V_{CP}^2 R_e(d)}; \quad (89)$$

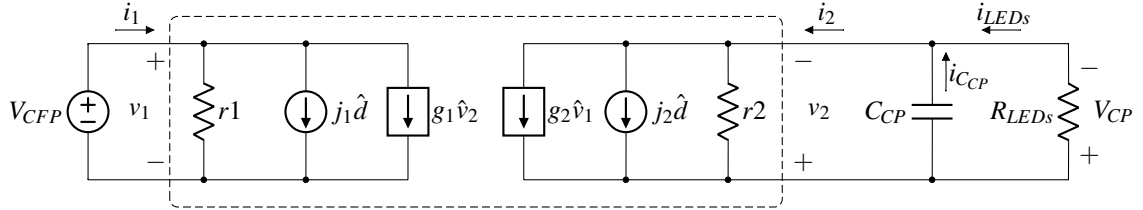
$$j_2 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial d} \right|_{d=D} = \frac{V_{CFP}^2 D T_s}{V_{CP} L_{CP}}. \quad (90)$$

A partir das equações obtidas pode-se obter um circuito equivalente de pequenos sinais do conversor *flyback*, o que torna possível a aplicação de técnicas de análise de circuitos para determinar as funções de transferência do sistema. A Figura 56 apresenta o modelo de pequenos sinais do conversor *flyback*.

O circuito do modelo de pequenos sinais do conversor *flyback* possui dois elementos reativos (indutor acoplado e capacitor de saída), e as funções de transferência obtidas a partir desse circuito possuem dois polos. Porém, o conversor *flyback* utilizado opera em MCD, o que faz com que a dinâmica relacionada ao indutor esteja em elevada frequência, próximo da frequência de chaveamento. Dessa forma, a dinâmica do indutor acoplado pode ser desprezada e as funções de transferência do modelo simplificado de pequenos sinais possuem ordem 1. Outra simplificação, para obtenção das funções de


Figura 56: Modelo de pequenos sinais do conversor flyback.

transferência, é que as tensões V_{Ps} e V_{CFP} na saída do conversor são fixas, portanto, não sofrem influência da perturbação. Dessa forma, tais fontes também podem ser desprezadas, obtendo-se assim um novo circuito simplificado para o modelo de pequenos sinais do conversor flyback, apresentado na Figura 57.


Figura 57: Modelo simplificado de pequenos sinais do conversor flyback.

Para encontrar a função de transferência que relacione o comportamento da corrente de saída com a variação da razão cíclica, pode-se observar na Figura 57 que a perturbação na corrente de saída do conversor é igual à soma da perturbação na corrente do capacitor de saída com a perturbação na corrente dos LEDs, ou seja

$$\hat{i}_2(t) = \hat{i}_{C_{CP}}(t) + \hat{i}_{LEDs}(t). \quad (91)$$

Expandindo (91), obtém-se

$$\hat{v}_1(t)g_2 + \hat{v}_2(t)\frac{1}{r_2} + \hat{d}(t)j_2 = C_{CP}\frac{d\hat{v}_2(t)}{dt} + \frac{\hat{v}_2(s)}{R_{LEDs}}. \quad (92)$$

Aplicando a transformada de Laplace em (92) e considerando que não exista perturbação na tensão de saída do estágio CFP, obtém-se

$$\hat{v}_2(s)\frac{1}{r_2} + \hat{d}(s)j_2 = sC_{CP}\hat{v}_2(s) + \frac{\hat{v}_2(s)}{R_{LEDs}}. \quad (93)$$

Portanto, isolando em (93) a relação entre as variáveis de interesse, obtém-se a função de transferência que relaciona a variação da tensão de saída do conversor pela

razão cíclica, dada por

$$G_{v_{CP}d_{CP}}(s) = \frac{\hat{v}_2(s)}{\hat{d}(s)} = \frac{\frac{V_{CFP}^2 D1_{CP}^2 T_s}{V_{CP} L_{CP} C_{CP}}}{s + \left(\frac{1}{R_{LEDs} C_{CP}} + \frac{V_{CFP}^2 D1_{CP}^2 T_s}{2 L_{CP} V_{CP}^2 C_{CP}} \right)}, \quad (94)$$

sendo que as tensões já são substituídas para os valores utilizados no circuito, bem como a variável de razão cíclica, que no conversor *flyback* é determinada por $D1_{CP}$.

Uma vez que a intenção seja controlar a corrente nos LEDs, para determinar a função de transferência que relaciona a variação da corrente pela variação na razão cíclica, divide-se R_{LEDs} em (94), ou seja

$$G_{i_{LEDs}d_{CP}}(s) = \frac{\hat{i}_{LEDs}(s)}{\hat{d}(s)} = \frac{\frac{V_{CFP}^2 D1_{CP}^2 T_s}{V_{CP} L_{CP} C_{CP} R_{LEDs}}}{s + \left(\frac{1}{R_{LEDs} C_{CP}} + \frac{V_{CFP}^2 D1_{CP}^2 T_s}{2 L_{CP} V_{CP}^2 C_{CP}} \right)}. \quad (95)$$

Para validar a função de transferência obtida em (83) é realizada a simulação do conversor *flyback* da Figura 53, modelado neste apêndice, juntamente com a função de transferência $G_{i_{LEDs}d_{CP}}(s)$. O circuito simulado no *software* PSIM é apresentado na Figura 58.

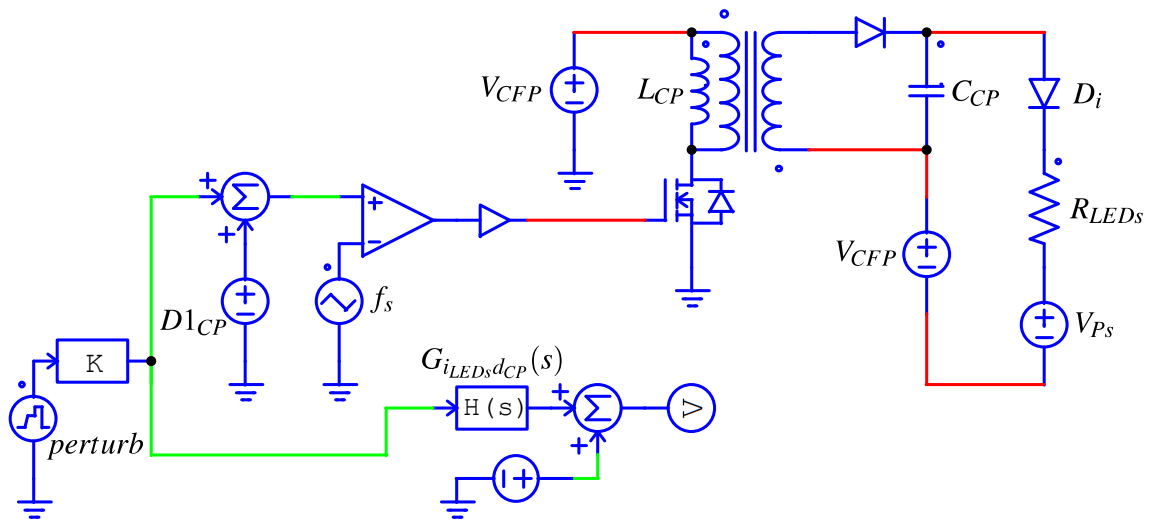


Figura 58: Circuito simulado do conversor *flyback* e função de transferência.

A fonte *perturb* insere perturbações de mais ou menos 10% na razão cíclica a cada 3 ms de tempo de simulação e os resultados obtidos estão apresentados na Figura 59.

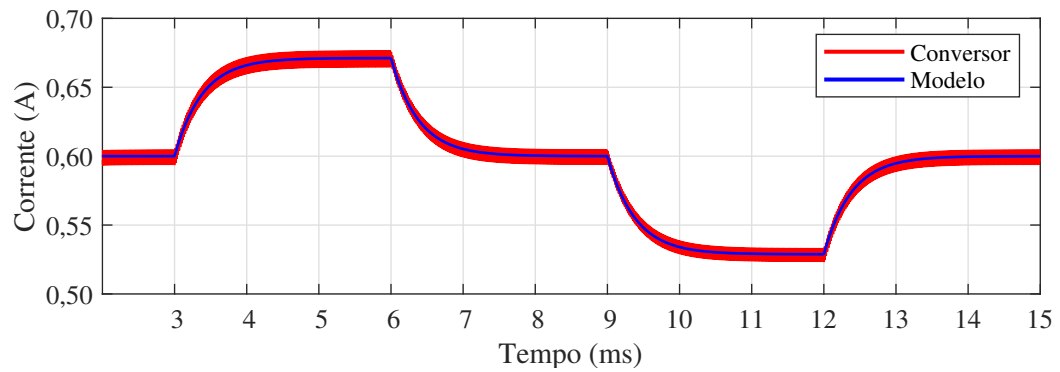


Figura 59: Resultado de simulação do conversor *flyback* em comparação com o modelo.

Nota-se que a corrente obtida com o modelo acompanha o comportamento médio da corrente do conversor, comprovando que a função de transferência obtida está de acordo com o comportamento do circuito.

APÊNDICE D - MODELAGEM DO CONVERSOR SEPIC

Neste apêndice apresenta-se a modelagem do conversor SEPIC utilizado no estágio CFP do *driver* proposto. Apesar de na saída do conversor estarem conectados os LEDs e também o conversor do estágio CP, esses não serão utilizados como carga no desenvolvimento da modelagem. Deferentemente da modelagem do conversor flyback (Apêndice C), em que o objetivo era modela matematicamente a interação do conversor com a carga, para o conversor SEPIC, embora também esteja conectado à carga, tal conversor não tem como função controlar a corrente de carga, e sim controlar a tensão de saída do estágio CFP. Portanto, para a modelagem do conversor SEPIC é utilizado um resistor de carga equivalente, conforme apresentado na Figura 60.

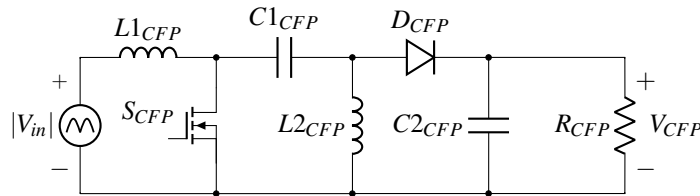


Figura 60: Conversor SEPIC.

Pela modelagem do modelo médio do interruptor, descrita em Erickson e Maksimović (2001), primeiramente deve-se identificar a rede de interruptores do conversor, destacada na Figura 54. A rede de interruptores é composta pelo terminal de acesso 1 que relaciona $i_1(t)$ e $v_1(t)$, e pelo terminal de acesso 2 que relaciona $i_2(t)$ e $v_2(t)$.

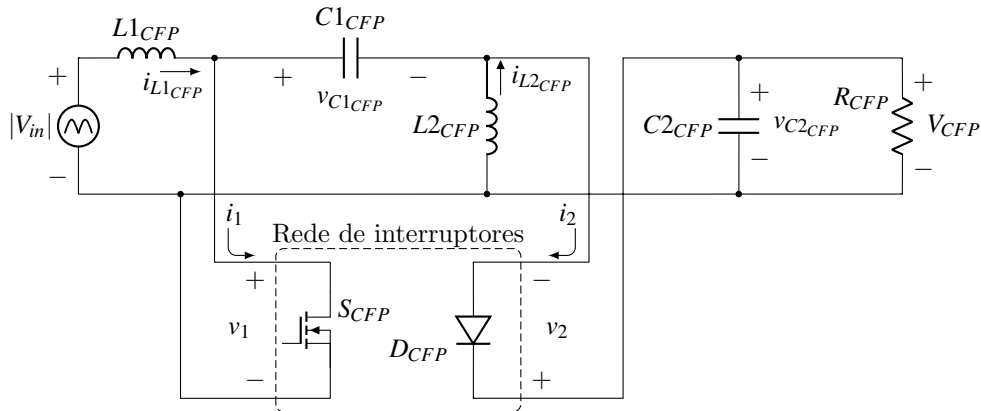


Figura 61: Rede de interruptores do conversor SEPIC.

Contudo, a rede de interruptores identificada para o conversor SEPIC é idêntica à rede de interruptores utilizada na modelagem do conversor *flyback*. Logo, o a rede de interruptores terá o mesmo modelo médio, conforme ilustrada na Figura 62.

O que difere são os níveis de tensões aplicados aos terminas de acesso e os componentes do conversor, por conta disso, o valor de R_e e da potência de saída da rede

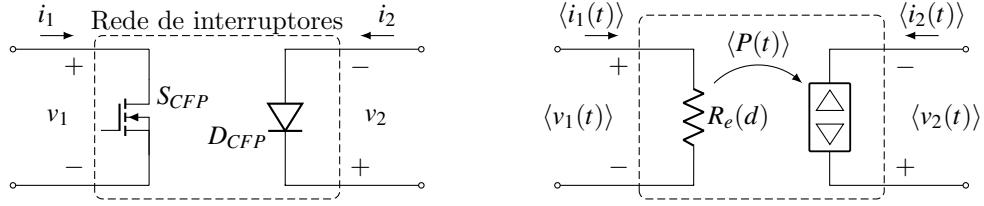


Figura 62: Transformação da rede de interruptores em correspondente modelo médio .

de interruptores para a modelagem do conversor SEPIC são dados respectivamente por:

$$R_e(d) = \frac{\langle v_1(t) \rangle_{T_s}}{\langle i_1(t) \rangle_{T_s}} = \frac{2L_{eq}}{d^2(t)T_s}; \quad (96)$$

$$\langle P(t) \rangle_{T_s} = \langle v_2(t) \rangle_{T_s} \langle i_2(t) \rangle_{T_s} = \frac{\langle V_{in}(t) \rangle_{T_s}^2}{R_e(d)}. \quad (97)$$

Portanto, utilizando a transformação da rede de interruptores, o modelo médio do conversor SEPIC é obtido conforme Figura 63, sendo que o subscrito T_s é omitido nas variáveis do circuito.

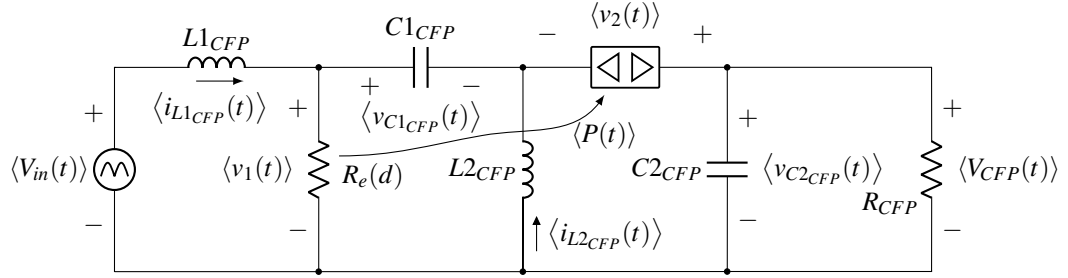


Figura 63: Modelo médio do conversor SEPIC.

O próximo passo da modelagem consiste da etapa de perturbação e linearização para obtenção do modelo CA de pequenos sinais. Contudo, este processo se trata do mesmo que foi utilizado no Apêndice C, sendo as únicas alterações nos níveis das tensões aplicadas aos terminais de acesso e os componentes do conversor. Deste modo, os termos do modelo de pequenos sinais do conversor SEPIC para a porta de entrada são:

$$g_1 = 0; \quad (98)$$

$$\frac{1}{r_1} = \frac{1}{R_e(d)}; \quad (99)$$

$$j_1 = \frac{V_{in}DT_s}{L_{eq}}. \quad (100)$$

Para a porta de saída os termos do modelo de pequenos sinais são:

$$g_2 = \frac{2V_{in}}{V_{CFP}R_e(d)}; \quad (101)$$

$$\frac{1}{r_2} = -\frac{V_{in}^2}{V_{CFP}^2R_e(d)}; \quad (102)$$

$$j_2 = \frac{V_{in}^2DTs}{V_{CFP}L_{eq}}. \quad (103)$$

O circuito equivalente de pequenos sinais do conversor SEPIC é apresentado na Figura 64, tal circuito apresenta quatro elementos dinâmicos (dois indutores e dois capacitores). Contudo, assim como no conversor *flyback*, o conversor SEPIC opera em DCM, por conta disso, as dinâmicas dos indutores também são desconsideradas. Desta forma, o modelo de pequenos sinais pode ser simplificado como apresentado na Figura 65.

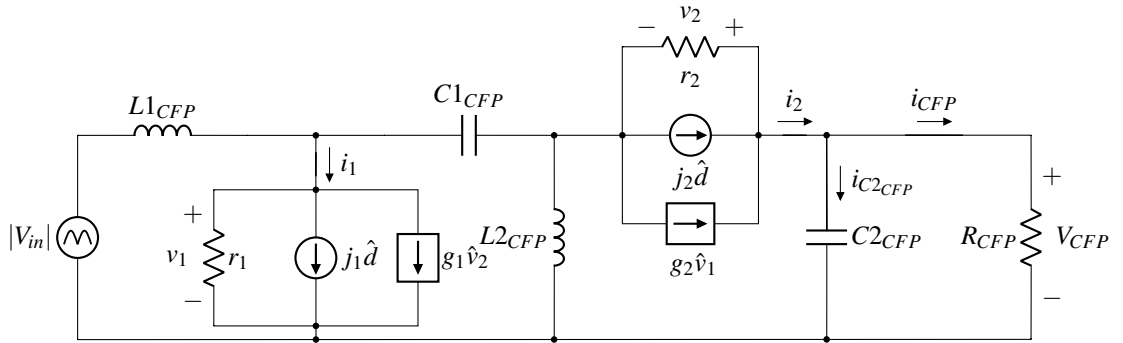


Figura 64: Modelo de pequenos sinais do conversor SEPIC.

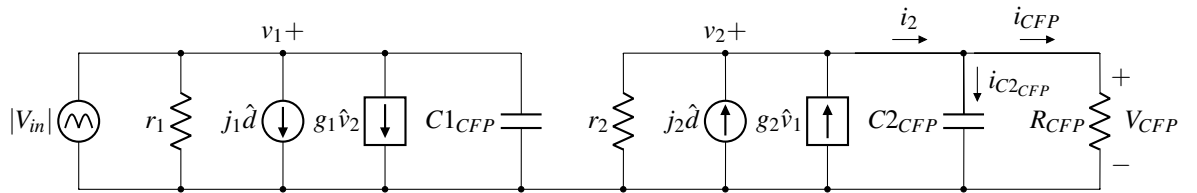


Figura 65: Modelo de pequenos sinais simplificado do conversor SEPIC.

Para determinar a função de transferência que relaciona a variação da tensão de saída com a variação da razão cíclica, pode-se observar na Figura 65 que a perturbação na corrente i_2 é igual à soma da perturbação na corrente do capacitor de saída com a perturbação na corrente no resistor de carga, ou seja

$$\hat{i}_2(t) = \hat{i}_{C2_{CFP}}(t) + \hat{i}_{CFP}(t). \quad (104)$$

Expandindo (104), obtém-se

$$\hat{v}_1(t)g_2 + \hat{v}_2(t)\frac{1}{r_2} + \hat{d}(t)j_2 = C2_{CFP}\frac{d\hat{v}_2(t)}{dt} + \frac{\hat{v}_2(s)}{R_{CFP}}. \quad (105)$$

Considerando que não exista perturbação na tensão de entrada, deste modo as dinâmicas do capacitor $C1_{CFP}$ também são desconsideradas e aplicando a transformada de Laplace em (105), obtém-se

$$\hat{v}_2(s)\frac{1}{r_2} + \hat{d}(s)j_2 = sC2_{CFP}\hat{v}_2(s) + \frac{\hat{v}_2(s)}{R_{CFP}}. \quad (106)$$

Portanto, isolando em (106) a relação entre as variáveis de interesse, obtém-se a função de transferência que relaciona a variação da tensão de saída do conversor pela variação da razão cíclica, dada por

$$G_{V_{CFP}d_{CFP}}(s) = \frac{\hat{v}_2(s)}{\hat{d}(s)} = \frac{2V_{CFP}}{s + \frac{R_{CFP} D1_{CFP} C2_{CFP}}{2}}. \quad (107)$$

sendo que as tensões já são substituídas para os valores utilizado no circuito, bem como a variável de razão cíclica que no conversor SEPIC é determinada por $D1_{CFP}$.

Para validar a função de transferência obtida, foi realizada a simulação do circuito apresentado na Figura 66, em que é feita a comparação de resultados da tensão

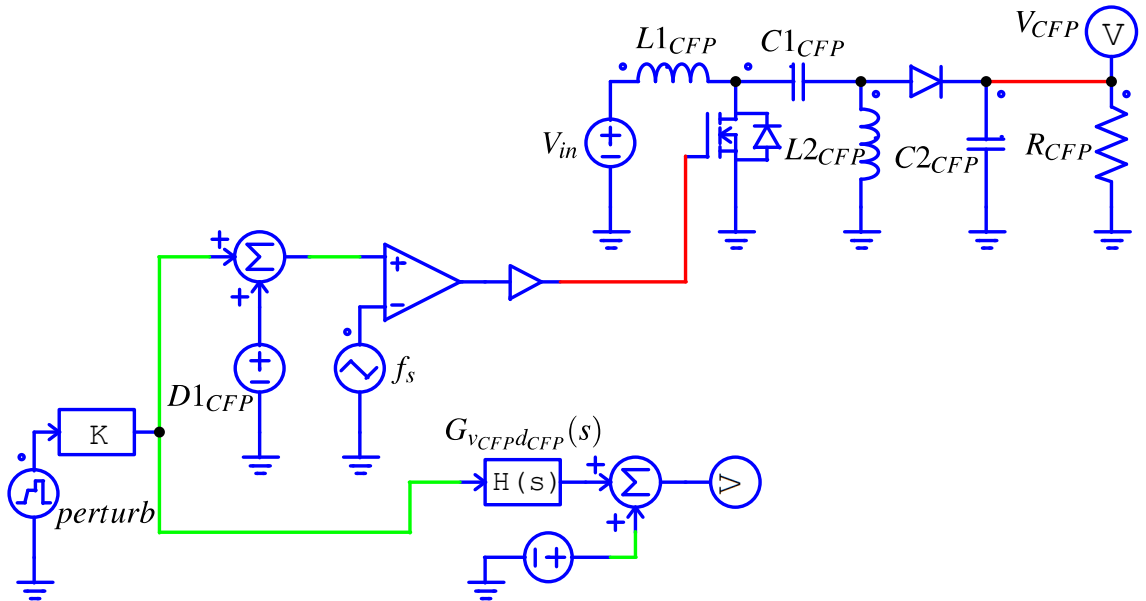


Figura 66: Circuito simulado do conversor SEPIC e função de transferência.

de saída do conversor com a função de transferência para perturbações na razão cíclica. Após o conversor entrar em regime, a fonte *perturb* insere perturbações de mais ou menos 10% na razão cíclica a cada 100 ms de tempo de simulação e os resultados obtidos estão apresentados na Figura 67.

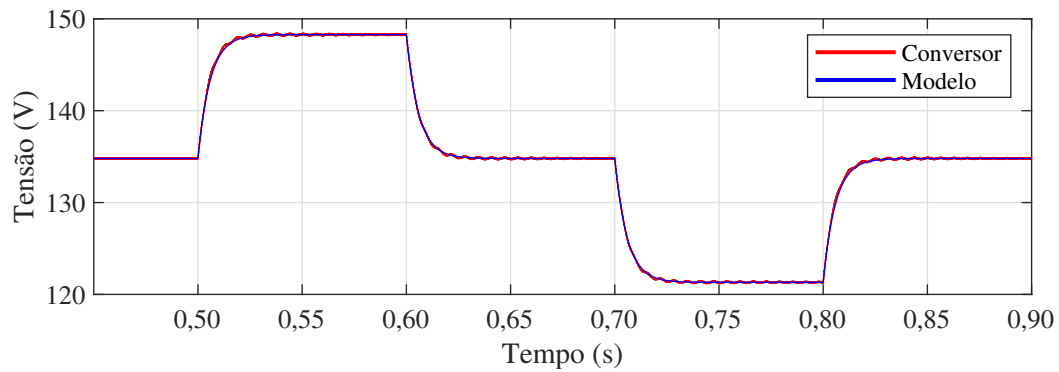


Figura 67: Resultado de simulação do conversor SEPIC em comparação com o modelo.

Nota-se que, apesar de ser obtida uma função de transferência de primeira ordem, a tensão obtida com o modelo acompanha o comportamento médio da tensão de saída do conversor durante os transitórios, comprovando que a função de transferência obtida está de acordo com o comportamento do circuito.