

**UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ
DEPARTAMENTO ACADÊMICO DE ENGENHARIA ELETRÔNICA
CURSO DE BACHARELADO EM ENGENHARIA ELETRÔNICA**

JOÃO VITOR GALDINO SOUTO ALVARES

**CONTROLADOR DE TENSÃO DE POLARIZAÇÃO PARA
MODULADORES ELETRO-ÓPTICOS**

TRABALHO DE CONCLUSÃO DE CURSO

CURITIBA

2018

JOÃO VITOR GALDINO SOUTO ALVARES

**CONTROLADOR DE TENSÃO DE POLARIZAÇÃO PARA
MODULADORES ELETRO-ÓPTICOS**

Trabalho de Conclusão de Curso apresentado como requisito parcial a obtenção do título de Bacharel em Engenharia Eletrônica, do Departamento de Engenharia Eletrônica, da Universidade Tecnológica Federal do Paraná.

Orientador: Prof. Dr. Paulo de Tarso Neves Júnior

Coorientador: Prof. Dr. Alexandre de Almeida Prado Pohl

CURITIBA

2018

JOÃO VITOR GALDINO SOUTO ALVARES

CONTROLADOR DE TENSÃO DE POLARIZAÇÃO PARA MODULADORES ELETRO-ÓPTICOS.

Este Trabalho de Conclusão de Curso de Graduação foi apresentado como requisito parcial para obtenção do título de Engenheiro Eletrônico, do curso de Engenharia Eletrônica do Departamento Acadêmico de Eletrônica (DAELN) outorgado pela Universidade Tecnológica Federal do Paraná (UTFPR). O aluno foi arguido pela Banca Examinadora composta pelos professores abaixo assinados. Após deliberação, a Banca Examinadora considerou o trabalho aprovado.

Curitiba, 21 de fevereiro de 2018.

Prof. Dr. Robinson Vida Noronha
Coordenador de Curso
Engenharia Eletrônica

Prof^a. Dr^a. Carmen Caroline Rasera
Responsável pelos Trabalhos de Conclusão de Curso
de Engenharia Eletrônica do DAELN

BANCA EXAMINADORA

Prof. Dr. Paulo de Tarso de Neves Júnior
Universidade Tecnológica Federal do Paraná
Orientador

Prof^a. Dr^a. Carmen Caroline Rasera
Universidade Tecnológica Federal do Paraná

Prof. Dr. Alexandre de Almeida Prado Pohl
Universidade Tecnológica Federal do Paraná
Coorientador

Prof. Me. Luiz Fernando Copetti
Universidade Tecnológica Federal do Paraná

Dedico esse trabalho a todos aqueles que, junto a mim, sentem-se orgulhosos e felizes por minhas conquistas.

AGRADECIMENTOS

Agradeço ao meus pais Pedro Henrique Souto Alvares e Maria Lúcia Galdino Souto Alvares que sempre me incentivaram e demonstraram total apoio comigo e meus estudos.

Aos meus irmãos Pedro Henrique Galdino Souto Alvares e Luma Maria Galdino Souto Alvares que sempre estiveram ao meu lado para qualquer situação.

Aos meus irmãos Pedro Henrique Galdino Souto Alvares e Luma Maria Galdino Souto Alvares que sempre estiveram ao meu lado para tudo.

Ao meu cunhado Luís Henrique Lolis Assumpção por todo carinho e suporte.

A minha namorada Danielli Gomes W. de Souza pela sua cumplicidade, compreensão e seu incessante incentivo com meus estudos.

Ao meu Co-Orientador Dr. Alexandre Pohl pelo suporte e elaboração deste trabalho.

Agradeço aos meus professores por transmitirem seus conhecimentos, permitindo que chegasse até aqui, e em especial ao professor orientador Dr. Paulo de Tarso Neves Junior por ter me auxiliado durante todo o trabalho.

Agradeço a Universidade Tecnológica Federal do Paraná, dos campi de Campo Mourão e Curitiba, por me fornecerem excelentes condições de estudos.

A todos muito obrigado!

RESUMO

ALVARES, J. V. G. S. **Controlador de Tensão de Polarização para Moduladores Eletro-ópticos**. 2018. 66 f. Trabalho de Conclusão de Curso (Bacharelado em Engenharia Eletrônica) – Universidade Tecnológica Federal do Paraná. Curitiba, 2018.

Este trabalho relata o processo de implementação de um controlador de tensão de polarização para moduladores eletro-ópticos. O controle é feito através de uma fonte de tensão DC, que é responsável por alimentar o modulador. O sinal de feedback do sistema de controle é dado por um fotodiodo presente no modulador. No tratamento do sinal são aplicados filtros passa-faixas, para verificar a frequência, e através de suas distorções harmônicas, analisar o quanto do sinal de polarização está distorcendo. As conferências das harmônicas, são feitas com cálculos da transformada de Fourier, ou transformada rápida de Fourier (FFT). A interface homem-máquina do sistema é capaz de observar os valores das relações harmônicas, valores de frequência e selecionar o controle automático para encontrar o ponto de menor distorção e o controle manual. O código foi desenvolvido no *software* Atmega Studio 6.2. Como resultado, conseguiu-se controlar de forma automática e manual a tensão de polarização configurada.

Palavras-chave: Moduladores MZM. Fotodiodo. Sistema de controle digital. FFT.

ABSTRACT

ALVARES, J.V.G.S. Polarization Voltage Controller for Electro-optical Modulators. 2018. 66 f. Trabalho de Conclusão de Curso (Bacharelado em Engenharia Eletrônica) – Federal University of Technology – Paraná. Curitiba.2018.

This work reports the implementation process of a polarization voltage controller for electro-optical modulators. The control is done through a DC voltage source, which is responsible for powering the modulator. The feedback signal from the control system is given by a photodiode present integrated in the modulator. As harmonics conferences, they are made with Fourier Transform calculations, or Fast Transform Fourier (FFT). A man-machine interface of the system is able to observe the values of harmonic relations, frequency values and select the automatic control to find the point of least distortion and the control manual. The code was developed without Atmega Studio 6.2 software. As a result, the configured bias voltage was automatically and manually controlled.

Keywords: Modulators MZM. Photodiode. Digital control system. FFT.

LISTA DE FIGURAS

Figura 1 - Configuração do MZM.....	15
Figura 2 - Relação entre a tensão de polarização normalizada com a corrente fornecida pelo fotodiodo (linhas pontilhadas) e a potência de saída (linhas cheias).	15
Figura 3 - Relação entre a tensão de polarização normalizada e a THD tendo a amplitude do sinal RF modulante V_{AC} como parâmetro.....	16
Figura 4 - Diagrama de blocos do sistema proposto	17
Figura 5 - O diagrama esquemático de um sensor MZM baseado em guia de onda óptico.....	20
Figura 6 - Modulador eletro-óptico LN81S-FC.....	20
Figura 7 - Fonte óptica Santec TLS-510	21
Figura 8 - Fibra Óptica FC-PC e SC-APC	21
Figura 9 - Gerador de RF R&S@ SGS100A SGMA RF Source.....	22
Figura 10 - Analisador de espectro óptico (OSA) Keysight 86142B	22
Figura 11 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada.	23
Figura 12 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada e filtro RC.	24
Figura 13 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada com filtro RC e amplificador inversor.....	25
Figura 14 - Representação do bloco (01) da Figura 4.....	26
Figura 15 - Circuito Multiple Feedback (Single ended).....	26
Figura 16 - Ganho e fase filtro de 1KHz.....	27
Figura 17 - Resposta em frequência do filtro de 1KHz.....	27
Figura 18 - Ganho e fase do filtro de 2KHz	28
Figura 19 - Resposta em frequência do filtro de 2KHz.....	28
Figura 20 - Circuito Sample&Hold	29
Figura 21 - Comparação do sinal original e amostrado.....	29
Figura 22 - Representação do bloco (02) da Figura 4.....	31
Figura 23 - Microcontrolador ATMEGA328P	31
Figura 24 - Display LCD 16x2	32
Figura 25 - Estrutura buffer circular.....	33
Figura 26 - Diagrama de blocos da DFT de 8 pontos.....	35

Figura 27 - Relação entre a amplitude dos valores e as amostras recolhidas (Esquerda). Resposta em frequência com a aplicação da janela de Hamming (Direita).	39
Figura 28 - Bits de transmissão serial	41
Figura 29 - Diagrama de bloco interno do MCP4725	43
Figura 30 - Ligações dos pinos	43
Figura 31 – Circuito da malha de amplificadores com a configuração inversora a esquerda da imagem, e a direita da imagem tem-se a configuração somadora	45
Figura 32 - Diagrama de blocos de circuitos osciladores	47
Figura 33 - Circuito oscilador de Ponte Wien	48
Figura 34 - Polos em cima do eixo imaginário do plano s com oscilação constante.	48
Figura 35 - Polos deslocados a direita do eixo imaginário do plano s com oscilação de saturação.....	49
Figura 36 - Circuito oscilador ponte Wien estável	50
Figura 37 – Circuito gerador de senoide com baixa frequência e amplitude.....	50
Figura 38 - Circuito Bias Tee.....	51
Figura 39 - Protótipo desenvolvido.....	53
Figura 40 - FFT 1KHz.....	54
Figura 41 - FFT 2KHz.....	54
Figura 42 - Espectro sem janelamento Hamming	55
Figura 43 - Espectro com janelamento de Hamming	55
Figura 44 – Senoide gerada pelo oscilador de Ponte Wien	56
Figura 45 - Relação entre a potência óptica aplicada pela fonte óptica com a corrente gerada pelo fotodiodo antes do TIA	56
Figura 46 - Relação entre o V_{bias} na entrada do MZM com a foto corrente na saída do MZM	57
Figura 47 - Tensão Manual sem Correção de erros na faixa de 10mV - 40mV	58
Figura 48 - Tensão Manual com Correção de erros na faixa de 5mV - 20mV	58
Figura 49 - Tensão automática converge para o ponto de quadratura.....	59

LISTA DE QUADROS

Quadro 1 – Tempo de conversão ADC.....	30
Quadro 2 – Tabela do fator de divisão.....	30
Quadro 3 – Memória família ATMEGA.....	37

LISTA DE ACRÔNIMOS E SÍMBOLOS

LISTA DE ACRÔNIMOS

<i>I²C</i>	<i>Inter-Integrated Circuit</i>
AC	Corrente Alternada
ADC	Conversor Analógico-Digital
AVR	<i>Alf and Vegard's RISC</i>
BT	<i>Bias Tee</i>
CW	<i>Continuos Wave</i>
DAC	Conversor Digital-Analógico
DC	Corrente Direta
DFT	Transformada Discreta de Fourier
EEPROM	<i>Electrically-Erasable Programmable Read-Only Memory</i>
FFT	Transformada Rápida de Fourier
FIFO	<i>First-in First-out</i>
IHM	Interface Homem-Máquina
LASER	Amplificação de Luz por Emissão Estimulada de Radiação
LCD	<i>Liquid Crystal Display</i>
LED	Diodo Emissor de Luz
MZM	Modulador Mach-Zehnder
OSA	Analisador de Espectro Óptico
PW	Ponte Wien
PWM	Modulação por Largura de Pulso
RC	Resistor-Capacitor
RF	Rádio Frequência
SCL	Serial Clock
SDA	Serial Data

SNR	Relação Sinal Ruído
SPI	<i>Serial Peripheral Interface</i>
SRAM	Memória Estática de Acesso Aleatório
THD	<i>Total Harmonic Distortion</i>
TIA	Amplificador de Transimpedância
USART	Transmissor/Receptor Universal Síncrono e Assíncrono

LISTA DE SÍMBOLOS

A_{ma}	Ganho de Malha Aberta
C_R	Capacitância de Realimentação
C_{filtro}	Capacitância do Filtro
I_{PD}	Corrente do Fotodiodo
R_R	Resistência de Realimentação
R_f	Resistência de Feedback
R_{filtro}	Resistência do Filtro
V_{DC}	Tensão Contínua
V_O	Tensão de Saída do Filtro
V_S	Tensão de Saída do TIA
V_{bias}	Tensão de Polarização
V_i	Tensão de Entrada do Filtro
V_{imag}	Vetor Imaginário
V_{in}	Tensão de Entrada
$V_{máx}$	Tensão Máxima
$V_{mín}$	Tensão Mínima
V_{out}	Tensão de Saída
V_{real}	Vetor Real
X_C	Reatância do Capacitor
X_L	Reatância do Indutor
Z_L	Impedância de Carga
Z_R	Impedância de Realimentação
f_{-3dB}	Frequência de Corte
ω_0	Frequência Central
+Quad	Ponto de Quadratura Positivo
$\Delta\varphi$	Diferença de Fase
A	Ganho do Filtro
Mag_{1KHz}	Magnitude de 1KHz
Mag_{2KHz}	Magnitude de 2KHz

N	Número de Amostras Recolhidas
$-Quad$	Ponto de Quadratura Negativo
S	Domínio da Frequência
$SRAM_{m\acute{a}x}$	SRAM máxima
VAR_{double}	Variável double em <i>bits</i>
$W[n]$	Função de Janela
$Write_{data}$	Constante de Multiplicação
<i>baud rate</i>	Taxa de Transmissão
jb	Parte Imaginária função complexa
n	Número de Amostras
α	Parte Real função complexa
ω	Frequência angular

SUMÁRIO

1	INTRODUÇÃO	15
1.1	MOTIVAÇÃO	17
1.2	OBJETIVO	17
1.3	ESTRUTURA DO TRABALHO	18
2	METODOLOGIA	18
2.1	MONTAGEM ÓPTICA	19
2.1.1	MODULADOR ELETRO-ÓPTICO	19
2.1.2	FUNTE ÓPTICA	21
2.1.3	FIBRA ÓPTICA	21
2.1.4	GERADOR DE SINAIS RF	21
2.1.5	ANALISADOR DE ESPECTRO ÓPTICO (OSA)	22
2.2	AMPLIFICADOR DE TRANSIMPEDÂNCIA	22
2.3	FILTROS	25
2.4	ADC	28
2.5	MICROCONTROLADOR	30
2.6	IHM	32
2.7	FIRMWARE	32
2.7.1	CONFIGURAÇÃO	32
2.7.2	BUFFER CIRCULAR	33
2.7.3	TRANSFORMADA RÁPIDA DE FOURIER (FFT)	34
2.7.3	JANELAMENTO	38
2.7.5	CONTROLE	41
2.8	DAC	42
2.9	MALHA DE AMPLIFICADORES	45
2.10	PONTE WIEN	46
2.11	BIAS TEE	50
3	RESULTADOS	53
3.1	CONTROLE MANUAL	57
3.2	CONTROLE AUTOMÁTICO	59
4	CONCLUSÃO	60
	REFERÊNCIAS	61
	ANEXO A – ESPECIFICAÇÕES LN81S-FC	64

1 INTRODUÇÃO

Em sistemas de comunicações ópticas, pode haver a necessidade do uso de moduladores para fazer a modulação de fontes luminosas.

Os moduladores eletro-ópticos são componentes fundamentais em tais sistemas. Desenvolvidos com um pequeno tamanho e peso, apresentam uma largura de banda elevada, um baixo consumo de potência e compatibilidade com sistemas de fibra óptica. São essas características que tornam os moduladores atrativos para sistemas ópticos (KITANO, 1999).

Para a implementação destes sistemas, existe a necessidade de empregar dispositivos para modular a luz, que fazem a manipulação dos feixes de luz, podendo ser classificados em moduladores de amplitude, fase e polarização (CHEN, 2016).

O modulador eletro-óptico Mach-Zehnder (MZM) de intensidade é um tipo bastante utilizado por apresentar características de baixas tensões de polarização, larguras de banda extensas e suportar taxas de transmissão na ordem de centenas de gigabytes por segundo (Gbps) (FU, 2013). O MZM básico apresenta uma entrada óptica, uma saída óptica, uma entrada para a polarização de tensão contínua (V_{DC}), V_{bias} e uma entrada para o sinal elétrico modulante (RF). O MZM são desenvolvidos com um fotodiodo (PD) que fornece uma corrente (I_{PD}) proporcional à potência de saída. A Figura 1 mostra o MZM com os componentes indicados (YUAN, 2015).

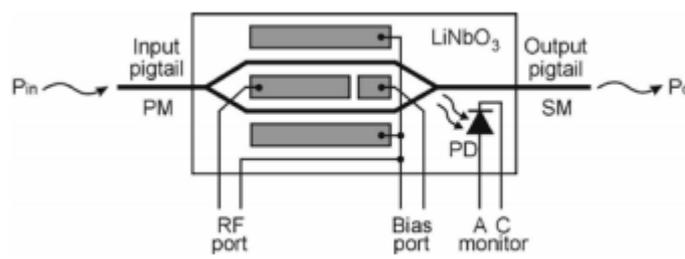


Figura 1 - Configuração do MZM (SVARNY, 2014).

Neste dispositivo a relação entre a potência de saída e a tensão de polarização é uma função de transferência senoidal, onde, a forma de onda na saída óptica modulada

pelo sinal DC é selecionado ao ponto de polarização da função senoidal, desta forma, dependendo da amplitude do sinal RF e da região da curva senoidal da polarização, a potência óptica de saída pode ser relacionada linearmente com a entrada RF. Com o uso de um MZM tem-se que o deslocamento da função senoidal, que mesmo com o uso de uma fonte de polarização estável, pode causar distorções na potência óptica de saída e erros na comunicação óptica, devido aos efeitos piroelétrico, fotorrefrativo e fotocondutivo, alterando de maneira significativa o desempenho do sistema. (SVARNY, 2014).

Para manter o sistema o mais linear possível tem-se os pontos ideais de polarização, que são os de quadratura (+Quad e – Quad), e com a alteração destes pontos poderão provocar não linearidades no sistema. A Figura 2 mostra as relações.

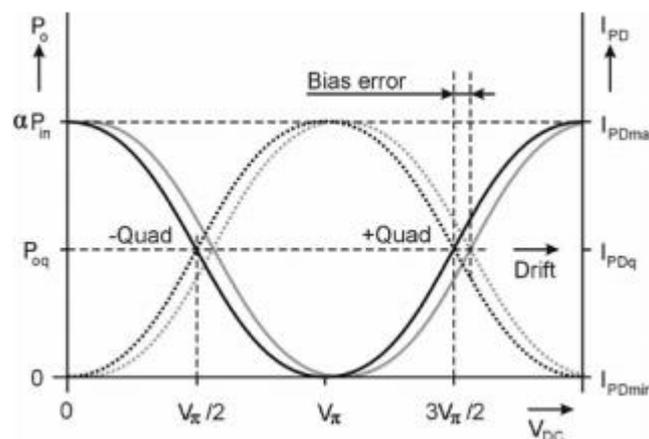


Figura 2 - Relação entre a tensão de polarização normalizada com a corrente fornecida pelo fotodiodo (linhas pontilhadas) e a potência de saída (linhas cheias) (SVARNY, 2014).

As características da Distorção Harmônica Total (THD – *Total Harmonic Distortion*) são propostas para serem utilizadas, onde, dependendo do ponto de polarização e da amplitude do sinal RF modulante seja possível manter a estabilidade.

Definindo a THD como a razão entre o somatório de todas as harmônicas da potência de saída a partir da segunda harmônica ($P_{0n}, n > 2$) e a componente fundamental P_{01} (NEVER JR, 2017) pode ser dada por:

(1)

$$THD = \frac{\sum_{n=2}^{\infty} P_{on}}{P_{o1}} = \frac{\sum_{n=1}^{\infty} \left| J_{2n+1} \left(\frac{V_{AC}}{V_{\pi}} \pi \right) \right|}{\left| J_1 \left(\frac{V_{AC}}{V_{\pi}} \pi \right) \right|} + \left| \cot \left(\frac{V_{DC}}{V_{\pi}} \pi \right) \right| \frac{\sum_{n=1}^{\infty} \left| J_{2n} \left(\frac{V_{AC}}{V_{\pi}} \pi \right) \right|}{\left| J_1 \left(\frac{V_{AC}}{V_{\pi}} \pi \right) \right|}$$

Sendo J_n a função de Bessel de ordem n , V_{AC} a amplitude do sinal RF modulante e V_{π} a tensão de meia onda (representada na Figura 2) (NEVES JR, 2017).

A curva característica da THD em função da tensão de polarização (V_{DC}) normalizada, assumindo $V_p = 5V$, para valores de V_{AC} variando no intervalo de $400mV$ a $3,2V$ (com passo de $400mV$) (NEVES JR, 2017) está representado na Figura 3.

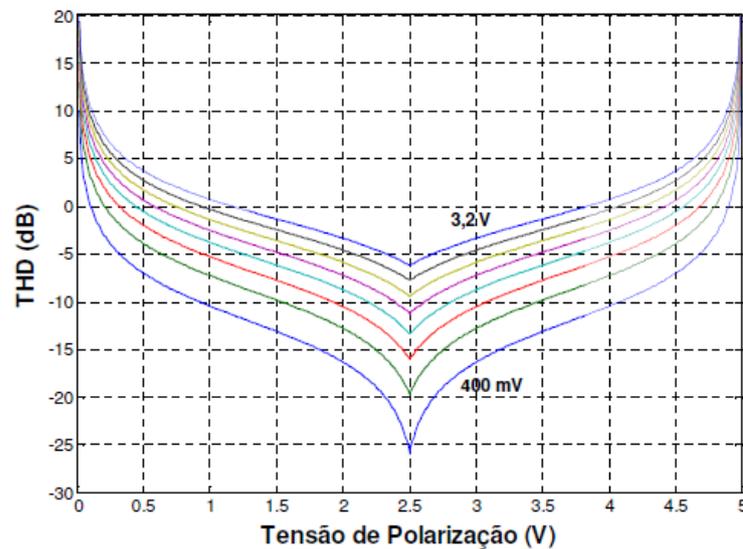


Figura 3 - Relação entre a tensão de polarização normalizada e a THD tendo a amplitude do sinal RF modulante V_{AC} como parâmetro (NEVES JR, 2017).

No ponto de menor distorção é o ponto de quadratura $V_{\pi}/2$, onde as componentes harmônicas atingem os valores mínimos. Com isso, o monitoramento de algumas de algumas harmônicas é possível determinar em qual região da função de transferência se encontra o ponto de polarização e assumir como ponto de referência (NEVES JR, 2017).

1.1 MOTIVAÇÃO

Com o surgimento de aplicações que requerem cada vez mais um controle de moduladores eletro-ópticos, surgiu a necessidade de desenvolver um controlador de polarização com o custo reduzido para corrigir os efeitos de distorções causados pela não linearidade do sistema, assim, podendo ser implementado em projetos onde tais dispositivos são empregados.

1.2 OBJETIVO

Este trabalho de conclusão de curso descreve, o desenvolvimento de um controle de polarização para o MZM de intensidade, embarcado em um sistema microcontrolado, com a atuação de amplificadores para o tratamento de sinal, em uso de moduladores eletro-ópticos de intensidade, realizando a modulação de sinais RF de dados, através de uma fonte óptica LASER. O diagrama de blocos do sistema pode ser visto na Figura 4.

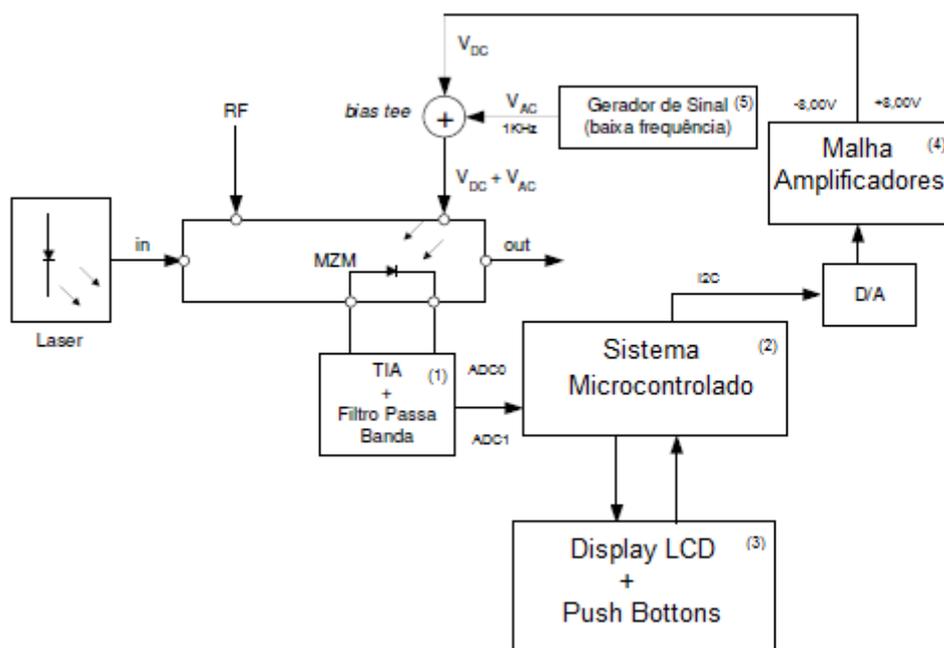


Figura 4 - Diagrama de blocos do sistema proposto (Autoria Própria).

Injetando um sinal de baixa frequência, em torno de 1KHz no MZM, sobreposto à tensão DC de modulação usando o *Bias Tee* é possível que o fotodiodo presente no

MZM, emite um sinal que é tratado pelo amplificador de transimpedância (TIA), que tem a função de converter corrente emitida pelo fotodiodo em tensão. Os filtros passa-banda selecionam as frequências do sinal amostrado pelo fotodiodo e transmite para o microcontrolador. O *firmware* embarcado calcula a primeira e a segunda harmônica e gera um sinal de erro que fornecerá um parâmetro para a decisão da tensão de polarização, a partir de uma interface programada pelo usuário, entregando em sua saída o sinal programado DC. A conversão deste sinal é feita por um conversor analógico-digital (DAC), que em conjunto com um gerador de senoide junta-se com o *Bias Tee* (BT) para alimentar o V_{bias} do MZM, (V_{DC}). A tensão máxima do sistema está presente no Anexo A.

O objetivo é aumentar a eficiência na saída dos moduladores com um controle embarcado automático ou manual, para manter a estabilidade e a linearidade do ponto de polarização.

Ao fim deste trabalho espera-se realizar a análise dos resultados e sugerir correções para a otimização do sistema de controle e estudo das tensões de polarização do V_{bias} no MZM.

1.3 ESTRUTURA DO TRABALHO

O trabalho está dividido em três partes: metodologia, resultados e conclusão. Na metodologia é feita uma análise dos principais temas abordados no trabalho de forma a ajudar no entendimento quanto no que se deve ser implementado e, principalmente, as considerações que devem ser feitas para que seja possível a implementação. Ainda na metodologia são descritos os métodos aplicados para a implementação dos componentes. Na seção de resultados são apresentados e discutidos os resultados obtidos a partir dos testes realizados com o sistema completo. Finalmente, na conclusão são apresentados os objetivos alcançados e as sugestões de correções.

2 METODOLOGIA

Nesta seção, serão analisados os conceitos fundamentais que envolvem o tema do trabalho e suas implementações práticas.

O desenvolvimento do projeto foi dividido em três módulos. O primeiro módulo é responsável por fazer o tratamento do sinal. Nele, tem-se um amplificador de transimpedância que faz a conversão da foto corrente do fotodiodo em tensão. Após esta conversão, é aplicado um ganho no circuito e dividido em dois filtros passa-faixa paralelos. O primeiro permite apenas a banda de passagem próxima a 1KHz e o segundo com banda de passagem próxima a 2KHz .

O segundo módulo é o controle do sistema. Neste, é utilizado um microcontrolador para receber as amostras e fazer o cálculo da FFT, e o outro microcontrolador é responsável por gerenciar a IHM, botões de programação, visualizações de parâmetros, configuração de V_{bias} e saída do conversor DA.

O terceiro módulo é o de transmissão do sinal. Este apresenta uma malha de amplificadores responsável por ajustar as tensões de saída em $-8,00\text{V}$ e $+8,00\text{V}$, além de um oscilador de Ponte Wien, que gera uma senóide na frequência de aproximadamente 1KHz e amplitude de 20mV_{pp} . Os sinais DC e AC são unidos por um *Bias Tee*, que representa em sua saída o sinal V_{bias} de entrada do modulador eletro-óptico.

2.1 MONTAGEM ÓPTICA

A montagem óptica necessita de alguns componentes para sua estrutura. Estes são essenciais para o desenvolvimento do projeto. É preciso que se verifique as características de cada componente para a realização dos testes e que se mantenha a estrutura fixa para não ocorrer alterações nos resultados.

2.1.1 MODULADOR ELETRO-ÓPTICO

A maioria dos moduladores eletro-ópticos comerciais para operação em altas frequências é baseada no efeito eletro-óptico linear, no qual um campo elétrico aplicado é usado para variar linearmente o índice de refração de um material através do qual a luz se propaga. Para uma dada polarização óptica e uma direção de campo elétrico modulador, a variação do índice de refração está relacionada ao campo aplicado através dos coeficientes eletro-ópticos do meio (KITANO, 1999).

A estrutura de um modulador eletro-óptico pode ser vista na Figura 5, onde consiste em uma guia de onda de entrada e uma guia de onda de saída, um feixe divisor (a junção Y esquerda) e um combinador de feixe (a junção Y direita), bem como duas guias de onda retas entre as duas uniões em Y como o braço sensível e o braço de referência, respectivamente. Na operação, a luz monocromática e polarizada da fonte LASER é acoplada na guia de onda de entrada e é dividida igualmente no divisor de feixe. Em seguida, os dois modos de guia propagam uma certa distância ao longo do braço de detecção e do braço de referência, respectivamente, e se recombina no combinador de feixe (YUAN, 2015).

Com base no braço sensível, ocorre uma diferença de fase $\Delta\phi$ entre o braço de detecção e o braço de referência quando o índice de refração efetivo do modo de guia no braço de detecção é alterado, resultando em uma modulação de intensidade causada pela interferência dos dois braços na saída do guia de onda (YUAN, 2015).

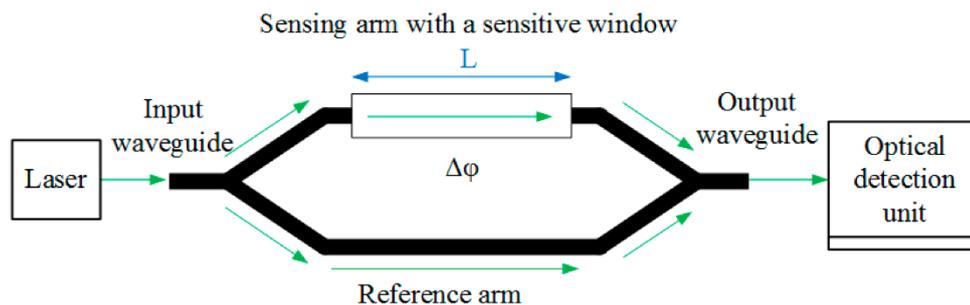


Figura 5 - O diagrama esquemático de um sensor MZM baseado em guia de onda óptico (YUAN, 2015).

O MZM utilizado na montagem é o LN81S-FC de intensidade da Thorlabs, de 10GHz (10 Gb/s) de alto desempenho com as informações técnicas presentes no Anexo A. O fotodetector integrado pode ser usado para controle de potência óptica e controle de polarização do modulador. A Figura 6 mostra o componente.

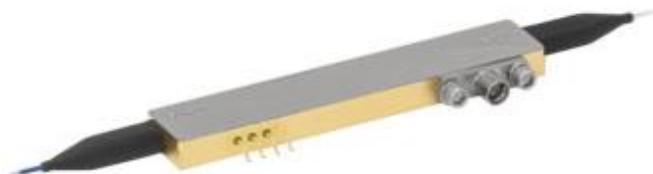


Figura 6 - Modulador eletro-óptico LN81S-FC (Anexo A).

2.1.2 FONTE ÓPTICA

A fonte óptica é um LASER da Santec TLS-510 ajustável de alto desempenho com ampla faixa de operação de sintonia e uma saída combinando alta potência e alta relação sinal/ruído equipada com características de ajuste fino. A Figura 7 mostra a fonte.



Figura 7 - Fonte óptica Santec TLS-510 (<http://www.santec.com>).

2.1.3 FIBRA ÓPTICA

A fibra óptica usada no sistema apresenta perda de inserção menor que $0,30dB$ e perda de retorno maior que $60dB$. Os tipos de conectores utilizados na montagem da fibra são do tipo FC-PC e SC-APC. A figura 8 apresenta a fibra.



Figura 8 - Fibra Óptica FC-PC e SC-APC (<http://www.unicaserv.com.br>).

2.1.4 GERADOR DE SINAIS RF

O gerador de RF utilizado é *R&S®SGS100A SGMA RF Source*, uma fonte de RF com sua faixa de frequência de até $12,75 GHz$. A Figura 9 apresenta o gerador.



Figura 9 - Gerador de RF R&S@ SGS100A SGMA RF Source (www.rohde-schwarz.com).

2.1.5 ANALISADOR DE ESPECTRO ÓPTICO (OSA)

O Keysight 86142B é um analisador de espectro óptico (OSA) adequado para aplicações de teste de componentes e sistemas ópticos. A Figura 10 mostra o analisador.

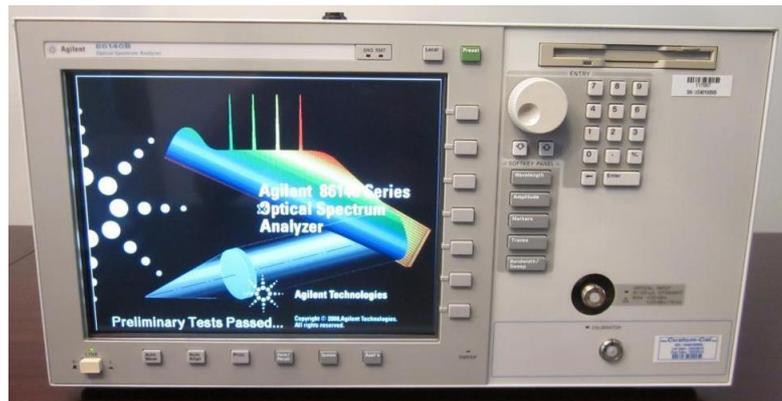


Figura 10 - Analisador de espectro óptico (OSA) Keysight 86142B (www.keysight.com).

Após a montagem completa do sistema óptico com todos os componentes para análise dos resultados, é feito o recolhimento dos dados pelo fotodiodo do MZM, para que o sistema de controle comece a operar.

2.2 AMPLIFICADOR DE TRANSIMPEDÂNCIA

Para a conversão do sinal de foto corrente do fotodiodo em tensão, é utilizado um amplificador operacional que apresenta características de impedância de entrada tendendo ao infinito, o circuito integrado LM324. A conversão ocorre quando se tem

uma carga muito alta, pois como a foto corrente opera como uma fonte de corrente, tem-se que com a utilização de uma resistência elevada, é possível transformar essa fonte de corrente, em fonte de tensão. Com o uso de componentes ativos, a conversão é automática, precisando apenas de um resistor de feedback para fazer a realimentação negativa, aplicando o ganho. Tal condição pode ser vista na montagem da Figura 11.

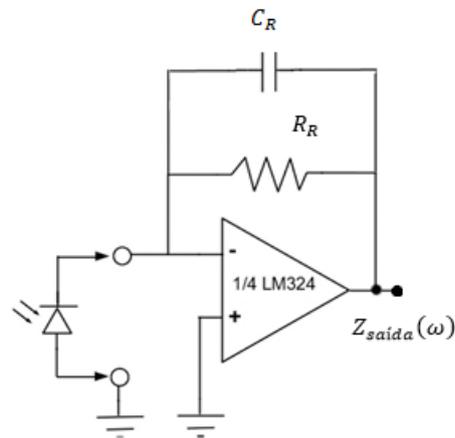


Figura 11 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada (Autoria própria).

Tem-se tem a impedância de saída ($Z_{saida}(\omega)$) como:

$$Z_{saida}(\omega) = \frac{Z_R(\omega)}{A_{ma}(\omega)} \quad (2)$$

Sendo $Z_R(\omega)$ a impedância de realimentação, formada pelo resistor R_R e pelo capacitor C_R , e $A_{ma}(\omega)$ o ganho de malha aberta do amplificador operacional.

A tensão de saída do amplificador de transimpedância é dada por:

$$V_{saida} = -Z_R i_p \quad (3)$$

Para atenuar os ruídos e interferências de altas frequências que podem gerar na saída do amplificador de transimpedância, é acrescentado um filtro RC passivo. Assim, a fórmula para cálculo da frequência de corte do filtro é dada por:

$$f_{-3dB} = \frac{1}{2\pi R_{filtro} C_{filtro}} \quad (4)$$

O circuito com filtro pode ser visto na Figura 12.

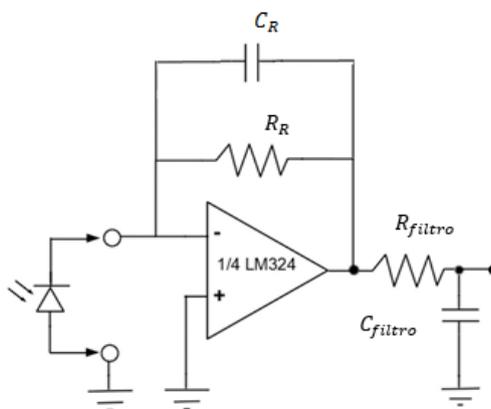


Figura 12 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada e filtro RC (Autoria própria).

A determinação do resistor de realimentação do amplificador de transimpedância, foi encontrada através de testes empíricos, onde valores elevados de resistência provocariam aumento na SNR, ruídos dos geradores e um alto ganho de conversão (NASCIMENTO, 1999). A fim de evitar estes problemas coloca-se um resistor com valor não tão elevado e é adicionado um amplificador inversor com o ganho ajustável, na saída do TIA, para que, dependendo da resposta de foto corrente seja possível alterar este ganho. A Figura 13 abaixo representa o circuito final.

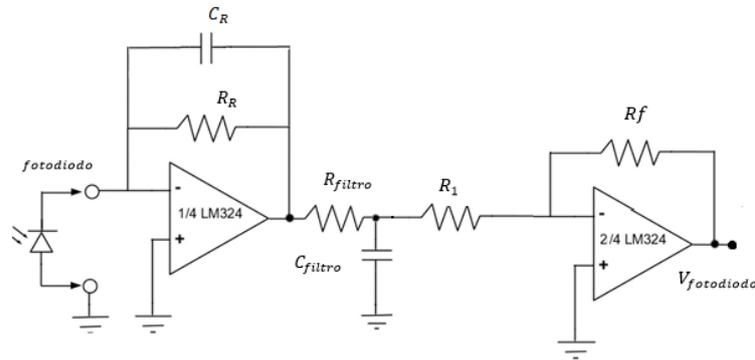


Figura 13 - Circuito do Amplificador de Transimpedância com o fotodiodo na entrada com filtro RC e amplificador inversor (Autoria própria).

2.3 FILTROS

Filtros analógicos são circuitos que fazem a seleção de determinada faixa de frequência. Alguns filtros apresentam resposta em frequência que são usados para selecionar determinada faixa do espectro. O filtro passa-faixa apresenta uma seleção em frequência intermediária no espectro. Este tipo de filtro, para determinadas aplicações, apresentam uma banda de transição pequena, e uma faixa de operação curta, para representar com eficiência o espectro desejado (ZUMBAHLEN, 2011).

Com o sinal do fotodiodo transformado em tensão, é realizado uma filtragem nas faixas de frequências de 1KHz e 2KHz , onde se tem os filtros em paralelo para que se possa recolher as harmônicas do sinal de foto corrente.

A Figura 14 mostra o diagrama dos filtros.

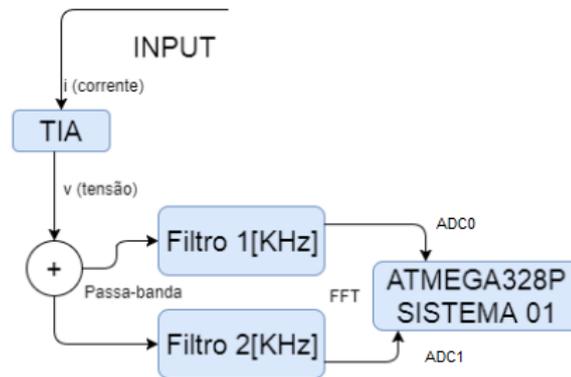


Figura 14 - Representação do bloco (01) da Figura 4 (Autoria própria).

A topologia adotada para os filtros foi a de Multiple Feedback (Single ended), mostrada na Figura 15 abaixo.

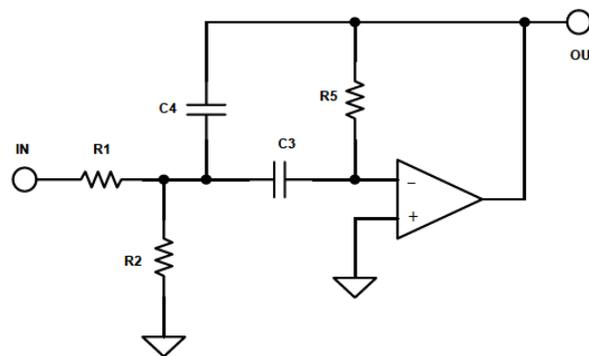


Figura 15 - Circuito Multiple Feedback (Single ended) (ZUMBAHLEN, 2011).

A função de transferência deste filtro é dada por:

$$-\frac{A\omega_0 s}{s^2 + \alpha\omega_0 s + \omega_0^2} \quad (5)$$

Tem-se que A representa o ganho do circuito, s representa o domínio da frequência e ω_0 a frequência central do filtro passa-faixa.

Para o projeto, com menor largura de banda utilizando a frequência de 1KHz, representado pelo *software Filter Pro Desktop*, tem o Chebyshev 1dB, que com os cálculos estabelecidos, tem um filtro cascata de 3 estágios, com a utilização de

resistores de 1% de precisão, para melhorar a eficiência. O gráfico simulado do ganho e fase são estabelecidos na Figura 16 abaixo.

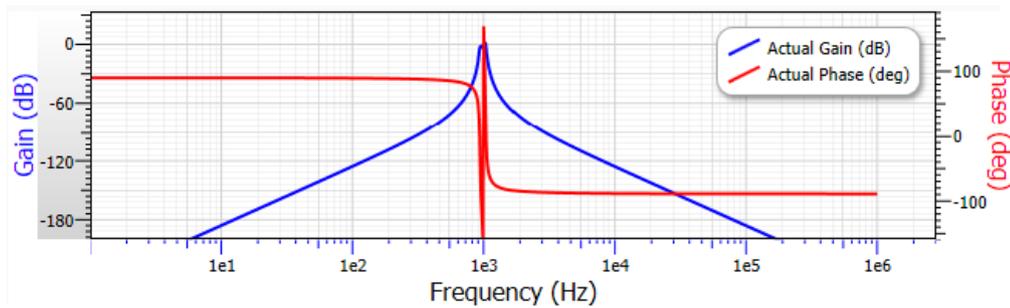


Figura 16 - Ganho e fase filtro de 1KHz (*software Filter Pro Desktop*).

A resposta em frequência do filtro é dada pela Figura 17 a seguir

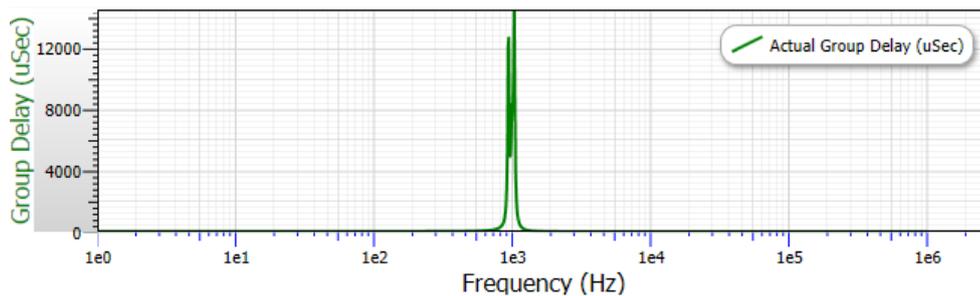


Figura 17 - Resposta em frequência do filtro de 1KHz (*software Filter Pro Desktop*).

Para o filtro de 2KHz com menor largura de banda, representado pelo *software Filter Pro Desktop*, tem o Gaussiano 12dB, que com os cálculos estabelecidos, tem um filtro cascata de 3 estágios, com a utilização de resistores de 1% de precisão, para melhorar a eficiência. O gráfico simulado do ganho e fase são estabelecidos na Figura 18 abaixo.

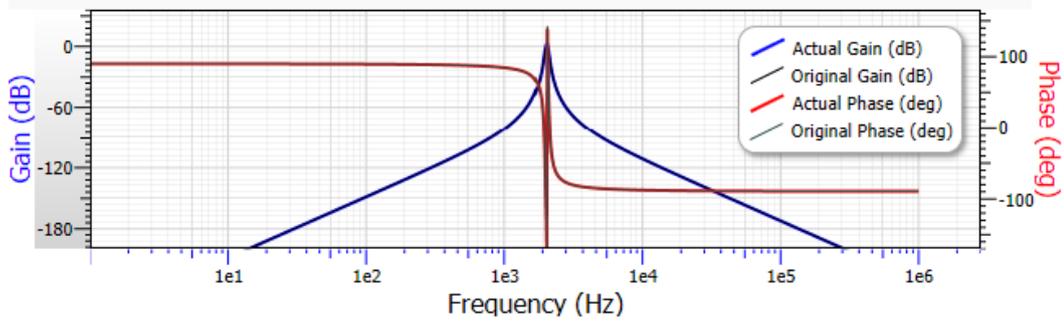


Figura 18 - Ganho e fase do filtro de 2KHz (*software Filter Pro Desktop*).

A resposta em frequência do filtro é dada pela Figura 19 a seguir

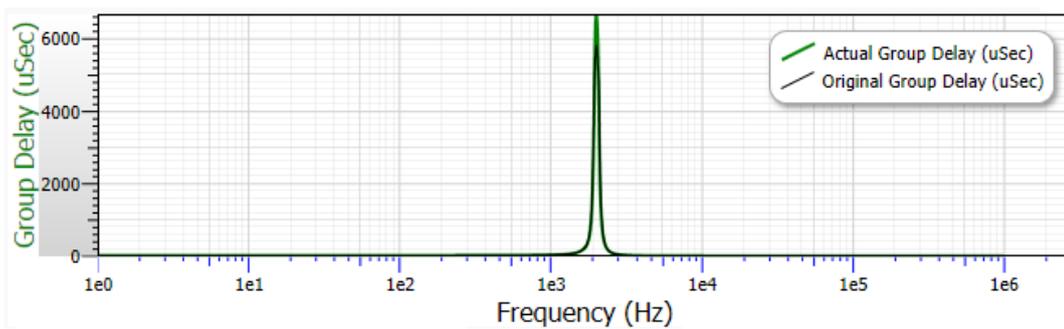


Figura 19 - Resposta em frequência do filtro de 2KHz (*software Filter Pro Desktop*).

Estes sinais filtrados são incorporados em duas entradas ADC de um microcontrolador para serem processados e terem suas harmônicas calculadas.

2.4 ADC

O conversor analógico-digital (AD) faz a transformação de um sinal analógico no domínio do tempo, em um sinal amostrado, no domínio discreto, sendo quantizado dentro de uma faixa de números finitos, que é estabelecido pela resolução do conversor em bits (LATHI, 2007). Internamente tem-se um condicionamento do sinal, que faz a leitura de uma amostragem periódica com um circuito chamado *Sample & Hold* como mostrado na Figura 20, mantendo estável até que possa ser convertido o sinal em código digital.

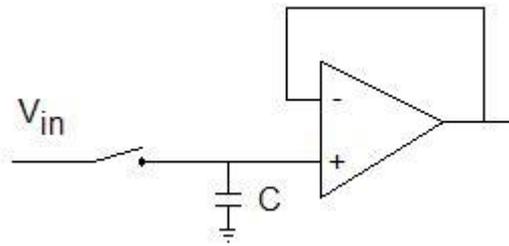


Figura 20 - Circuito Sample&Hold (ATMEL, 2015).

O sinal amostrado na saída do circuito *Sample & Hold*, comparado ao sinal contínuo no domínio do tempo visto na Figura 21.

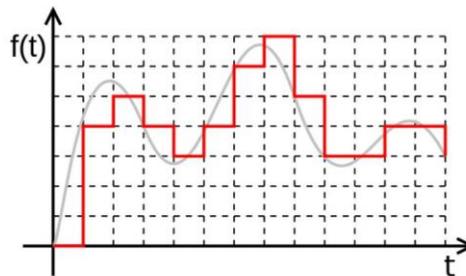


Figura 21 - Comparação do sinal original e amostrado (LATHI, 2007).

Para o desenvolvimento de um sistema que possui conversores AD, é necessário que se configure a frequência de amostragem da conversão, com base na frequência de oscilação do sistema microcontrolado. Desta forma, tem-se que para a seleção da leitura do AD, deve-se levar em conta o tempo de processamento de conversão, e no caso de uso de mais de um conversor AD, faz-se útil o cálculo do tempo de chaveamento, pois as entradas são multiplexadas.

Com isso, é preciso determinar o valor do fator de divisão, *Preescaler*, para se encontrar de acordo com a frequência de amostragem do sistema, o melhor resultado. Deve-se levar em conta o tempo de conversão durante todo o processo de leitura, assim, encontra-se nas especificações do bloco lógico do AD do microcontrolador Quadro 1, que representa o tempo de acordo com as condições configuradas.

Condition	Sample & Hold (Cycles from Start of Conversion)	Conversion Time (Cycles)
First conversion	13.5	25
Normal conversions, single ended	1.5	13
Auto Triggered conversions	2	13.5

Quadro 1 - Tempo de conversão ADC (ATMEL, 2015).

Para os tempos calculados, é preciso configurar o *Preescaler*. Este é registrado através de uma tabela lógica, onde, de acordo com os bits selecionados, tem a definição da frequência de oscilação. De acordo com o Quadro 2, tem:

ADPS2	ADPS1	ADPS0	Division Factor
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

Quadro 2 - Tabela do fator de divisão (ATMEL, 2015).

Foi escolhido o fator de divisão 4 para que mantenha a frequência de amostragem do conversor AD alta e não apresente ruídos devido a velocidade de chaveamento do multiplexador. O tempo de conversão foi determinante para estabelecer o tempo de leitura e processamento no recolhimento das amostras, para que as entradas dos conversores AD não atrapalhassem o tempo de escrita e cálculo de dados.

2.5 MICROCONTROLADOR

Para o processamento das entradas do conversor AD é utilizado um microcontrolador, que apresenta em sua configuração uma interface homem-máquina e um *firmware*. A Figura 22, representada na Figura 4 com o bloco de número (2), demonstra a formação utilizada.

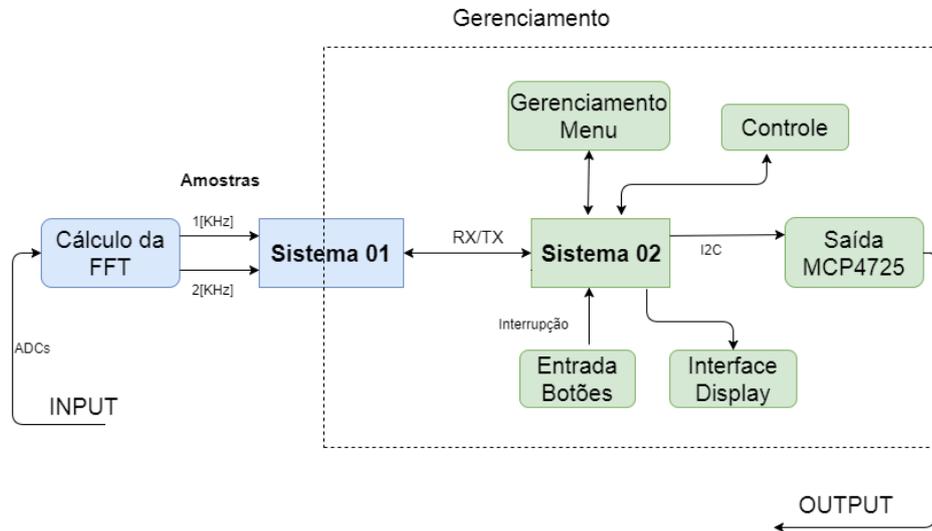


Figura 22 - Representação do bloco (02) da Figura 4 (Autoria própria).

O dispositivo microcontrolado é composto de um grande arranjo de periféricos programáveis, memória e núcleo de processador contido em um único circuito integrado. Cada periférico apresenta uma função específica que pode funcionar como entrada e saída de um sistema (VILLAÇA e LIMA, 2011). O microcontrolador ATMEGA328P é da família de *8bits* AVR, e é desenvolvido pela ATMEL.

O microcontrolador ATMEGA328P, encapsulado em um chip DIP de 28 pinos, tem baixo consumo de potência, arquitetura RISC e contém uma memória não volátil Flash de *32K Bytes*, uma EEPROM de *1K Byte*, uma SRAM de *2K Bytes*. Nos seus blocos internos apresenta dois *Timers* de *8bits*, um *Timer* de *16bits*, seis canais de *PWM*, seis canais de *ADC*, programação via serial *USART*, interface com os protocolos de comunicação *SPI* e *I²C*, *Watchdog Timer*, interrupções e 14 pinos de entrada/saída (ATMEL, 2015). A Figura 23 mostra o encapsulamento do microcontrolador.

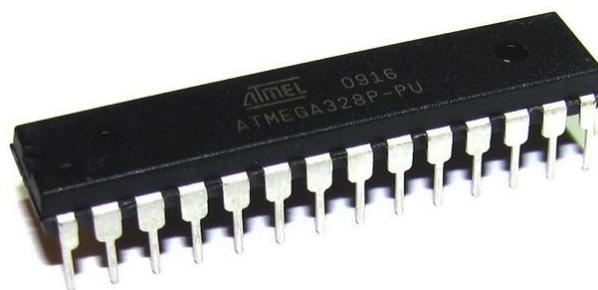


Figura 23 - Microcontrolador ATMEGA328P (ATMEL, 2015).

2.6 IHM

A IHM é uma parte do sistema embarcado capaz de processar e mostrar dados em seu display. Nele é possível que o usuário se comunique, fazendo a seleção de funções e o acompanhamento de parâmetros em tempo real (FREITAS, 2013). Nesta parte, é importante que as funcionalidades do sistema fiquem de maneira mais intuitiva possível, facilitando o uso.

O uso de um display LCD 16x2 melhora a comunicação visual, e apresenta interfaces elétricas padronizadas e recursos internos gráficos. O modo de operação é de tensão de alimentação padrão de 5V, com ajuste de contraste para melhor nitidez e luz de *backlight*, para visualização noturna. Pode-se verificar o componente na Figura 24.



Figura 24 - Display LCD 16x2 (<http://www.eletródex.com.br>).

Complementando a interface, são utilizados botões do tipo *push buttons*, que fazem a programação pelo menu de funções e selecionam os parâmetros.

2.7 FIRMWARE

2.7.1 CONFIGURAÇÃO

Para o Firmware foi utilizado a linguagem C de desenvolvimento estruturada, sendo de programação compilada, onde o código fonte é executado diretamente no processador ou sistema operacional, usando um compilador, que faz a tradução desta

linguagem para uma de baixo nível, como assembly ou código de máquina (BACKES, 2012).

Utilizou-se o programa Atmel Studio 6.2 da Microchip, para a compilação e análise dos códigos desenvolvidos, com licença gratuita, sem restrição de tempo. Para melhor visualização dos resultados, foram transmitidos dados via serial para uma interface de linha de comando *TeraTerm*.

2.7.2 BUFFER CIRCULAR

Para o recolhimento das amostras e cálculo das entradas dos valores do ADC, foi implementado uma estrutura de armazenamento de dados, denominada *buffer circular*, que permite o acesso de dados através da técnica *FIFO*. Esta estrutura faz o salvamento de dados, e após o total preenchimento do *buffer* com valores, é realizada a saída de dados para processamento. Assim, os dados que entraram primeiro na fila, são os primeiros a saírem. A Figura 25 abaixo representa esta estrutura dinâmica.

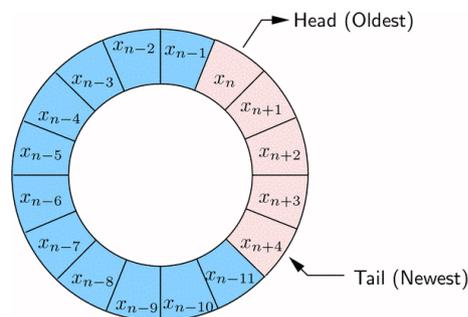


Figura 25 - Estrutura buffer circular (<http://www.faculty.jacobs-university.de>).

Com a implementação dessa estrutura, cria-se uma forma dinâmica de tratamento do sinal analógico de entrada, não perdendo informação ao longo do tempo, sendo possível ao longo da execução do código fazer o armazenamento de dados e o cálculo de forma sequencial.

2.7.3 TRANSFORMADA RÁPIDA DE FOURIER (FFT)

Os dados armazenados no *buffer circular*, serão utilizados para os cálculos da Transformada Rápida de Fourier (FFT). Esta transformada necessita de cálculos numéricos de valores amostrados no domínio contínuo. Um computador, porém somente pode trabalhar com dados discretos, sequência de números. Desta forma, precisa-se relacionar as amostras do domínio contínuo com as amostras do domínio discreto (LATHI, 2007). A Transformada Discreta de Fourier (DFT) é responsável por passar os dados de um tempo para o outro, com o uso do Teorema de Amostragem e a Amostragem Espectral (LATHI, 2007).

A FFT é um algoritmo que faz os cálculos para executar a DFT. Este foi reduzido drasticamente com o desenvolvimento de um algoritmo proposto por Cooley e Tukey em 1965 (LATHI, 2007). O algoritmo de FFT é o que torna a transformada de Fourier acessível para o processamento digital de sinais (LATHI, 2007).

O algoritmo proposto por Cooley e Tukey era a decimação no tempo, onde teria a sequência dividida em duas partes, uma com coeficientes ímpares, e outra com coeficientes pares (OPPENHEIM, 1999).

O algoritmo no qual a sequência é decomposta em sequências sucessivas menores é descrito a seguir. Para a expressão da DFT tem-se:

$$X[k] = \sum_{n=0}^{N-1} x[n]W_N^{kn}, \quad k = 0, 1, \dots, N-1 \quad (6)$$

Dividindo a sequência, teria:

$$X[k] = \sum_{r=0}^{N/2-1} x[2r]W_N^{2rk} + \sum_{r=0}^{N/2-1} x[2r+1]W_N^{(2r+1)k} \quad (7)$$

Tendo no final uma DFT de N/2 pontos:

$$\begin{aligned}
 X[k] &= \sum_{r=0}^{N/2-1} x[2r]W_{N/2}^{rk} + W_N^k \sum_{r=0}^{N/2-1} x[2r+1]W_{N/2}^{rk} \\
 &= G[k] + W_N^k H[k]
 \end{aligned}
 \tag{8}$$

Para o cálculo de uma DFT de 8 pontos, teria-se um diagrama de blocos de acordo com a Figura 26.

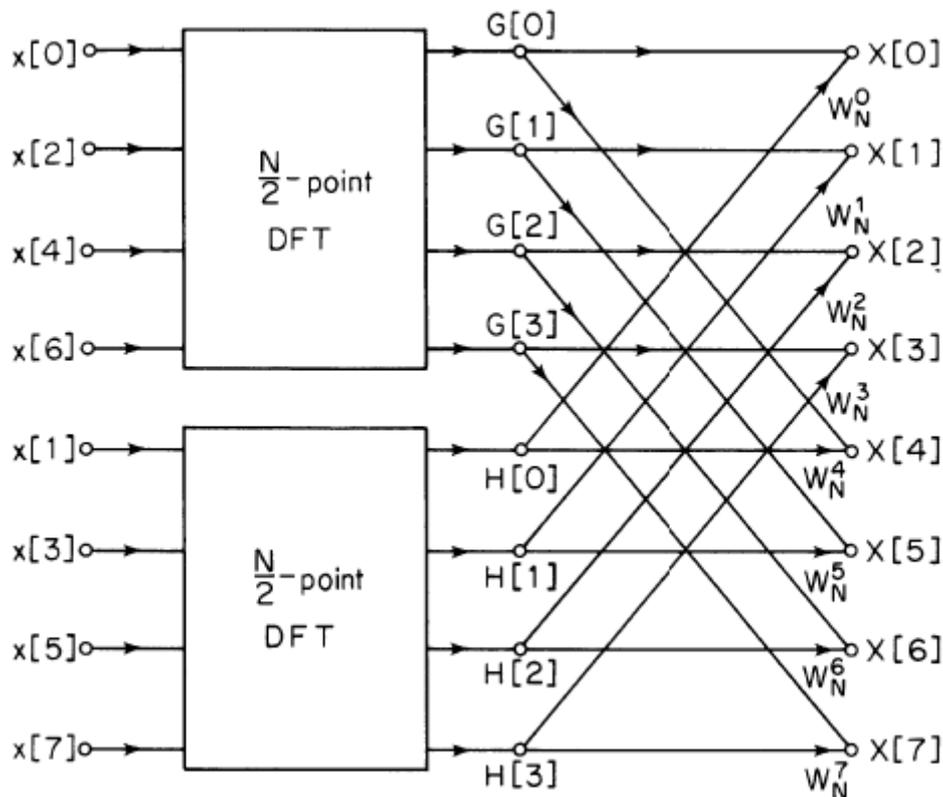


Figura 26 - Diagrama de blocos da DFT de 8 pontos (LATHI, 2007).

Mostrando que a DFT para um sinal de tamanho N , pode ser escrito como a soma de duas transformadas de Fourier, cada uma de tamanho $N/2$, sendo que elas são obtidas a partir dos elementos pares dos sinais, e a outra, a partir dos sinais ímpares, assim, tem a quebra de sequência de tamanho primo como uma fatoração, tendo a seguinte formulação:

$$\begin{aligned}
 F_k &= \sum_{j=0}^{N-1} e^{2\pi ijk/N} f_j & (9) \\
 &= \sum_{j=0}^{N/2-1} e^{2\pi ik(2j)/N} f_{2j} + \sum_{j=0}^{N/2-1} e^{2\pi ik(2j+1)/N} f_{2j+1} \\
 &= \sum_{j=0}^{N/2-1} e^{2\pi ikj/(N/2)} f_{2j} + W_k \sum_{j=0}^{N/2-1} e^{2\pi ikj/(N/2)} f_{2j+1} \\
 F_k &= F_k^e + W^k F_k^o
 \end{aligned}$$

Assim, pode-se usar a forma recursiva, para reduzir o problema de calcular F_k calculando F_k^e e F_k^o . O processo de recursivo é chamado de Danielson e Lanczos Lemma. Com o processo de reversão de bits combinado ao Danielson e Lanczos Lemma faz que a FFT se torne um processo prático. Primeiramente rearranja-se os elementos de um sinal na ordem bit reversa. Depois um loop externo é executado $\log_2 N$ vezes calculando, em turnos, transformadas de tamanho 2,4,8,...,N. Para cada etapa desse loop externo há dois loops internos alinhados que agem sobre as já computadas sub-transformações, implementando o Danielson-Lanczos Lemma. Dessa forma todo o algoritmo se torna da ordem de $N * \log_2 N$ (PRESS, 1992).

É determinado no código o número de amostras para realizar a FFT, que deve ser compatível com o tamanho do *buffer*. Para dimensionar a quantidade de memória utilizada, é preciso entender o espaço disponível para o microcontrolador ATMEGA328P, e a capacidade de *SRAM*. Como é possível observar no Quadro 3 abaixo, o ATMEGA328P tem as seguintes especificações comparada com outros microcontroladores da mesma família.

	ATmega168	ATmega328	ATmega1280
Flash	16 KBytes (2 KBytes Bootloader)	32 KBytes (2 KBytes Bootloader)	128 KBytes (4 KBytes Bootloader)
SRAM	1024 Bytes	2048 Bytes	8192 Bytes
EEPROM	512 Bytes	1024 Bytes	4096 Bytes

Quadro 3 - Memória família ATMEGA.

Como se tem uma capacidade máxima de *SRAM* de 2048 bytes, e a variável utilizada para o processamento é o *double*, que contém 8 bytes. Numa situação ideal, onde nenhuma variável necessita ser usada, a capacidade de armazenamento seria a seguinte:

$$N = \frac{SRAM_{m\acute{a}x}}{Var_{double}} \quad (10)$$

$$N = \frac{2048}{8}$$

$$N = 256$$

Sendo N , o número de amostras recolhidas para o cálculo da FFT. Para o uso do processamento da FFT, porém faz-se necessária a utilização de variáveis auxiliares, que ocupam espaço de *SRAM*, e para o cálculo da FFT é preciso que o número de amostras seja potência de base 2, então, reduzindo na metade o número de $SRAM_{m\acute{a}x}$ tem:

$$N = \frac{SRAM_{m\acute{a}x}}{2} \quad (11)$$

$$N = \frac{1024}{8}$$

$$N = 128$$

Desta forma, usaria uma quantidade de amostras pela metade do total disponível, o que já garante uma boa resolução, sobrando *1024 bytes* de *SRAM*.

Como o desenvolvimento do cálculo do algoritmo da FFT exige que se tenha uma expressão complexa $a + jb$, onde existe o vetor real, V_{real} e um vetor imaginário V_{imag} , tem-se um *array* de duas partes, cada parte com 64 amostras.

Durante o recolhimento das amostras reais, preenchem o vetor V_{real} com os valores recolhidos pelo conversor AD, e o vetor V_{imag} é preenchido com 0.

Com o cálculo da FFT obtém-se os valores de magnitude das amostras, salvando os valores de pico da magnitude, que representa as harmônicas do sinal de frequência e conseguem estabelecer o parâmetro para o cálculo da relação.

Através da interpolação polinomial, é encontrado o valor da frequência do sinal de entrada a partir das amostras recolhidas de magnitude, verificando se o filtro está seletivo, e se a banda de passagem está realmente como esperado.

No projeto de *firmware* foi utilizado a biblioteca do repositório do *GitHub* disponibilizada em <https://github.com/kosme/arduinoFFT>.

2.7.3 JANELAMENTO

As técnicas de janelamento são usadas para aumentar as características espectrais de um sinal amostrado. Essas janelas são aplicadas geralmente quando se tem que trancar dados, desde de cálculos numéricos até projetos de filtros (ANDRADE e SOARES). Considerando uma amostragem de sinais finitos, tem que a forma de onda truncada gera características espectrais diferentes do original. Com esta descontinuidade há perda de informação do espectro original (LATHI, 2007).

O janelamento diminui as margens das transições em forma de onda truncada, diminuindo a perda espectral. Aplicar uma janela no domínio do tempo, é equivalente a multiplicação do sinal analisado, com a função de janela desejada. Como se tem que a multiplicação no domínio do tempo é igual à convolução no domínio da frequência, o espectro de um sinal janelado é a convolução do espectro amostrado com o sinal de espectro da janela (ANDRADE e SOARES). Com isso, há a modificação do sinal após a janela tanto no domínio do tempo, quanto no domínio da frequência.

A janela de Hamming é útil para análise de transientes em que o tempo de duração é maior que o tempo de janela. Esta, possui uma forma de meio ciclo onda cossenoidal (ANDRADE e SOARES). Assim, tem a equação que definida como:

$$W[n] = 0.54 - (0.46 * \cos\left(\frac{2\pi * n}{N}\right)) \quad (12)$$

Para $n = 0, 1, 2, 3, \dots, N-1$

Sendo que $W[n]$ é a função de janela no domínio discreto, n o número de amostras e N é o tamanho da janela.

No domínio do tempo e no domínio da frequência, esta janela não se aproxima do zero, sendo mostrado na Figura 27.

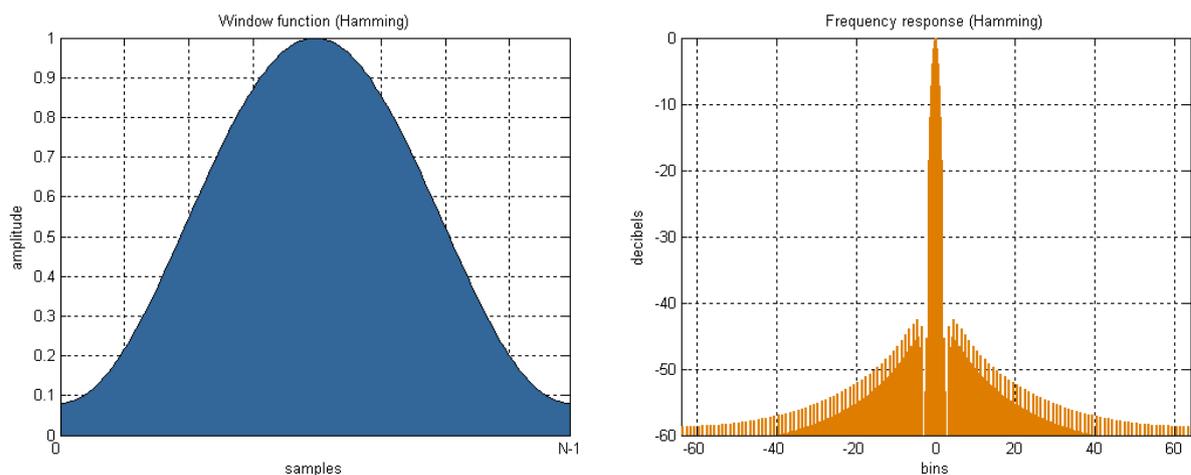


Figura 27 - Relação entre a amplitude dos valores e as amostras recolhidas (Esquerda). Resposta em frequência com a aplicação da janela de Hamming (Direita) (ANDRADE e SOARES).

Em testes empíricos, notou-se a necessidade de utilizar o janelamento no algoritmo de FFT para corrigir as falhas espectrais dos sinais. Nos resultados é possível visualizar graficamente a diferença entre um algoritmo com janelamento e sem janelamento.

2.7.4 COMUNICAÇÃO USART

Com o uso elevado de amostras para o cálculo da FFT foi necessário o uso de dois microcontroladores ATMEGA328P, como representa a Figura 22, sendo o primeiro responsável pelo processamento do algoritmo da FFT, modo escravo, que ocupa de maneira considerável espaço de memória, sendo responsável pelo envio das informações de magnitude calculados e da frequência recebida. O segundo responsável pelo controle e a interface programada. Para a comunicação entres os microcontroladores, fez-se uso da USART.

A comunicação serial USART é um periférico do microcontrolador ATMEGA328P que faz a transmissão de dados entre diferentes tipos de dispositivos. Este processo pode ocorrer de forma assíncrona, com cada fio transmitindo dados de forma bidirecional, no regime full-duplex (ATMEL, 2015). Outra maneira que pode ocorrer é de forma síncrona, onde se tem uma configuração mestre/escravo, assim, apenas um fio é utilizado para transmitir dados, e o outro serve para que o dispositivo mestre gere um clock para o dispositivo escravo, operando em regime half-duplex (BRAGA).

A porta serial envia e recebe *bytes* de informação, podendo atuar em distâncias maiores. As características mais importantes da serial são a taxa de transmissão, *baud rate*, indicando o número de bits transmitidos por segundo, os *bits* de dados, *Data bits*, que faz uma medida dos *bits* de dados atuais, os *bits* de parada, *stop bits*, usado para sinalizar o fim de uma transmissão e por fim paridade, uma forma de verificar quando encontrou-se erro na comunicação serial (BRAGA).

Pode-se verificar na Figura 28, como se desenvolve o sinal para uma transmissão serial indicando os *bits* de início, paridade e parada:

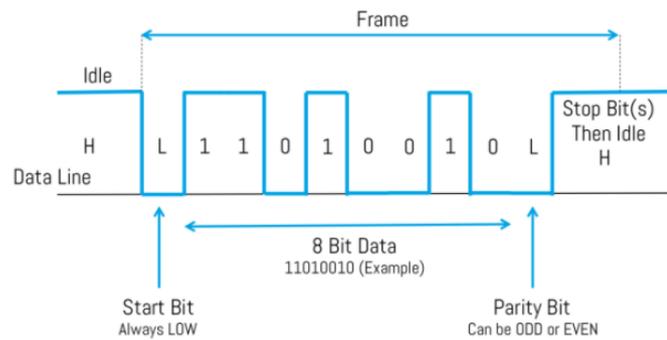


Figura 28 - Bits de transmissão serial (BRAGA).

Para o ATMEGA328P, é possível observar que este apresenta um *buffer* de entrada de dados na serial, com capacidade de 64 *Bytes* (ATMEL, 2015). Este *buffer* auxilia na leitura de dados, só iniciando o processo de leitura no momento em que o *buffer* conter dados.

Na transmissão de informação, pode-se enviar valores com um único *byte* ou uma *string* com uma sequência de *bytes*.

Para o envio de dados, é necessário configurar o *baud rate* em 115200 e que os dados sejam do tipo *char*, ou seja, apresentem 1 *byte*, com valores não quebrados. É feita uma conversão de *float* para *char*, onde garanta a transmissão correta dos valores de magnitude das harmônicas e de frequência do sinal.

A recepção, é feita com o auxílio do *buffer* interno, desta forma, tem-se uma maneira de não perder dados durante a transmissão, e com isso tornar o sistema mais dinâmico. Com o recolhimento das amostras, é feita a conversão de *char* para *float*, retornando os valores originais do processamento da FFT, mostrando na interface do sistema embarcado, o valor da frequência de entrada do sinal e utilizando os valores de magnitude para cálculo da distorção.

2.7.5 CONTROLE

O controle automático é feito através da relação entre as magnitudes das harmônicas calculadas pela FFT através das entradas analógicas realizadas pelos filtros de 1KHz e 2KHz, sendo representada matematicamente por:

$$D = \frac{\log(\text{Mag}_{1\text{KHz}})}{\log(\text{Mag}_{2\text{KHz}})} \quad (13)$$

Quando se tem o maior valor da relação D , a magnitude da componente de 2KHz atinge seu valor mínimo, desta forma tem-se o ponto de mínima distorção, ou seja, maior linearidade, sendo o ponto de quadratura esperado. Assim, com o monitoramento automático é possível determinar em qual região do ponto de polarização se encontra o valor ideal de linearidade. Com isso, toda vez que for ajustado pelo usuário através da interface a implementação de um ponto de polarização qualquer, e o controle estiver em modo automático, este ponto ideal de polarização de quadratura será encontrado pelo sistema.

O controle manual é feito através do ponto de polarização sendo selecionado pelo usuário na interface. Assim, tem-se que o ponto selecionado pode produzir distorções que são desejadas pelo usuário para aplicações específicas.

Os valores selecionados tanto para o modo automático, quanto para o modo manual são direcionados para um módulo externo de conversão DA.

2.8 DAC

O módulo DAC quando configurado pelo sistema microcontrolado, envia em sua saída os valores programados.

O módulo MCP4725 é um DAC que contém resolução de 12bits, com memória não-volátil EEPROM para armazenamento de setpoint inicial, pino para endereço externo, com oito possibilidades de endereço. O seu funcionamento ligado diretamente ao microcontrolador é através de uma interface I^2C . A fonte de energia é externa e suporta de 2,5V até 5,5V. A taxa de operação pode ser definida por padrão como 100Kbps, ou com rápida execução em 400Kbps, podendo chegar a valores 3,4Mbps para alta velocidade (MICROCHIP). O diagrama de bloco representa a estrutura interna do componente integrado visto na Figura 29.

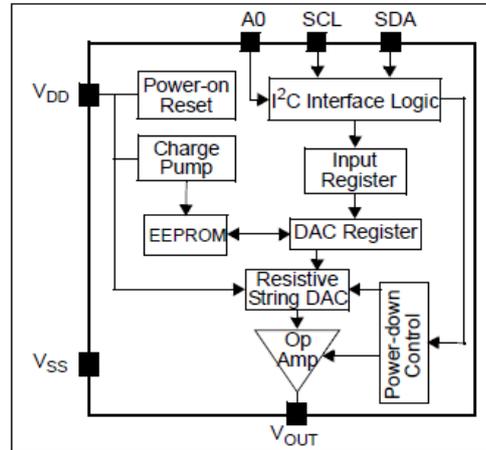


Figura 29 - Diagrama de bloco interno do MCP4725 (MICROCHIP).

As ligações dos pinos podem ser representadas, como descrito na Figura 30.

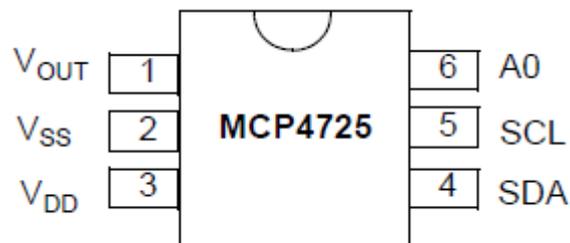


Figura 30 - Ligações dos pinos (MICROCHIP).

Para a escrita do conversor DA, é necessário primeiramente selecionar o endereço do módulo. Como a resolução é de 12 bits, tem 4096 pontos possíveis para serem escritos. A saída é de no máximo 5V. Como na saída final do sistema embarcado os valores são de -8V e +8V, assim como especificado pelo *datasheet* do MZM no Anexo A. Os valores foram divididos de duas maneiras: A primeira de 0 a 2,5V para a parte positiva de saída, que representa a faixa de 0V à +8V e os valores de 2,5 a 5V para a parte negativa de saída, que representa a faixa de 0V à -8V. O sistema apresenta para cada bit alterado uma variação de:

$$Var = \frac{Tensão_{output}}{Resolução_{MCP}} \quad (14)$$

$$Var = \frac{5V}{4096bits}$$

$$Var \cong 1,22 \frac{mV}{bit}$$

Com base nesse valor, deseja-se encontrar as quantidades possíveis de variações de tensão para cada dezena de mV , tem-se então de $-8,00V$ à $+8,00V$, uma quantidade de tensão alcançada de:

$$Q_{tensPos} = \frac{|+8,00|}{10 * 10^{-3}}$$

$$Q_{tensPos} = 800$$

$$Q_{tensNeg} = \frac{|-8,00|}{10 * 10^{-3}}$$

$$Q_{tensNeg} = 800$$

(15)

$$Q_{tensTot} = Q_{tensNeg} + Q_{tensPos} + Q_{tens0}$$

$$Q_{tensTot} = 800 + 800 + 1$$

$$Q_{tensTot} = 1601$$

Com o cálculo da quantidade de bits para o total de tensões disponíveis encontrado na equação (10), tem-se a seguinte relação constante para a escrita de dados:

$$Write_{data} = \frac{4096}{1601}$$

$$Write_{data} \cong 2,5584$$

Assim, tem-se que para escrita de dados da parte positiva, é necessário fazer a diferença do setpoint inicial de 800, que representa o valor de $0V$, com o valor programado na IHM para o V_{bias} . Após isto, é feito a multiplicação da constante $Write_{data}$ para que o módulo do conversor DA possa fazer a escrita somente da parte menos significativa do 12 bits de resolução. Para a parte positiva de saída, é feito o mesmo ajuste, porém, em vez de fazer a diferença do setpoint inicial configurado, é feito um acréscimo deste valor, com o valor configurado no V_{bias} . E por fim, para a escrita correta, é multiplicado o valor de constante $Write_{data}$.

Os valores do módulo DAC são inseridos na entrada de uma malha de amplificadores, que faz a regulação necessária para que os valores de tensão fiquem na faixa estabelecida pelo modulador eletro-óptico.

2.9 MALHA DE AMPLIFICADORES

A malha de amplificadores é um conjunto de amplificadores operacionais ativos que garantem as tensões de saída do sistema entre $-8,00V$ e $+8,00V$. Foi utilizado as configurações inversora e somador para montar está malha.

Primeiramente é definido o valor máximo de saída e o valor mínimo de saída de tensão.

$$V_{m\acute{a}x} = +8,00V$$

$$V_{m\acute{i}n} = -8,00V$$

A Figura 31, mostra a configuração do circuito utilizado

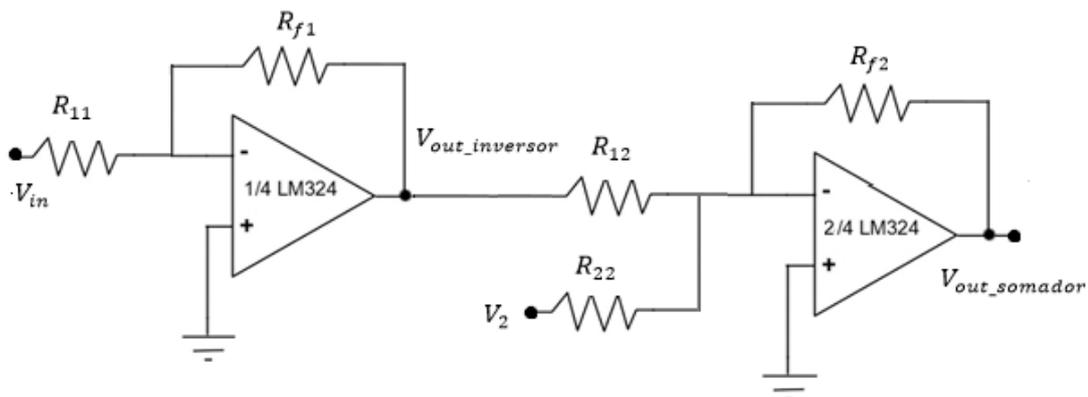


Figura 31 – Circuito da malha de amplificadores com a configuração inversora a esquerda da imagem, e a direita da imagem tem-se a configuração somadora (Autoria própria).

O valor de referência do amplificador inversor é dado pela tensão de $V_{in} = 5V$. Desta forma, tem que a equação fica:

$$V_{out_inversor} = -\frac{R_{f1}}{R_{11}} * V_{in} \quad (16)$$

Como a intenção deste amplificador é de gerar um sinal de referência negativo para que se possa ter tensões variando de $-8,00V$ a $+8,00V$ na saída da malha, o ganho aplicado é unitário, tendo os valores de $R_{f1} = R_{11} = R$, e a tensão de saída é definida como:

$$V_{out_inversor} = -V_{in} \quad (17)$$

Para o amplificador somador, as equações são descritas da seguinte maneira:

$$V_{out_somador} = -R_{f2} * \left(\frac{V_{out_inversor}}{R_{12}} + \frac{V_2}{R_{22}} \right) \quad (18)$$

Através das equações (12), (13) e (14) é possível encontrar os valores dos resistores para que o sistema da malha de amplificadores opere com as tensões desejadas no projeto.

2.10 PONTE WIEN

A configuração do gerador senoidal de baixa frequência é feita com um oscilador de Ponte Wien. Este tem a finalidade de junto com o sinal DC gerado pelo sistema microcontrolador, sobreposto com o *Bias Tee*, alimentar o V_{bias} do MZM.

Os osciladores senoidais apresentam estabilidade de um circuito realimentado dependendo da garantia da realimentação negativa. Na maioria dos casos, os osciladores senoidais utilizam um sistema de realimentação, onde a realimentação positiva seja garantida. A oscilação de um sinal, é dada por instabilidade regenerada a cada ciclo de realimentação (BOYLESTAD, 2013). A Figura 32 mostra o diagrama de osciladores.

Para que os osciladores sejam auto-sustentáveis, é preciso que a realimentação seja positiva, e o ganho de malha deve ser unitário (SEDRA, 2007).

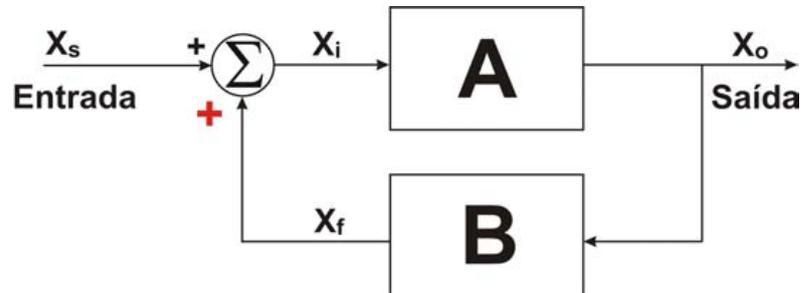


Figura 32 - Diagrama de blocos de circuitos osciladores (SEDRA, 2007).

Tem-se que a função de transferência é:

$$A_f(s) = \frac{A(s)}{1 - A(s)B(s)} \quad (19)$$

Desta forma, para que isso ocorra, é aplicado o critério de estabilidade de Barkhausen, onde o ganho da malha multiplicado pela função de transferência da malha de realimentação é igual a 1 (SEDRA, 2007).

$$L(j\omega_0) \cong A(j\omega_0)B(j\omega_0) = 1 \quad (20)$$

Além disso, é preciso garantir que a magnitude seja unitária, e a fase seja 0.

$$|L(j\omega_0)| = 1 \quad (21)$$

$$\angle L(j\omega_0) = 0 \quad (22)$$

Para a Ponte Wien, tem que o circuito da Figura 33 pode ser descrito da seguinte maneira:

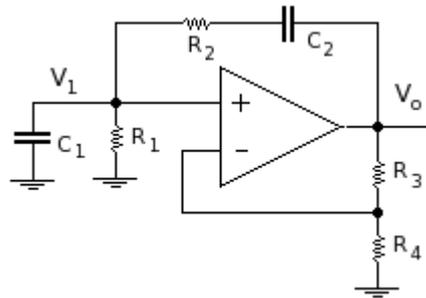


Figura 33 - Circuito oscilador de Ponte Wien (SEDRA, 2007).

Considerando os critérios de Barkhausen, e que $C_1 = C_2$ e para os resistores tem-se $R_1 = R_2$, consegue-se determinar que a frequência do circuito de oscilação é dada por:

$$f = \frac{1}{2\pi RC} \quad (23)$$

Sendo $R = R_1 = R_2$, e $C = C_1 = C_2$.

Para analisar a estabilidade desta oscilação, deve-se verificar a posição dos polos da equação característica (BOYLESTAD, 2013). Para os polos em cima do eixo imaginário do plano s , tem uma oscilação constante, onde o sinal tende a oscilar de forma uniforme durante o tempo. A Figura 34 representa está oscilação.

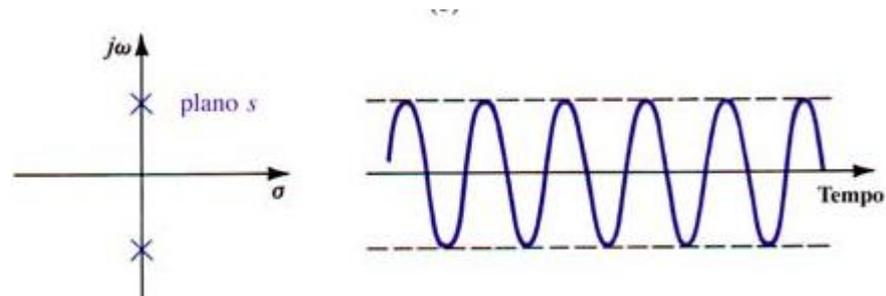


Figura 34 - Polos em cima do eixo imaginário do plano s com oscilação constante (SEDRA, 2007).

O projeto necessita de uma senoide com frequência de oscilação constante de 1KHz e amplitude de 20mV_{pp} , como descrito na seção anterior. Para isso, foram utilizados

os cálculos do oscilador de Ponte Wien e determinado os valores dos resistores. Como os resistores da realimentação positiva estão em série e paralelo, e precisam ser de mesmo valor, igual aos capacitores, foi encontrado o valor do resistor, de acordo com a expressão:

$$f = \frac{1}{2\pi RC} \quad (24)$$

$$R = \frac{1}{2\pi f C} \quad (25)$$

Considerando que o R_1 e o R_2 são iguais a R , e que os capacitores de C_1 e C_2 são iguais a C , define-se os componentes para o projeto de oscilação.

Porém, algumas considerações prática precisam ser levadas em conta para a realização de projetos. Normalmente, não se consegue deixar os polos posicionado exatamente em cima do eixo imaginário do plano s . Assim, é deslocado para a direita os polos, para que o oscilador entre na condição de saturação, como mostrado na Figura 35.

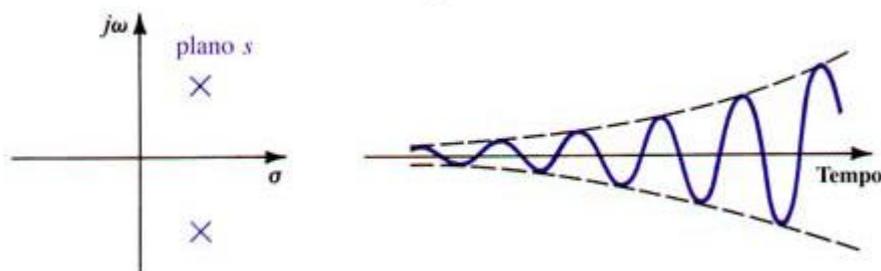


Figura 35 - Polos deslocados a direita do eixo imaginário do plano s com oscilação de saturação (SEDRA, 2007).

Mas para evitar que o oscilador sature, é usado um circuito limitador de amplitude, com diodo de sinal, e uma resistência de polarização dos diodos, pois estes apresentam rápida resposta na passagem de sinais. O circuito resultante é apresentado na Figura 36.

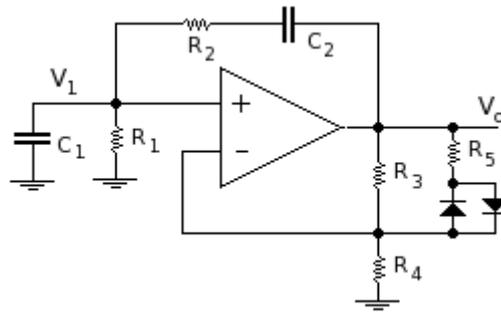


Figura 36 - Circuito oscilador ponte Wien estável (SEDRA, 2007).

Com a saída do oscilador não tem a amplitude tão baixa quanto desejado, é preciso acrescentar um amplificador para reduzir a amplitude do sinal AC gerado. O circuito completo pode ser visto na Figura 37.

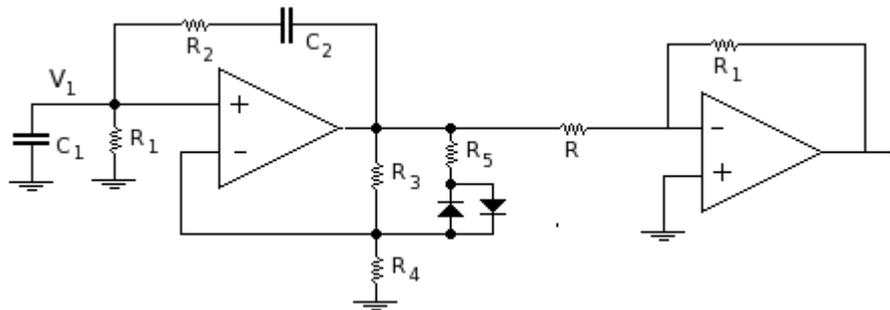


Figura 37 – Circuito gerador de senoide com baixa frequência e amplitude (Autoria própria).

No projeto a fase não interfere no resultado, assim, coloca-se um amplificador inversor, com ganho menor que 1, garantindo a diminuição da V_{pp} do sinal senoidal invertendo a fase.

2.11 BIAS TEE

O *Bias Tee* faz a sobreposição dos sinais do gerador de sinal de baixa frequência, estabelecidos através da Ponte Wien, e do sinal DC gerado pelo DAC através do sistema microcontrolado. O sinal desta junção, é adicionada no V_{bias} do MZM.

O *Bias Tee* ou combinador/separador DC/RF é um circuito elétrico do formado tipo T, que apresenta 3 portas e funciona como um Diplexer. O Diplexer é um dispositivo passivo que implementa multiplexação no domínio da frequência (HICKS, 2008). Desta forma, tem-se que o sinal da porta RF e DC são multiplexadas para uma terceira porta de saída, aonde esses sinais de RF e DC ocupam bandas *disjuntas*¹. Conseqüentemente os sinais RF e DC podem coexistir na porta de saída sem interferir um sinal no outro (JOHNSON, 2008). A Figura 38 mostra o circuito do *Bias Tee*.

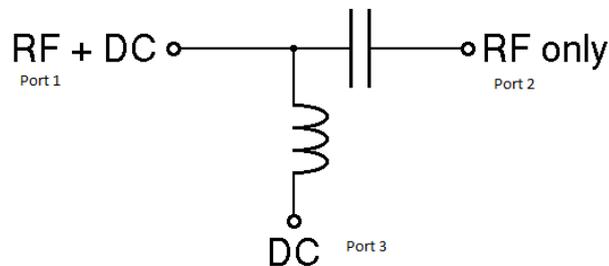


Figura 38 - Circuito Bias Tee (JOHNSON, 2008).

O capacitor faz o bloqueio dos níveis de DC, permitindo somente a passagem dos níveis AC, como um capacitor de acoplamento. Com o aumento da frequência, tem-se que o capacitor funciona como um curto circuito, e com a diminuição da frequência o capacitor funciona como um circuito aberto (CORREIA, 2017).

Para reatância capacitiva, tem:

$$X_C = \frac{1}{j\omega C} \quad (26)$$

O indutor faz o bloqueio dos níveis de AC, permitindo somente a passagem dos níveis DC. Com o aumento da frequência, tem-se que o indutor funciona como um circuito aberto, e com a diminuição da frequência o indutor funciona como um curto circuito (CORREIA, 2017).

Para a reatância indutiva, tem:

¹ Disjuntas: Na matemática é não apresentar nenhum elemento em comum, ou seja, se a interseção do conjunto for vazia.

$$X_L = j\omega L \quad (27)$$

A reatância do capacitor (X_C) é escolhida para ser muito menor que a impedância característica ($X_C \ll Z_0$), e a reatância do indutor é escolhida para ser muito maior que a impedância característica ($X_L \gg Z_0$) (JOHNSON, 2008).

O circuito do Bias Tee é representado como:

E suas equações para o cálculo são:

$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi f C} \ll Z_0 \quad (28)$$

$$X_L = \omega L = 2\pi f L \gg Z_0 \quad (29)$$

Através das equações (24) e (25), são encontrados os valores do capacitor (C) e do indutor (L).

3 RESULTADOS

Nesta seção, detalhar-se-á os resultados obtidos após a implementação do sistema completo, composto de transmissor e receptor. O protótipo final foi desenvolvido com o auxílio do laboratório de fabricação eletrônica da Universidade Tecnológica Federal do Paraná. Segue abaixo a foto do protótipo final.

A Figura 39, representa o protótipo final.



Figura 39 - Protótipo desenvolvido (Autoria própria).

Na montagem do sistema, foi utilizado a fonte óptica com potência de $0dBm$ para a entrada do MZM e as disposições das fibras ópticas de maneira fixa, para não apresentar perdas devido a atenuação durante os vários processos de análises dos resultados. Um sinal de RF foi gerado na faixa de $3GHz$, e um OSA ligado na saída do MZM. Na entrada do V_{bias} e saída do sistema de controle, foi inserido um osciloscópio para capturar as medidas que representam o controle automático e manual, devido a programação selecionada.

Nas fases de construção, foram possíveis obter os resultados de diversas partes do sistema. A primeira delas foi a do algoritmo da FFT, onde foi possível observar que está sendo computado de maneira eficiente o algoritmo. A Figura 41 representa o valor recolhido pela serial na plataforma *TeraTerm* no filtro de $1KHz$.

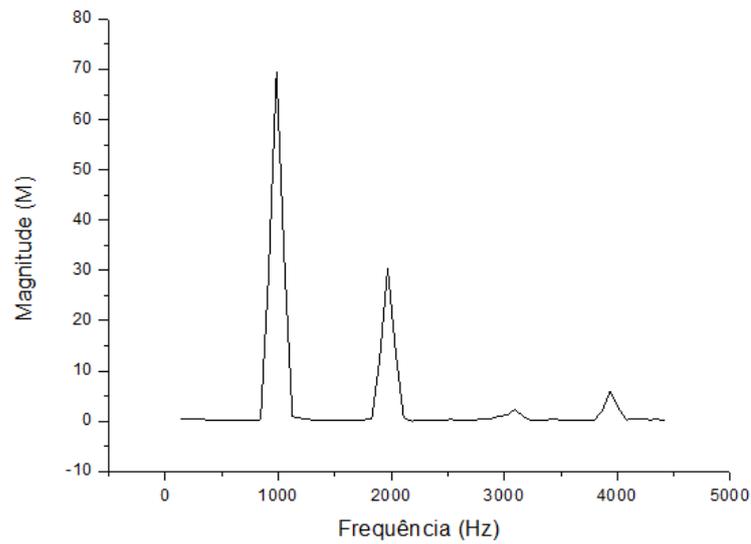


Figura 40 - FFT 1KHz (Autoria própria).

A Figura 41 representa o gráfico do valor recolhido pela serial na plataforma *TeraTerm* no filtro de 2KHz.

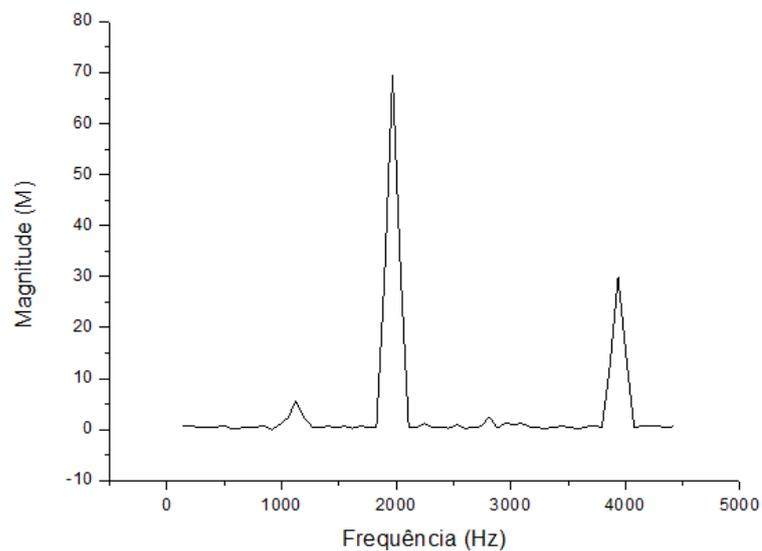


Figura 41 - FFT 2KHz (Autoria própria).

Com a técnica de janelamento é possível observar que o espectro sem a utilização fica todo irregular, com os valores do conversor AD truncados, como mostrado na Figura 42, utilizando a frequência de 1KHz como exemplo.

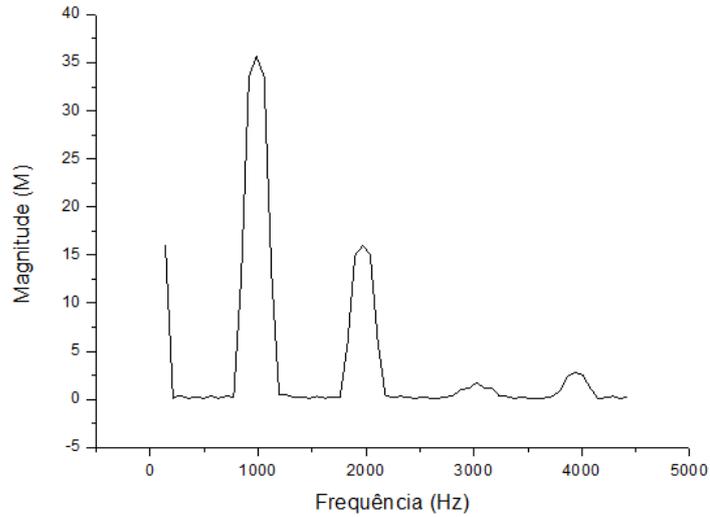


Figura 42 - Espectro sem janelamento Hamming (Autoria própria).

Utilizando o janelamento de Hamming, é possível observar como se tem uma melhora significativa do espectro, recuperando os valores adequados do ADC, como mostrado na Figura 43, utilizando a frequência de 1KHz como exemplo.

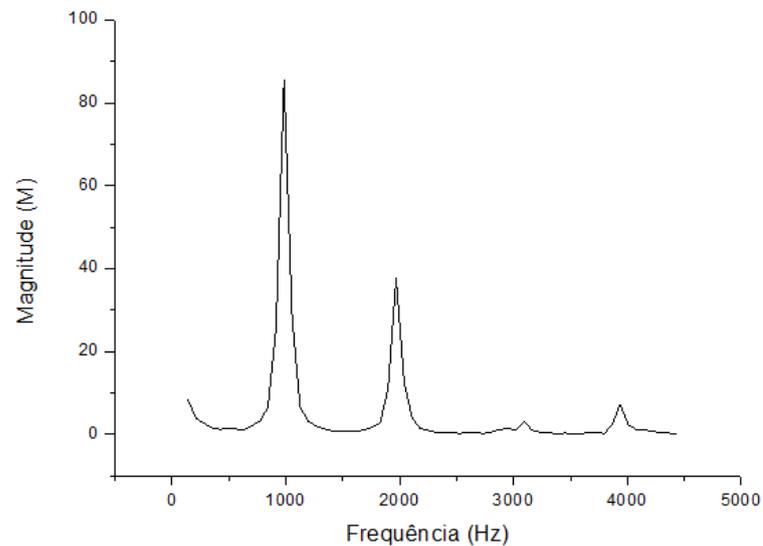


Figura 43 - Espectro com janelamento de Hamming (Autoria própria).

Comparando os resultados de janelamento de Hamming com a Figura 27 proposta na seção anterior, tem-se que a resposta em frequência fica muito similar.

Na parte do sistema do gerador de sinais foi possível obter a senoide de 1KHz com o oscilador de Ponte Wien, sendo apresentado na tela do osciloscópio na Figura 44.

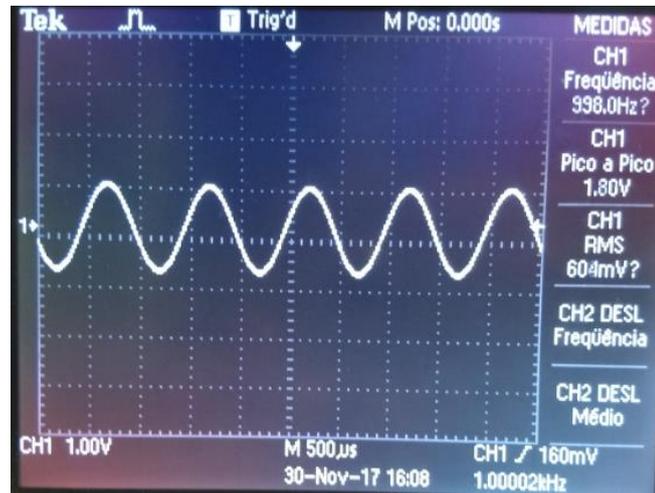


Figura 44 – Senoide gerada pelo oscilador de Ponte Wien (Autoria própria).

É possível notar na tela do osciloscópio, que o valor da senoide de é de $1,80V_{pp}$, mostrando a necessidade de incrementar um amplificador inversor para reduzir a amplitude até $20mV_{pp}$, como mostrado na seção anterior.

Na construção do TIA, foram recolhidos valores com potência óptica variada, onde encontra-se para maiores valores de potência, uma fotocorrente mais elevada, apresentando uma linearidade, como mostra a Figura 45.

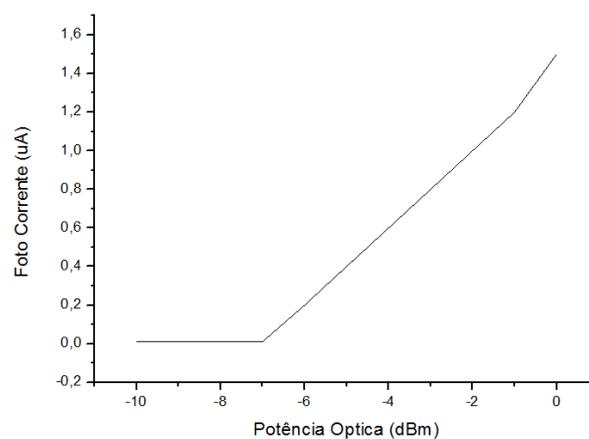


Figura 45 - Relação entre a potência óptica aplicada pela fonte óptica com a corrente gerada pelo fotodiodo antes do TIA (Autoria própria).

E por fim, tem a Figura 46, que comprova a funcionalidade do sistema. Ao variar a tensão de polarização da saída do sistema, de forma manual, e conseqüentemente alterar a tensão V_{bias} no MZM, foi possível recolher as amostras de entrada do TIA, e notar que a curva descreve exatamente a função senoidal do MZM.

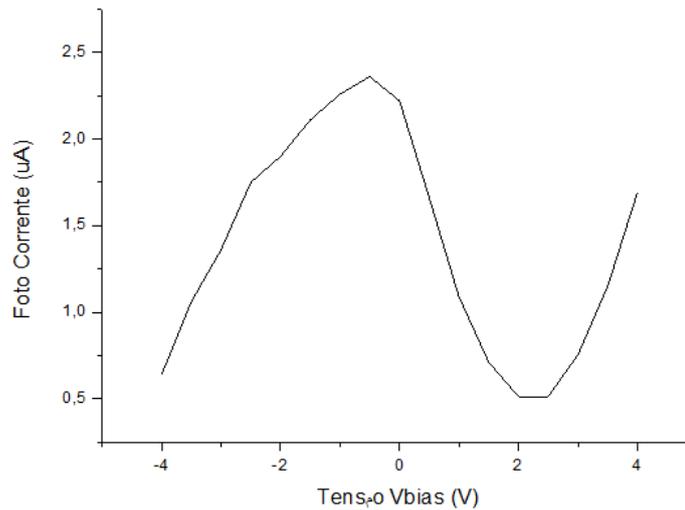


Figura 46 - Relação entre o Vbias na entrada do MZM com a foto corrente na saída do MZM (Autoria própria).

3.1 CONTROLE MANUAL

O modo de controle manual foi testado utilizando pontos de tensão de polarização que variam de $-8,00V$ a $+8,00V$, a passos de $0,50V$. Foi configurado o sistema para o modo manual, e verificando os resultados obtidos com os pontos desejados. É possível notar que o sistema apresenta um erro em média de $50mV$ devido ao problema de quantização, na transformação digital para analógica, mesmo com o uso de um DAC de resolução de $12bits$. Na Figura 47 tem os pontos esperados, tensão de V_{bias} Ideal e os pontos analisados na saída do osciloscópio, tensão de V_{bias} .

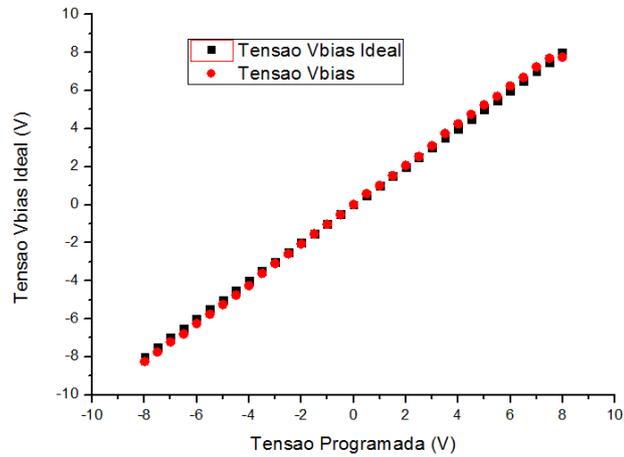


Figura 47 - Tensão Manual sem Correção de erros na faixa de 10mV - 40mV (Autoria própria).

Este erro de $50mV$ foi corrigido com uma técnica matemática de propagação do erro, onde é necessário fazer a confiabilidade dos dados transmitidos. Calcula-se os valores de saída de acordo com o proposto de forma real, e de forma ideal. Com a divergência entre os pontos e com grande porcentagem de erro, é feita uma reescrita do valor de saída do DAC, para convergir na tensão ideal. Os novos valores de tensão, são apresentados na Figura 48.

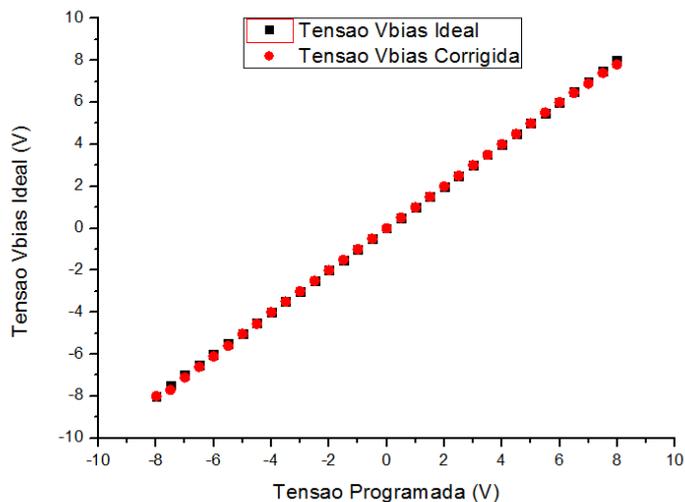


Figura 48 - Tensão Manual com Correção de erros na faixa de 5mV - 20mV (Autoria própria).

3.2 CONTROLE AUTOMÁTICO

O modo de controle automático foi testado para que o controlador encontrasse o melhor valor da relação das harmônicas, definindo a tensão de polarização na quadratura da função senoidal, de acordo com equação (9). Os resultados apresentados na Figura 49 é uma relação da quantidade de amostras recolhidas e do ponto com menor distorção, estabelecendo uma média e notando que os valores do ponto de quadratura convergem para a mesma região, com um pequeno erro percentual de até 16%, em torno de $8mV$.

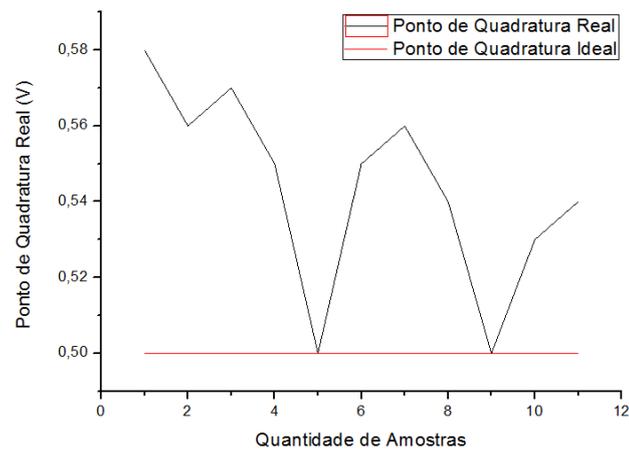


Figura 49 - Tensão automática converge para o ponto de quadratura (Autoria própria).

4 CONCLUSÃO

O conteúdo apresentado por este trabalho fornece conceitos essenciais para o entendimento dos experimentos realizados e descritos nos tópicos subsequentes, assim como uma boa introdução aos interessados em realizar estudos sobre o tema.

Atualmente existe uma grande escassez de controladores de tensão de polarização para moduladores eletro-ópticos, e que sejam adequados para o estudos e pesquisa. Nesse trabalho, foi desenvolvido um controlador embarcado capaz de fazer a leitura de foto corrente, ser programado pelo usuário e enviar sinais de polarização para o MZM com maior precisão possível, sendo concluído que esta fonte apresenta características com baixo erro em sua saída, alta precisão na entrada do sinal, boa linearidade e baixo ruído. Para que fosse atingido tal resultado foram construídos três módulos separados, cada circuito específico isolado em seu respectivo módulo, e testados cada um para que o melhor fosse alcançado, e também abrindo a oportunidade de tornar o projeto escalável, pois apenas alterando algumas partes dos módulos é possível alterar as características de processamento, tratamento de sinais e envio de informações.

Os resultados obtidos foram satisfatórios e promissores considerando que o desenvolvimento desta fonte apresenta um custo relativamente baixo comparado as poucas fontes existentes do mercado.

Visando a continuidade deste trabalho, espera-se realizar um aprimoramento no processador, para que possa ser feito filtros digitais, FFT e saída com conversores DA encapsulada em um único chip. Esta configuração sugerida irá aumentar a capacidade de estudos e pesquisas, pois abre caminho para o recolhimento de dados com interfaces gráficas e até comunicação com a nuvem.

REFERÊNCIAS

- AMPIRE. Datasheet: **Specification for LCD module**. Outubro de 2000.
- ANDRADE, A.O. SOARES, A.B. **Técnicas de Janelamento de Sinais**. Uberlândia: Universidade Federal de Uberlândia. Faculdade de Engenharia Elétrica.
- ATMEL. Datasheet: **ATmega48A/PA/88A/PA/168A/PA/328/P**, novembro, 2015.
- BACKES, A. **Linguagem C: Completa e Descomplicada**. Editora Campus. Dezembro de 2012.
- BOYLESTAD, R.L. NASHELSKY, L. **Dispositivos eletrônicos e teoria de circuitos**. 11^a edição. Capítulo 17. 2013.
- BRAGA, N.C. **Como funcionam as UARTs**. Disponível em: <<http://newtoncbraga.com.br/index.php/telecom-artigos/1709-tel006.html>>. Acessado em 2017.
- CAMARA, R. **Protocolo I2C**. Petrolina: Universidade Federal do Vale do São Francisco. 2013. Disponível em: <<http://www.univasf.edu.br/~romulo.camara/novo/wp-content/uploads/2013/11/Barramento-e-Protocolo-I2C.pdf>> Acessado em 2017.
- CHEN, A. MURPHY, E. **Broadband Optical Modulators: Science, Technology, and Applications**. CRC Press. 2016.
- CHEN, M. **Understanding and Designing Differential Filters for Communications Systems**, Analog Device Inc.
- CORREIA, M.M. **Desenvolvimento de Fontes Amarelas Rápidas para Enlaces com Fibras Ópticas Poliméricas de Base PMMA**. Niterói: Universidade Federal Fluminense. Escola de Engenharia. Trabalho de Conclusão de Curso. 2017.
- ETEC. **Controle de Automação Industrial**. Disponível em: <http://www.trajanocamargo.com.br/wp-content/uploads/2012/05/Controle_e_Automacao_Industrial_II.pdf>. ETEC Trajano Camargo. Acessado em: 2017.
- Fast Algorithms for Digital Signal Processing, R.E. Blahut, Addison-Wesley, 1985
- FRANCO, S. **Design With Operational Amplifiers and Analog Integrated Circuits**, Mc Graw Hill, NY, 1988.
- FREITA, C.M. **Sistemas embarcados na automação industrial**. Novembro de 2013. Disponível em: <<https://www.embarcados.com.br/sistemas-embarcados-na-automacao-industrial/>>. Acessado em 2017.
- HICKS, B. ERICKSON, B. **Bias-T Design Considerations for the LWA**. Maio de 2008.

J. Švarný, “**Bias driver of the Mach-Zehnder intensity electro-optic modulator based on harmonic analysis**”, Proceedings of Advances in Robotics, Mechatronics and Circuits, Ilha Santorini - Grécia, pp. 184-189, 2014.

JESUS, E.O. JUNIOR, R, C. **A Utilização de Filtros Gaussianos na Análise de Imagens Digitais**. Itajubá: Universidade Federal de Itajubá. 2014.

KITANO, C. OLIVEIRA, J.E.B. **Projeto de Moduladores Eletro-ópticos Faixa Larga Utilizando Tecnologia de Óptica Integrada**. Setembro. 1999.

LASER COMPONENTS. **Introduction to iXBlue Mach-Zehnder Modulators Bias Controllers**. Disponível em: <https://www.lasercomponents.com/de/?embedded=1&file=fileadmin/user_upload/home/Datasheets/lc/applikationsreport/ixblue/introduction-to-modulator-bias-controllers.pdf&no_cache=1>. Acessado em 2017.

LATHI, B.P. **Sinais e sistemas lineares**. 2ª edição. São Paulo: Editora Bookman. 2007.

MENDONÇA, H.S. **SPI E I2C**. Porto: Universidade do Porto. Disponível em: <<https://paginas.fe.up.pt/~hsm/docencia/comp/spi-e-i2c/>>. Acessado em 2017.

MICROCHIP. Datasheet: **12-Bit Digital-to-Analog Converter with EEPROM Memory in SOT-23-6**. Acessado em 2017.

NASCIMENTO, A.R.Z. DE ALMEIDA, J.C.J. FERREIRA, E.C. FILHO, O.V.A. MATTEI, A.L.P. **Circuitos Amplificadores de Transimpedância Integrados a Fotodiodos**. Campinas: Universidade de Campinas, setembro de 1999.

NEVES JR. P. T. **Estudo e construção de um controlador de tensão de polarização para modulador eletro-óptico Mach-Zehnder**, UTFPR, Fevereiro, 2017.

NXP. Datasheet: **I2C-bus specification and user manual**. Abril de 2014. Disponível em: <<https://www.nxp.com/docs/en/user-guide/UM10204.pdf>> Acessado em: 2017.

OPPENHEIM, A. SCHAFFER, R.W. BUCK, J.R. **Discrete-Time Signal Processing**. 2ª edição. 1999.

PRESS, W.H. TEUKOLSKY, S.A. VETTERLING, W.T. FLANNERY, B.P. **Numerical Recipes in C: The Art of Scientific Computing**. 2ª edição. 1999.

RIBEIRO, J.A.J. **Características da Propagação em Fibras Ópticas**. Instituto Nacional de Telecomunicações. 1999.

SEDRA, A.S. SMITH, K.C. **Microeletrônica**. 5ª edição. Capítulo 12. 2007. SOUZA, V.A. **Comunicação Serial com o AVR ATMEGA8**. Disponível em: <<http://www.cerne-tec.com.br/serialavr.pdf>>. Acessado em 2017.

THORLABS. **Photodiode tutorial**. 2016. Disponível em: <<https://www.thorlabs.com/tutorials.cfm?tabID=31760>>. Acessado em 2016.

TRONCO, T.R. AVILA, L.F. **Fundamentos de comunicações ópticas**. 1ª edição. Abril. 2007. VILLAÇA, M.V.M. LIMA, C, B. **AVR e Arduino Técnicas de Projeto**. 2ª edição, Florianópolis, 2012.

Y. Fu, X. Zhang, B. Hraimel, T. Liu e D. Shen, “**Mach-Zhender**”, *IEEE Microwave Magazine*, vol.14, no. 7, pp. 102-107, 2013.

YUAN, D. DONG, Y. LIU, Y. **Mach-Zehnder Interferometer Biochemical Sensor Based on Silicon-on-Insulator Rib Waveguide with Large Cross Section**. China. 2015.

ZUMBAHLEN, H. **Linear Circuit Design Handbook**, Analog Device Inc. 2011, capítulo 8.

ANEXO A – ESPECIFICAÇÕES LN81S-FC

Fiber
▼ CHAPTERS
Fiber Patch Cables
Bare Fiber
Fiber Optomechanics
Fiber Components
Test and Measurement
▼ SECTIONS
PRO8000 Platform
TXP5000 Platform
PMD/PDL System
Benchtop Systems
Optical Switches
Optical Modulators
Optical Spectrum Analyzers
1202

10 GHz Intensity Modulators (Page 1 of 2)

Thorlabs' 10 GHz (10 Gb/s) Intensity Modulators are fabricated from titanium-indiffused lithium niobate (LiNbO₃). All of these high-performance optical modulators are designed for simple system integration to benefit customers developing high-speed modulation systems. These 10 GHz (10 Gb/s) modulators have an extremely small profile (see drawing on following page) and feature a single-ended drive configuration with separate DC bias pins.

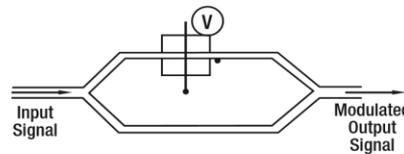


All modulators are based on a titanium-indiffused LiNbO₃ structure and packaged in a hermetic housing with PM fiber and SM fiber pigtailed on the device input and output, respectively. The pigtailed are connectorized with FC/PC connectors. Polarization-maintaining fiber and a full range of connectorization options are also available for all lithium niobate Modulators. Please contact our Technical Support Team for customization assistance. Both fixed-chirp and zero-chirp intensity modulators are offered for dispersion control.

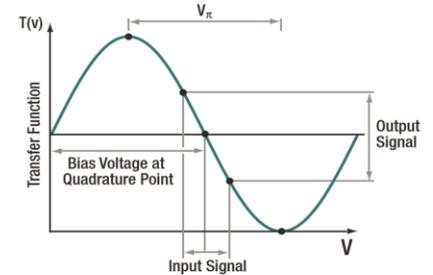
Mach-Zehnder Modulator Operation

Applying a voltage across one arm of the Mach-Zehnder modulator shifts the phase of the signal through that arm by an amount proportional to the voltage applied. If the phase shift equates to an integral number of wavelengths, the two beams will combine constructively, and the intensity of the output power will be at its maximum. If the phase shift is a half wavelength out of phase, the two beams will combine destructively and the output power will be at its minimum.

Schematic Diagram of a Mach-Zehnder Modulator



Transfer Function of a Mach-Zehnder Modulator



Fixed-Chirp Modulators

The LN63S, LN82S, and LN83S are 0.7 Fixed-Chirp LiNbO₃ Intensity Modulators that are designed to be integrated into 300 pin MSA compatible transponders. The LN63S and LN82S feature integrated photodiodes. Fixed-Chirp modulators are fabricated from Z-cut titanium-indiffused LiNbO₃, which creates an inequality in the push-pull phase shift between the two arms of the Mach-Zehnder interferometer. This results in a phase/frequency shift (chirp) in the output in addition to the intensity modulation. These fixed chirp modulators down-chirp the pulse, which can be useful when the optical fiber in the network has a positive dispersion coefficient. The down-chirped pulse traveling through an optical fiber with a positive dispersion coefficient will be compressed until a minimum is reached. Beyond that point the dispersion term will dominate. Since chirping the pulse increases the spectral width of the pulse, the chirped pulse will eventually be broader than an unchirped pulse traveling through the same optical fiber.

These fixed chirp intensity modulators are ideal for applications requiring improved power penalty (less than two dB for +1600 ps/nm) performance over zero-chirp devices. The integrated photodiode can be used for optical power monitoring and modulator bias control, which eliminates the need for an external fiber tap.

The LN83S modulator also has an integrated variable optical attenuator that allows for active attenuation of the optical output power over a range greater than 15 dB. This optical attenuator enables efficient management of network imbalances in DWDM optical links. All three models are offered with PM and SM fiber pigtailed on the device input and output, respectively, with FC/PC connectors. The LN82S also features a replaceable GPO connector.

ITEM #	LN63S / LN82S / LN83S		
Parameter	Min	Typical	Max
Operating Wavelength ^a	1525 nm	–	1605 nm
Optical Insertion Loss (Connectorized)	–	4.0 dB	5.0 dB
E/O Bandwidth (-3 dB)	10 GHz	–	–
RF Drive Voltage (PRBS ^b)	–	3 V	8 V
V _π @ Bias Port ^c	–	–	–
Optical On/Off Extinction Ratio	20 dB	–	–
Optical Return Loss	40 dB	–	–
S11 (DC to 10 GHz)	–	-12 dB	-10 dB
Digital Comm. Bit Rate Frequency	9.953 Gb/s	5.5 V	6 V
Dynamic Extinction Ratio (PRBS ^b)	13 dB	–	–
Chirp Parameter	0.6	–	0.8
Insertion Loss Variation (EOL ^d)	-0.5 dB	–	0.5 dB
DC Bias Voltage Range (EOL ^d)	-8 V	–	8 V
PD Responsivity	0.1 A/W	–	0.5 A/W
Output Optical Power Monitoring Range	-5 dBm	–	10 dBm
Output Monitor Variation	-0.5 dB	–	0.5 dB
Monitor Photodiode Reverse Bias Voltage	-5.5 V	–	-3.0 V
Operating Case Temperature	0 °C	–	70 °C

^aThe modulator is designed for use in the 1550 nm window. Using the modulator at another wavelength may cause a temporary increase in loss that is not covered under warranty.
^bPseudo Random Binary Sequence
^cHalf-Wave Retardation DC Voltage
^dEnd of Life

10 GHz Intensity Modulators (Page 2 of 2)

Zero-Chirp Modulators

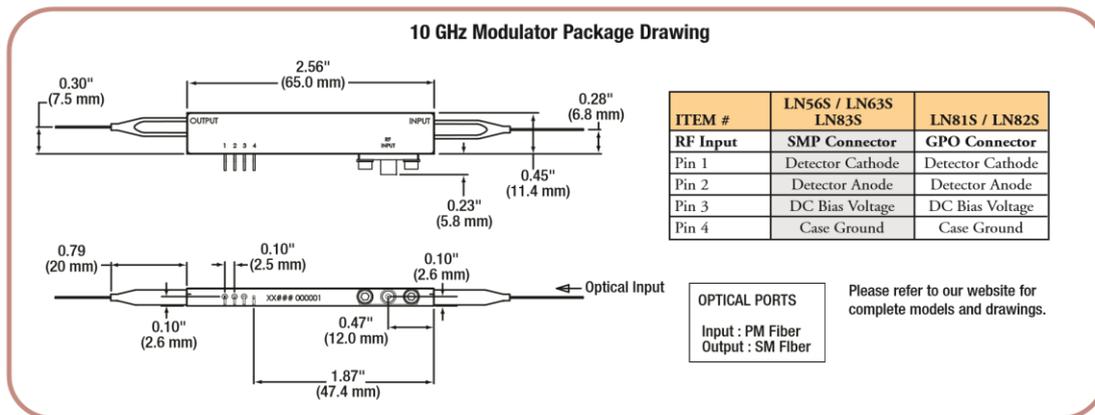
The LN56S and LN81S are Zero-Chirp LiNbO₃ Intensity Modulators with integrated photodiodes that are designed to be integrated into 300 pin MSA compatible transponders. Zero-Chirp modulators are fabricated from X-cut titanium-indiffused LiNbO₃, which allows for both arms of the Mach-Zehnder interferometer to be symmetric. This symmetry ensures that the modulated output of the intensity modulator is not also shifted in phase/frequency (chirped). A chirped signal will be spectrally broadened, which leads to greater chromatic dispersion and limits the WDM channel separation.

Zero-Chirp intensity modulators are ideal for use in metro and long-haul DWDM applications requiring less than a 2 dB power penalty for ±1,200 ps/nm dispersion. The integrated photodiode can be used for optical power monitoring and modulator bias control, which eliminates the need for an external fiber tap.

The LN81S and LN56S are offered with PM and SM fiber pigtails on the device input and output respectively, with FC/PC connectors. The LN81S also features a replaceable GPO connector.

ITEM #	LN56S / LN81S		
	Min	Typical	Max
Operating Wavelength ^a	1525 nm	–	1605 nm
Optical Insertion Loss (Connectorized)	–	4.0 dB	5.0 dB
E/O Bandwidth (-3 dB)	10.0 GHz	–	–
RF Drive Voltage (PRBS ^b)	–	5.5 V	6 V
V _π @ Bias Port ^c	–	–	8 V
Optical On/Off Extinction Ratio	20 dB	–	–
Optical Return Loss	40 dB	–	–
S11 (DC to 10 GHz)	–	-12 dB	-10 dB
Digital Comm. Bit Rate Frequency	9.953 Gb/s	–	–
Optical Extinction Ratio (PRBS ^b)	13 dB	–	–
Chirp Parameter	-0.1 GHz	–	0.1 GHz
Insertion Loss Variation (EOL) ^d	-0.5 dB	–	0.5 dB
DC Bias Voltage Range (EOL) ^d	-8V	–	8 V
PD Responsivity	0.1 A/W	–	0.5 A/W
Output Optical Power Monitoring Range	-5 dBm	–	10 dBm
Output Monitor Variation	-0.5 dB	–	0.5 dB
Monitor Photodiode Reverse Bias Voltage	-5.5 V	–	-3.0 V
Operating Case Temperature	0 °C	–	70 °C

^aThe modulator is designed for use in the 1550 nm window. Using the modulator at another wavelength may cause a temporary increase in loss that is not covered under warranty.
^bPseudo Random Binary Sequence
^cHalf-Wave Retardation DC Voltage
^dEnd of Life



Other connector styles are available. Please contact technical support.



Fixed-Chirp Modulators

ITEM #	\$	£	€	RMB	DESCRIPTION
LN63S-FC	\$ 1,350.00	£ 972.00	€ 1,174.50	¥ 10,759.50	Fixed-Chirp, 10 GHz Intensity Modulator, Integrated PD, FC/PC Connectors
LN82S-FC	\$ 1,350.00	£ 972.00	€ 1,174.50	¥ 10,759.50	Fixed-Chirp, 10 GHz Intensity Modulator, Integrated PD, Replaceable GPO Connector, FC/PC Connectors
LN83S-FC	\$ 1,750.00	£ 1,260.00	€ 1,522.50	¥ 13,947.50	Fixed-Chirp, 10 GHz Intensity Modulator, Integrated PD, Integrated Variable Optical Attenuator, FC/PC Connectors

Zero-Chirp Modulators

ITEM #	\$	£	€	RMB	DESCRIPTION
LN56S-FC	\$ 1,275.00	£ 918.00	€ 1,109.25	¥ 10,161.75	Zero-Chirp, 10 GHz Intensity Modulator, Integrated PD, FC/PC Connectors
LN81S-FC	\$ 1,275.00	£ 918.00	€ 1,109.25	¥ 10,161.75	Zero-Chirp, 10 GHz Intensity Modulator, Integrated PD, Replaceable GPO Connector, FC/PC Connectors

Fiber

CHAPTERS ▾

Fiber Patch Cables

Bare Fiber

Fiber Optomechanics

Fiber Components

Test and Measurement

SECTIONS ▾

PRO8000 Platform

TXP5000 Platform

PMD/PDL System

Benchtop Systems

Optical Switches

Optical Modulators

Optical Spectrum Analyzers